

SYSTEME D'INSPECTION DE CANALISATIONS

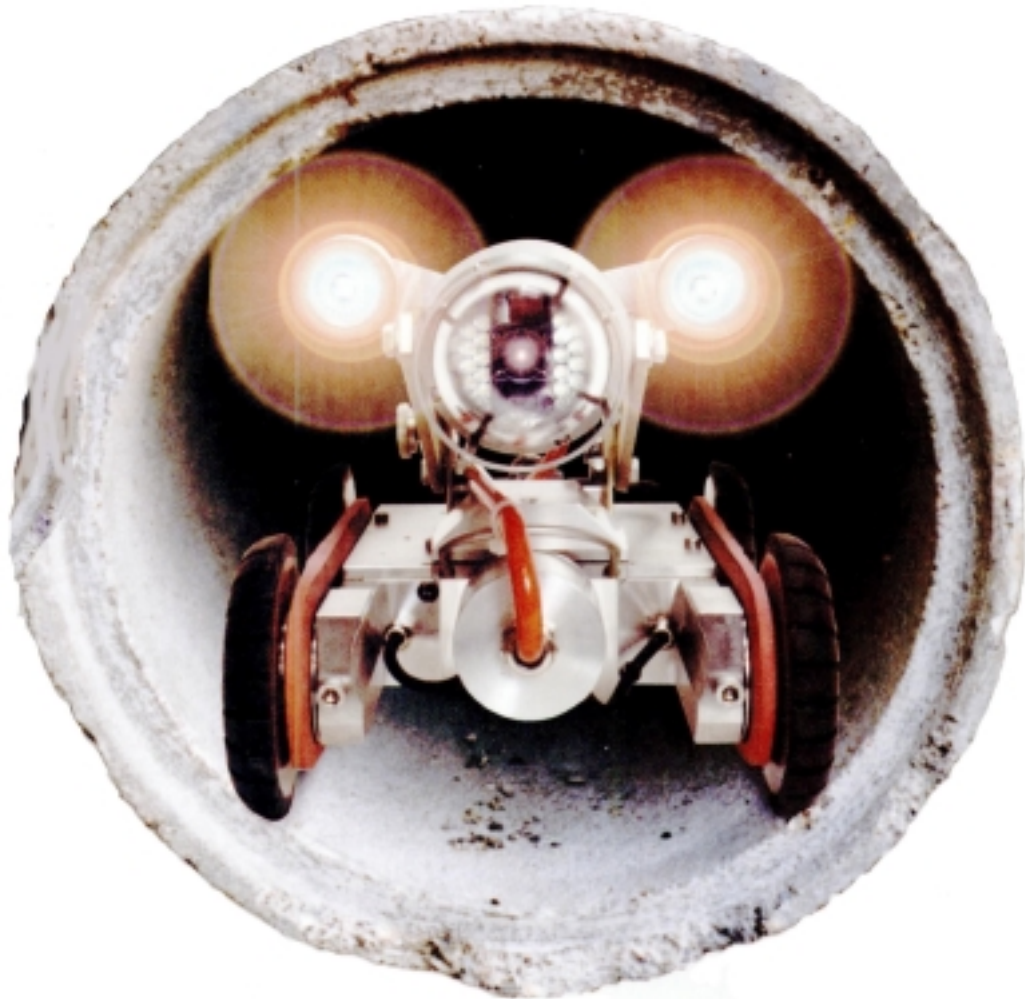


TABLE DES MATIERES

1. PRÉSENTATION DU SYSTÈME	3
2. CARACTÉRISTIQUES TECHNIQUES DES DIFFÉRENTS ÉLÉMENTS DU SYSTÈME GISYS	5
2.1. LE VÉHICULE ÉLECTRIQUE VSCE 200	5
2.2. LE TOURET MOTORISÉ TMO 250	6
2.3. LA RÉGIE VSR 55	6
3. MISE EN SITUATION	8
3.1. MATIÈRE D'ŒUVRE	8
3.2. FONCTION D'USAGE	8
4. ELARGISSEMENT DE L'ÉTUDE	8
4.1. FONCTION GLOBALE	8
4.2. SCHÉMA FONCTIONNEL DE NIVEAU 1	8
5. RETOUR VERS L'ÉTUDE DE NOTRE SYSTÈME	8
5.1. MILIEU HUMAIN	8
5.2. MILIEU PHYSIQUE	8
5.3. MILIEU ÉCONOMIQUE	8
5.4. DIAGRAMME SAGITTAL	9
5.5. DESCRIPTION DU SYSTÈME	9
SCHÉMA FONCTIONNEL DE NIVEAU 2	10
7. SCHÉMA FONCTIONNEL DE DEGRÉ 1 DE LA PARTIE COMMANDE DE OT1	11
8. SCHÉMAS FONCTIONNELS DE DEGRÉ 1 DE OT2 ET OT3	12
9. DÉFINITION DES FONCTIONS PRINCIPALES ET ANALYSE FONCTIONNELLE DU 2^{ÈME} DEGRÉ	13
<i>FP1 : Adaptation à la ligne</i>	<i>13</i>
<i>FP2 et FP3 : Gestion du positionnement de la caméra et Commande de l'éclairage</i>	<i>13</i>
<i>FP4 : Gestion de l'avance du véhicule</i>	<i>18</i>
<i>FP5 : Adaptation à la ligne</i>	<i>22</i>
<i>FP6 : Adaptation à la ligne</i>	<i>22</i>
<i>FP7 : Traitement des informations</i>	<i>22</i>
<i>FP8 : Adaptation</i>	<i>26</i>
<i>FP9 : Traitement vidéo</i>	<i>26</i>
<i>FP10 : Adaptation des signaux</i>	<i>27</i>
<i>FP11 : Gestion de l'affichage</i>	<i>28</i>
AFFECTATION DES PORTS	30
DETAIL DU FONCTIONNEMENT DES CAPTEURS D'INCLINAISON	31
POSITIONNEMENT DES CAPTEURS A L'INTERIEUR DU VEHICULE (VUE DE DOS)	31
COMPORTEMENT DU VEHICULE DANS LA CANALISATION	32
PLAN DE CÂBLAGE DES CARTES DE LA RÉGIE (OT2) ET DU DÉROULEUR (OT3)	33
PLAN DE CÂBLAGE DES CARTES DU VÉHICULE	34
GROUPE 1	36
GROUPE 2	39
GROUPE 3	44
GROUPE 4	47
GROUPE 5	50
GROUPE 6	54

PRESENTATION DU SYSTEME **INDUSTRIEL**

SYSTEME D'INSPECTION VIDEO de canalisations

1. Présentation du système

Le système **Gisys** (Global Inspection **SY**Stem) développé par la société **HYTEC** de Montpellier est un système modulaire destiné à l'inspection de tous types de canalisations de diamètres compris entre 80 et 1200 mm, sur une longueur maximum de 300 mètres.

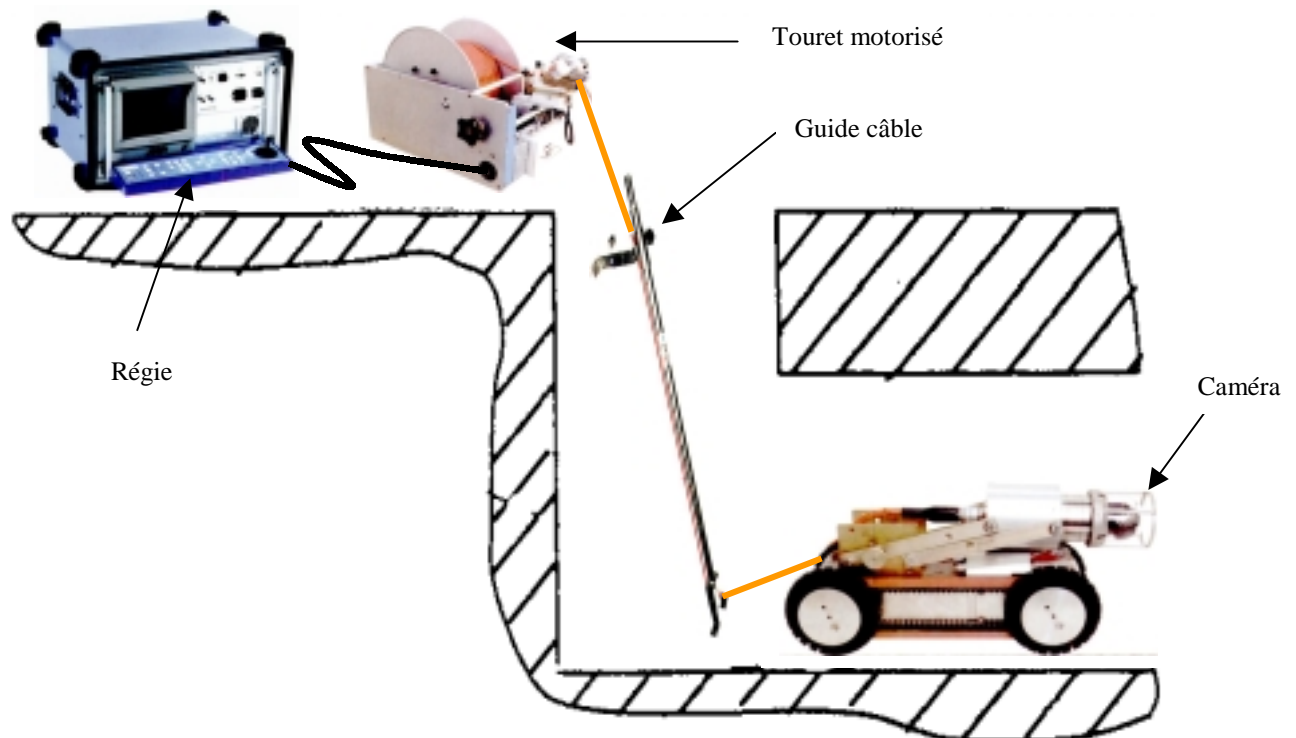
Cet ensemble permet de nombreuses applications telles que :

- Observations de l'intérieur de tronçons de pipeline (état de corrosion).
- Vérification de la qualité des soudures lors de la fabrication de conduites pour l'industrie nucléaire.
- Détection d'anomalies dans les réseaux d'égouts pour les collectivités locales (conduites obstruées, effondrées ...).
- Etc..







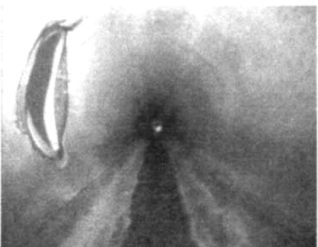


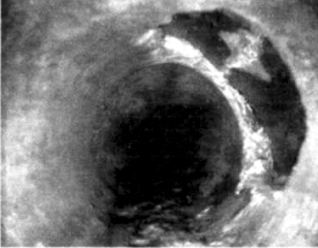




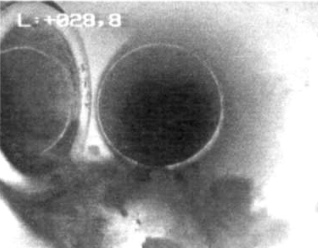
Pour cela, on fait pénétrer dans la canalisation un chariot motorisé sur lequel est fixé un système d'éclairage ainsi qu'une caméra orientable à distance. On transmet au véhicule l'énergie et les commandes à travers un câble ombilical relié à une régie de contrôle via un dérouleur de câble.

Ce dernier est équipé d'un appareillage de mesure de la longueur de cordon déroulé, assurant ainsi une connaissance précise du positionnement du chariot dans le tuyau.

En retour, le cordon véhicule un signal vidéo traité par la régie et enregistrable sur bande.



Une fois l'opération terminée, on est en mesure de fournir, via un PC, un rapport de télé-inspection comme ci-dessous (extrait):

RAPPORT: DEMO		Edition du : 28/06/2000
5,6	<p>ANOMALIE ... <i>N'oubliez pas que c'est un rapport de démonstration.</i>  Fissures multiples ouvertes 5,9 m. Photo n°: 99000001  12 Longueur=0,1 m Ouverture=35,0 mm</p>	
	<p> Ovalisation 5,9 m. Verticale Hauteur=20,0 mm Longueur=0,1 m % du diamètre=5,0 %</p>	
35,8	<p>ANOMALIE ...  Raccordement direct 35,8 m. Photo n°: 99000002  9 Perpendiculaire Diamètre=100,0 mm % de pénétration=2,0 %</p>	
	<p> Effondrement partiel 35,6 m. Photo n°: 99000003  2</p>	
40,0	<p>ANOMALIE DE DÉFORMATION  Effondrement partiel 40,0 m. Photo n°: 99000004  12 Longueur=0,7 m Cet effondrement autorise toujours le passage caméra. Possibilité de faire un curage.</p>	
	<p> Photo 40,0 m. Photo n°: 99000005</p>	

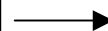
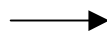
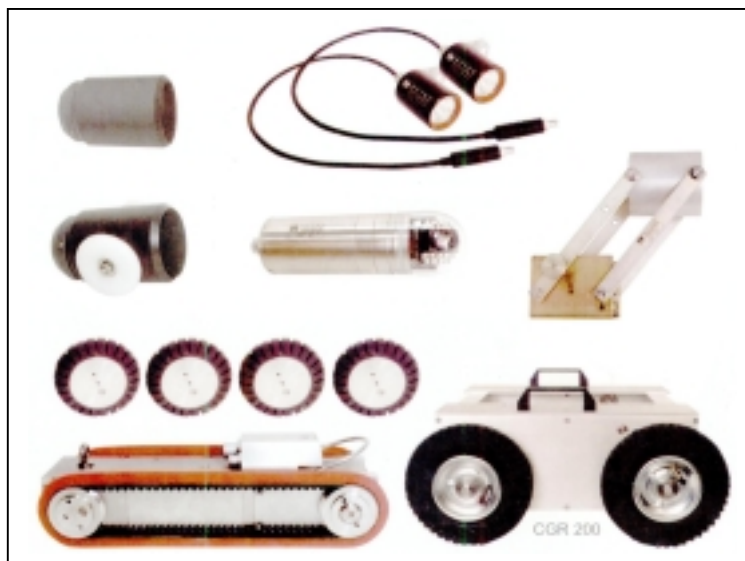
2. Caractéristiques techniques des différents éléments du système Gisys

2.1. Le véhicule électrique VSCE 200

- Il est livré de façon modulaire pour permettre une utilisation dans des diamètres compris entre 80 et 1200 mm. (la caméra devant être positionnée au centre de la canalisation afin de pouvoir visualiser toutes les parties de celle-ci).
- La caméra est multi-directionnelle (double motorisation indépendante).
- L'étanchéité du véhicule est garantie jusqu'à 30 mètres d'immersion.
- La propulsion est assurée par 2 moteurs de 100w, lui permettant une vitesse de déplacement de 0 à 15 mètres par minute.

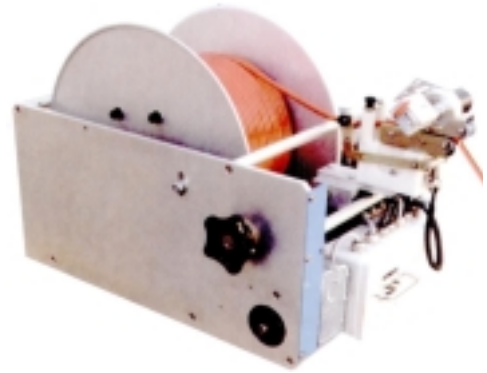


Remarque : pour l'inspection des canalisations de petit diamètre (80 mm), on utilise uniquement la caméra poussée par un jonc de fibre de verre ou par un ombilical semi-rigide.



2.2. Le touret motorisé TMO 250

- Capacité : 300 mètres de câble ombilical
- Déroulement et enroulement du câble asservi à l'avance du véhicule.
- Doté d'un affichage électronique de la distance parcourue par le véhicule.



2.3. La régie VSR 55

Cet objet est implanté dans la camionnette utilisée par la société pour les interventions sur site.

Elle assure les fonctions suivantes:



- Contrôle de l'orientation de la caméra sur 2 axes.
- Commande du sens et de la vitesse du véhicule
- Commande d'allumage ou d'extinction des projecteurs
- Réception du signal vidéo transmis par la caméra, et visualisation sur écran de l'image.
- Acquisition de la mesure de distance parcourue par le véhicule et incrustation de cette information sur l'image.
- Sortie RS 232 pour permettre une connexion à un PC équipé du logiciel CANASOFT (en option).

Principales différences entre le système industriel et le système didactisé

		GISYS	Système didactisé
Véhicule	Canalisations explorées	80 à 1200 mm	Fixe (environ 300 mm)
	Etanchéité	OUI	NON
	Motorisation	2 * 100w	1 à 4 w (suivant moteurs utilisés)
	Vitesse	0 à 15 m / mn	0 à quelques mètres / mn (suivant partie opérative)
Touret	Motorisé	OUI	NON
	Capacité	300 mètres	Quelques mètres
Régie	Sortie RS232	OUI	NON

ANALYSE DU SYSTEME DIDACTISE

3. Mise en situation

3.1. Matière d'œuvre

Elle est du type informationnel : information visuelle sur l'état de la canalisation

Etat initial : aspect de l'intérieur de la canalisation

Etat final : image vidéo de la canalisation affichée sur un moniteur

3.2. Fonction d'usage

Le système technique doit :

- Capturer, transmettre et visualiser l'image de la canalisation
- Assurer son déplacement à l'intérieur de celle-ci, à partir des consignes définies par l'opérateur et mesurer son déplacement.

4. Elargissement de l'étude

4.1. Fonction globale

Visualiser l'image d'un lieu non accessible directement à l'homme.

4.2. Schéma fonctionnel de niveau 1



5. Retour vers l'étude de notre système

5.1. Milieu humain

L'opérateur utilisant ce système est un technicien d'exploitation appartenant à une société d'intervention, dont la clientèle est composée de collectivités locales ou d'entreprises privées. Aucune connaissance poussée dans les domaines de l'électronique ou de l'informatique n'est nécessaire.

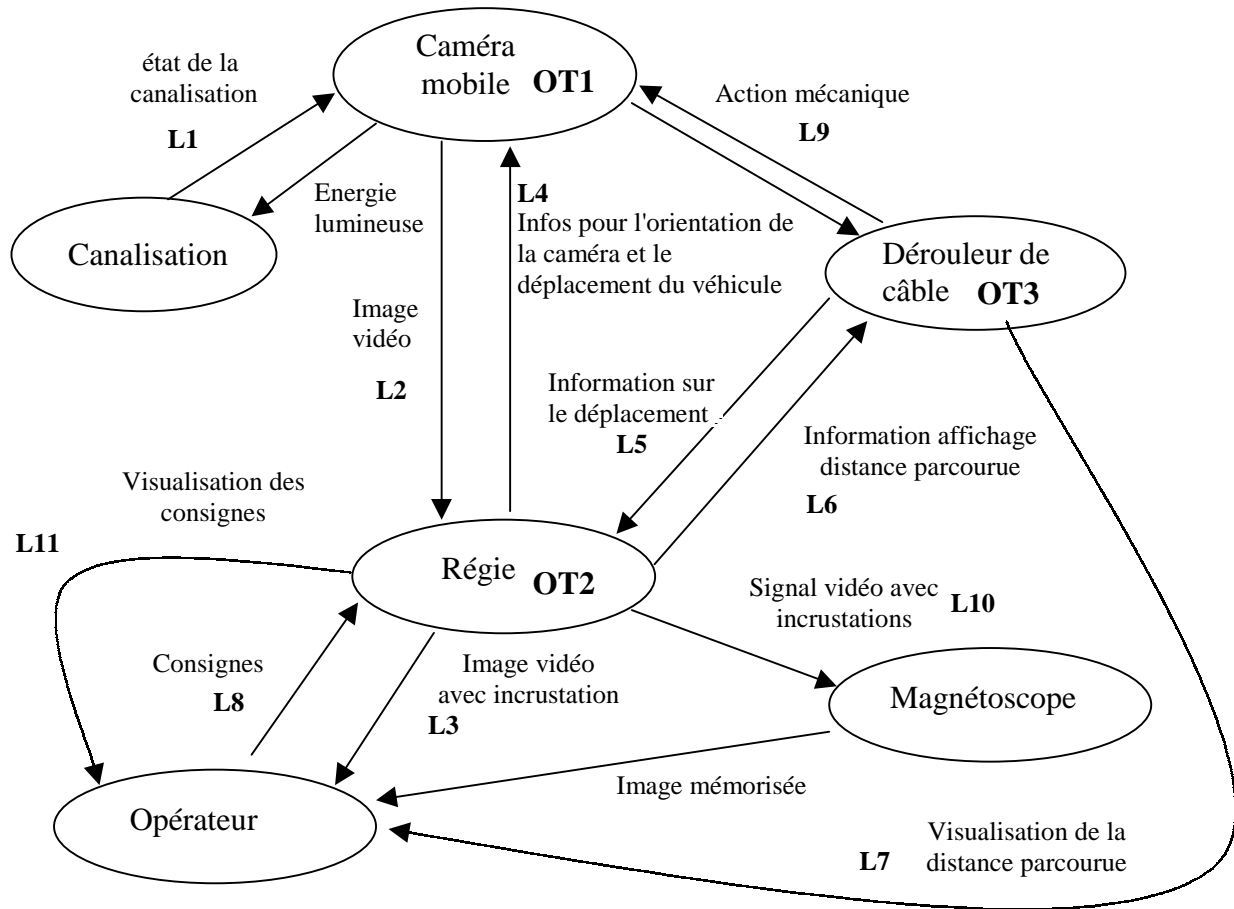
5.2. Milieu physique

La partie mobile du système doit pouvoir évoluer dans des lieux humides (voire immergés), accidentés et non éclairés.

De par la variété des lieux d'interventions, l'alimentation du système doit être prélevée sur batteries stockées dans la camionnette où est implantée la régie.

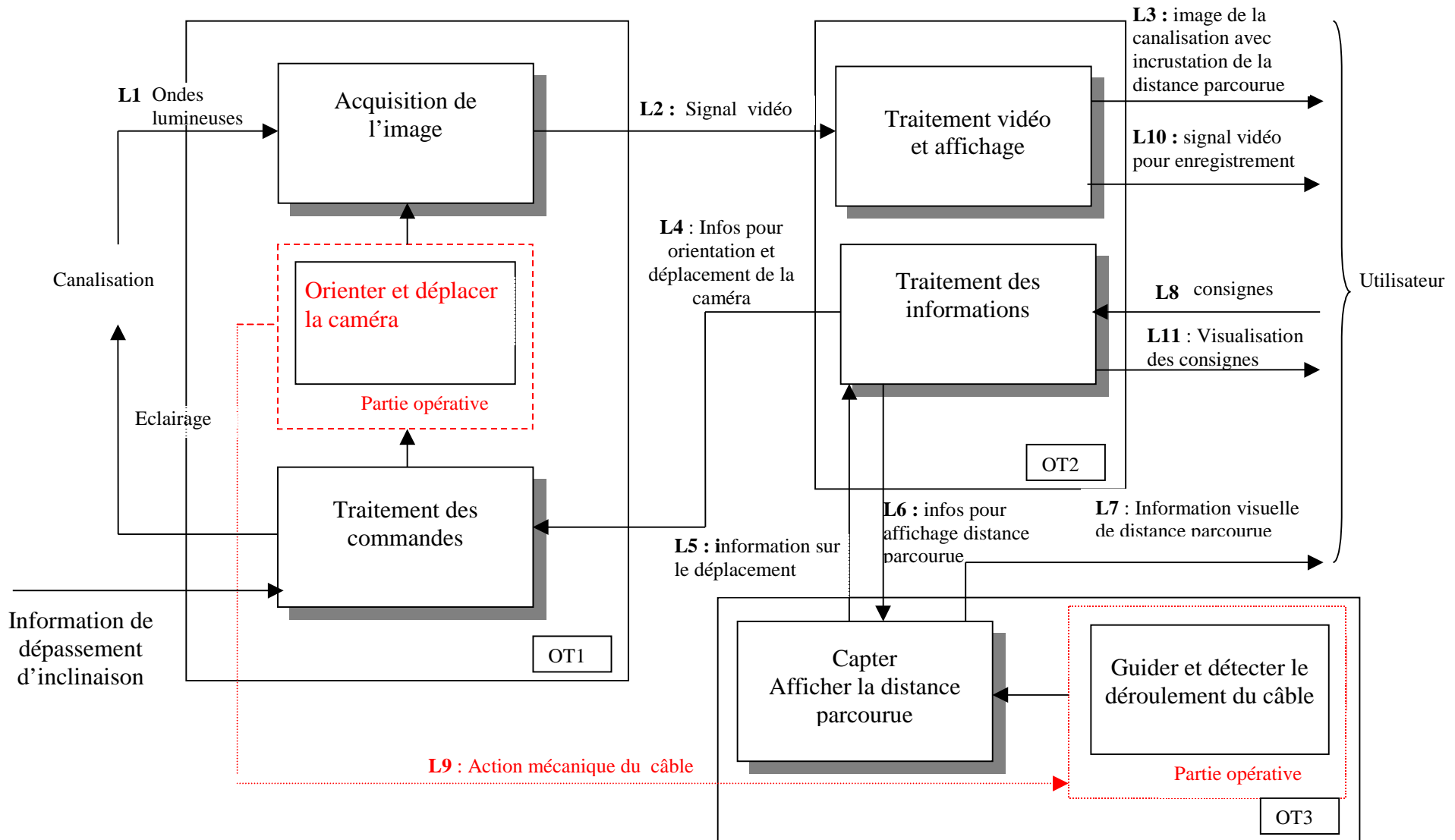
5.3. Milieu économique

Pour les collectivités locales, le fait de faire appel à ce genre d'intervention permet un gain de temps et d'argent important au niveau de la maintenance des réseaux d'assainissement (interventions ponctuelles et limitées dans le temps). Le critère de prix n'est pas essentiel par rapport aux critères de fiabilité et de robustesse du système.

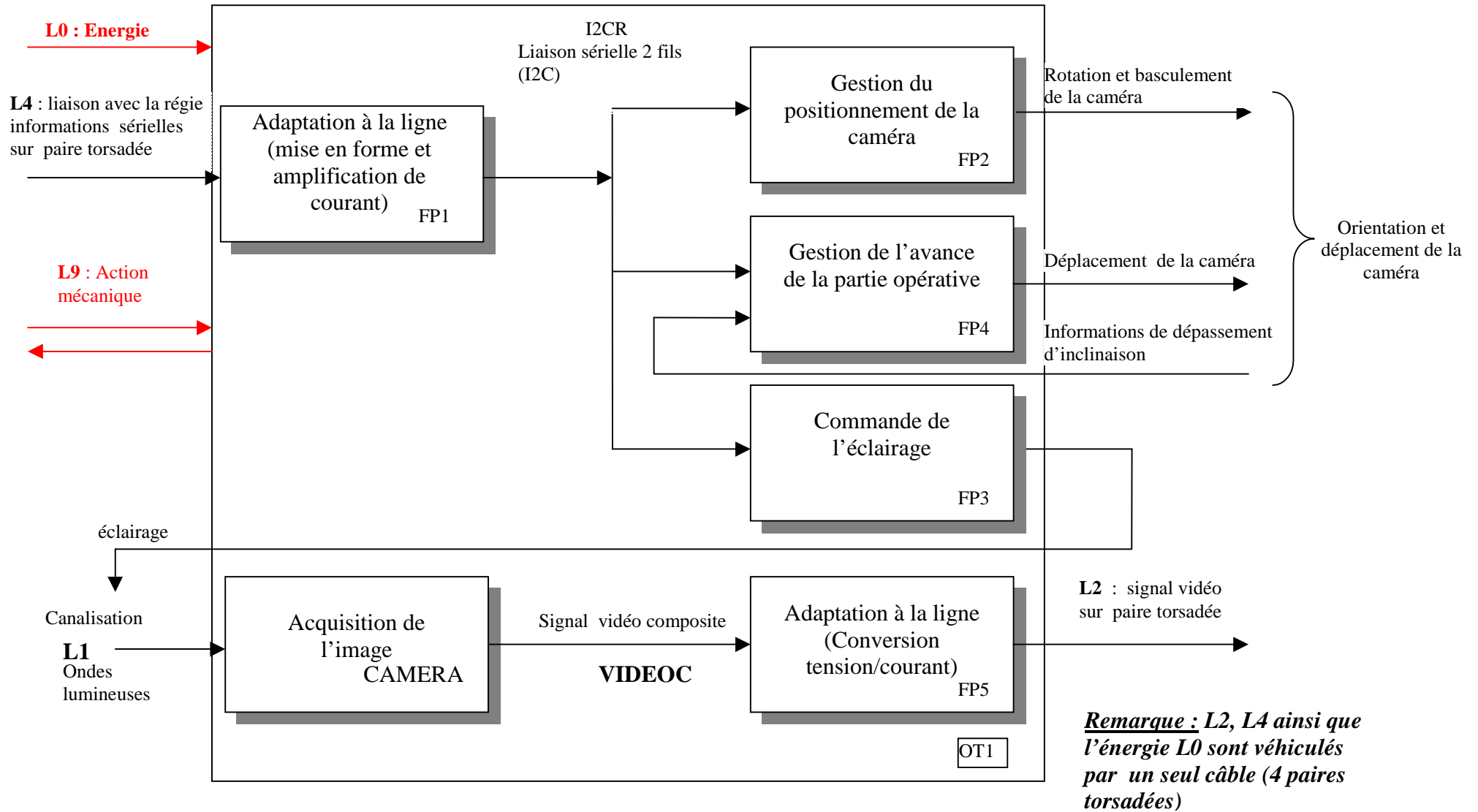
5.4. Diagramme saqittal**5.5. Description du système**

- **Caméra mobile OT1:**
 - Captage de l'image de la canalisation
 - Déplacement et orientation de la caméra dans la canalisation à l'endroit voulu.
- **Régie OT2:**
 - Réception puis affichage de l'image vidéo et de la mesure de distance parcourue par le véhicule sur le moniteur.
 - Saisie et transmission des consignes au véhicule
 - Réception et traitement de l'information déplacement du véhicule depuis le dérouleur de câble.
- **Dérouleur de câble OT3:**
 - Assure le stockage et contrôle le déroulement du câble au fur et à mesure de l'avance du véhicule.
 - Génère un signal d'information de la mesure de la longueur de câble déroulé, et le transmet à la régie. Après traitement, il est renvoyé sur OT3 et la mesure de distance parcourue est affichée.
- **Magnétoscope:**
 - Enregistrement sur bande du signal vidéo avec sa position relative dans la canalisation (en incrustation). La cassette est donnée au client après l'intervention en vue de son exploitation (travaux à envisager,...)

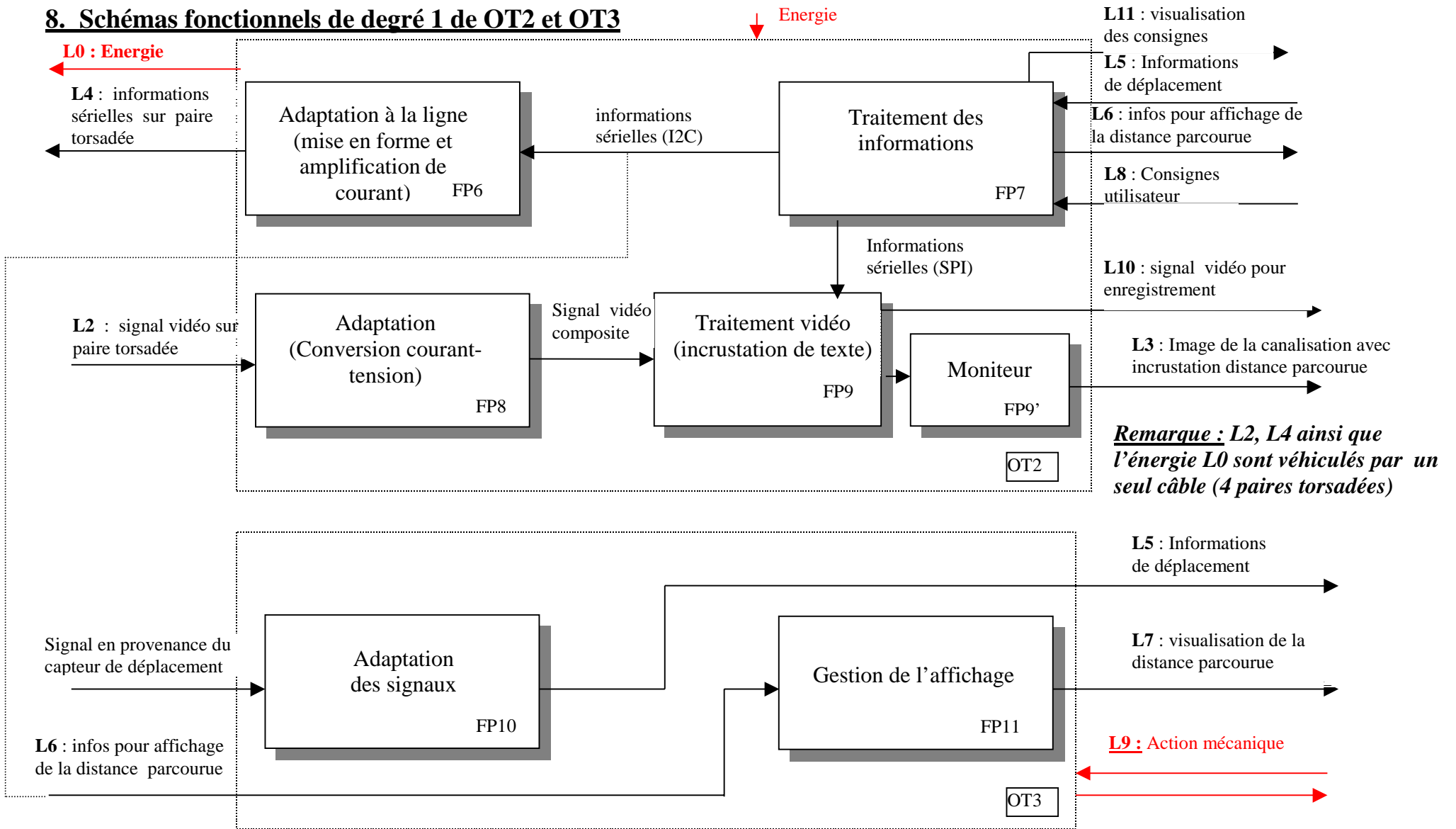
6. Schéma fonctionnel de niveau 2



7. Schéma fonctionnel de degré 1 de la partie commande de OT1



8. Schémas fonctionnels de degré 1 de OT2 et OT3



9. Définition des fonctions principales et analyse fonctionnelle du 2^{ème} degré

Remarque :

La liaison par un câble unique entre le robot et la régie nous impose l'utilisation de paires torsadées pour transmettre l'énergie, les informations de commande et la vidéo.

L0 : Energie transmise au robot par l'intermédiaire de deux paires torsadées.

FP1 : Adaptation à la ligne

Le bus I2C de par sa nature (bus développé par Philips pour les liaisons entre circuits intégrés à l'intérieur d'un appareil genre télévision, magnétoscope...), ne peut transmettre sur de longues distances . Il faut donc recourir à un étage d'adaptation (amplification en courant et réduction de la résistance de charge) pour transmettre les signaux sans déformation sur des distances plus importantes (ligne à capacité supérieure à 400pF)

L4 : 2 signaux amplifiés pour la transmission sérielle sur une paire torsadée entre la régie et le robot et supportant les informations de commande (à la norme I2C) pour l'orientation et le déplacement.

- **BUFSDA** : Donnée sérielle (SDA amplifiée)
- **BUFSCS** : Horloge de synchronisation (SCL amplifiée).

I2CR : 2 signaux conformes à la transmission sérielle de type I2C.

***Voir annexe sur spécifications du bus I2C**

- **SDA** : Donnée sérielle contenant l'adresse du circuit (celui à qui est destinée l'information) en plus de l'information à mémoriser (orientation de la caméra, déplacement, éclairage...).
- **SCL** : Horloge de synchronisation pour la prise en compte des données sérielles.

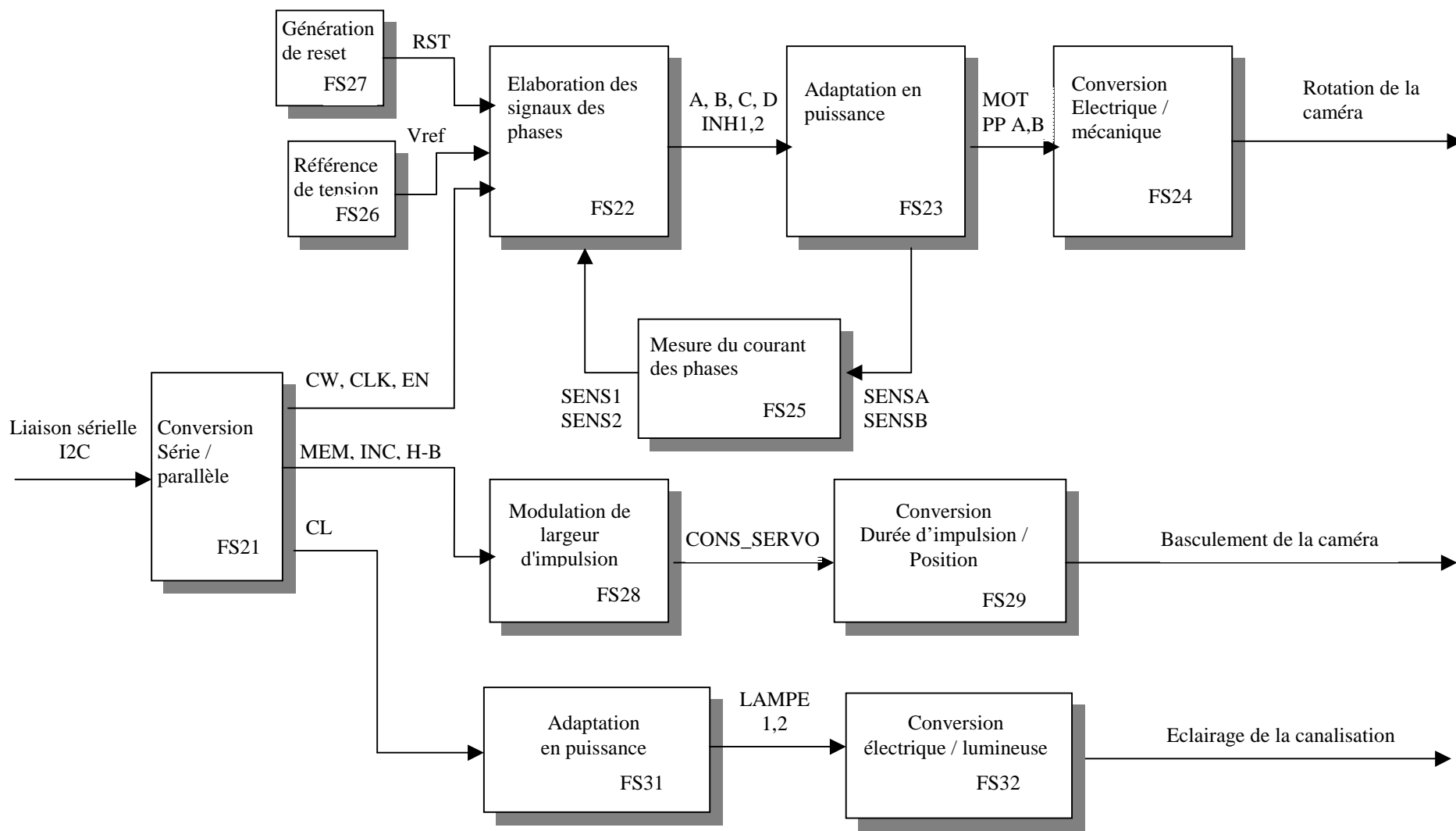
***Voir annexe sur caractéristiques des signaux vidéo**

FP2 et FP3 : Gestion du positionnement de la caméra et Commande de l'éclairage

FP2 : Cette fonction permet d'orienter la caméra dans la canalisation, en fonction des ordres reçus :

- Positionnement vertical de la caméra grâce à un servomoteur
- Positionnement horizontal de la caméra grâce à un moteur pas à pas

FP3 : Cette fonction commande l'éclairage de la canalisation par l'intermédiaire de deux lampes halogènes 12v / 10w montées en série



FS21 : Conversion Série / Parallèle

Elle récupère les données numériques sérielles relatives aux fonctions FP2 et FP4 présentes sur le bus I2CR, et les mémorise sur ses sorties.

Entrées :

- **I2CR** : *Voir annexe sur spécifications du bus I2C

Sorties :

- **CW** : signal logique déterminant le sens de rotation de la caméra :
CW = 0 ⇒ rotation à droite
CW = 1 ⇒ rotation à gauche
- **CLK** : horloge déterminant l'avance du moteur de rotation : incrémentation d'1/2 pas à chaque front descendant.
- **EN** : signal logique de validation de la commande du moteur de rotation :
EN = 0 ⇒ arrêt
EN = 1 ⇒ validation
- **CL** : signal logique de commande des lampes :
CL = 0 ⇒ lampes éteintes
CL = 1 ⇒ lampes allumées
- **MEM** : Signal logique de sélection et de mémorisation de la valeur de l'état haut du signal produit par FS28.
- **INC** : signal logique impulsionnel (actif sur front descendant), permettant d'incrémenter ou de décrémenter la durée de l'état haut du signal produit par FS28.
- **H_B** : signal logique de commande du sens de basculement de la caméra :
H_B = 0 ⇒ basculement vers le bas
H_B = 1 ⇒ basculement vers le haut

FS22 : Elaboration des signaux des phases

Fabrication des signaux nécessaires à la commande du moteur pas à pas bipolaire, à partir des consignes : commande en demi-pas, en mode hacheur sur les sorties INH1 et INH2.

Entrées :

- **RST** : Signal analogique nécessaire à l'initialisation du circuit
- **CW, CLK, EN** : voir ci-dessus
- **Vref** : Tension continue qui détermine la valeur maximum du courant dans les phases du moteur.

Sorties :

- **A, B, C, D** : signaux logiques compatibles TTL de commande des phases du moteur.
- **INH1, INH2** : signaux logiques compatibles TTL de validation du circuit

FS23 : Adaptation en puissance

Adaptation en tension et amplification en courant des signaux pour commander les 4 phases du moteur pas à pas.

Entrées :

- **A, B, C, D, INH, INH2** : voir ci-dessus

Sorties :

- **MOTPPA, MOTPPB** : signaux logiques de commande des phases, et d'amplitude + ou - 15 volts.

FS24 : Conversion électrique /mécanique

Réalisée par un moteur pas à pas bipolaire 200 pas par tours

FS25 : Mesure du courant des phases

Conversion courant / tension réalisée par une simple résistance, en série avec chaque phase (valeur à déterminer en fonction du moteur choisit).

FS26: Référence de tension

Montage potentiométrique permettant de fixer la valeur maximum du courant dans les phases du moteur (à déterminer en fonction des caractéristiques du moteur pas à pas et des valeurs limites permises pour FS22)

FS27 : Génération de reset

Création d'un signal analogique RST adapté à FS22 pour initialiser les signaux de commande du moteur.

FS28 : Modulation de largeur d'impulsion

Génère un signal rectangulaire de fréquence fixe, dont la durée de l'état haut peut être réglée entre deux valeurs déterminées (qui dépendent du servomoteur utilisé). La durée de l'état haut est proportionnelle à la position prise par le servomoteur.

Entrées :

- MEM, INC, H_B : voir ci-dessus

Sortie:

- CONS_SERVO : signal rectangulaire compatible TTL de fréquence fixe et d'état haut variable.

FS29 : Conversion durée d'impulsion / position

Réalisée par un servomoteur (voir caractéristiques dans la documentation donnée en annexe)

FS31 : Adaptation en puissance

Amplification en tension et en courant du signal de commande des lampes.

Entrée :

- CL : voir ci-dessus

Sortie:

- LAMPE1,2 : signal logique (0 / 15v) de commande des lampes.

FS32 : Conversion électrique / lumineuse

Réalisée par deux ampoules halogènes 12v / 10w montées en série.

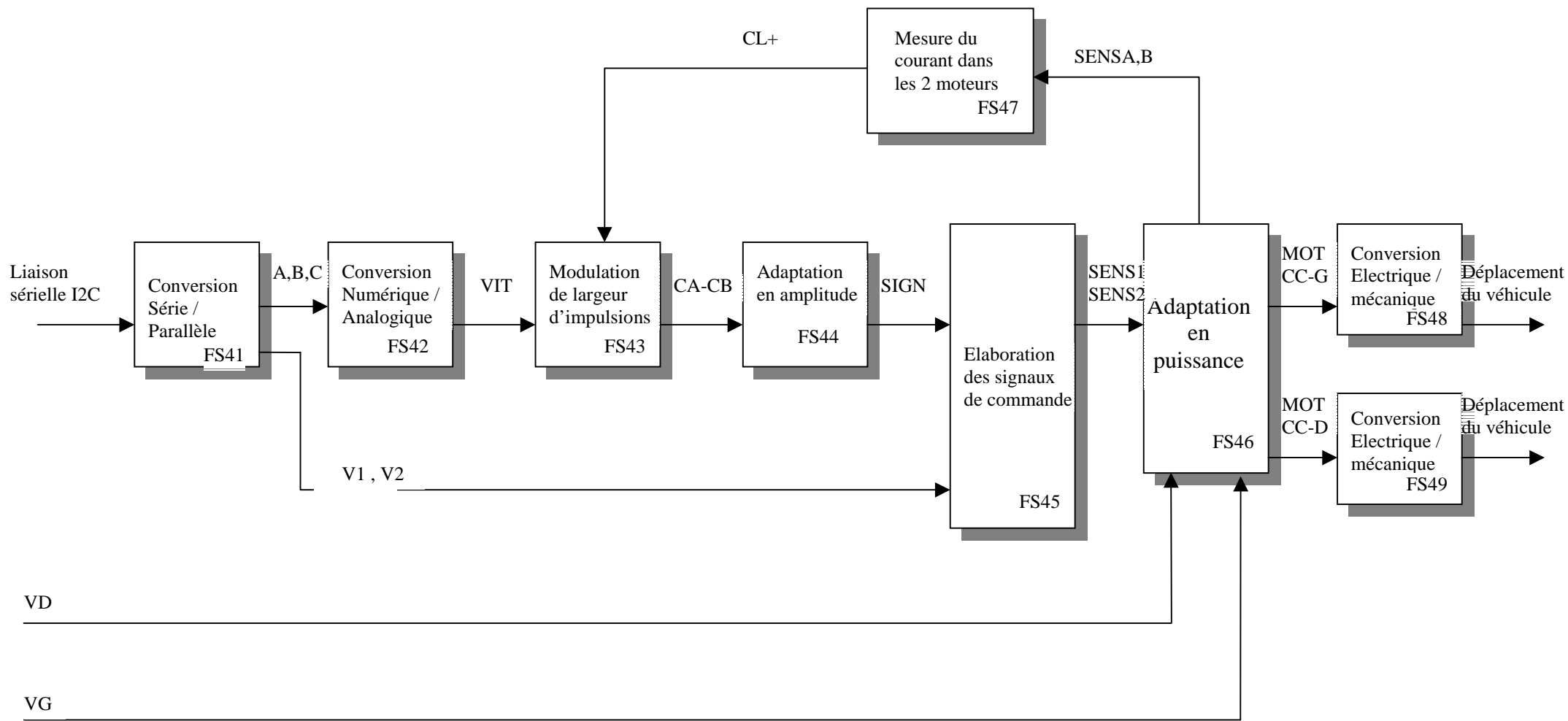
FP4 : Gestion de l'avance du véhicule

Cette fonction permet de commander le déplacement du véhicule en fonction des consignes appliquées et en tenant compte de l'état des capteurs d'inclinaison.

La propulsion du véhicule est assurée par 2 motoréducteurs à courant continu 24 volts.

Le réglage de la vitesse de déplacement est obtenu en appliquant aux motoréducteurs un signal carré dont le rapport cyclique est variable.

En cas de dépassement d'inclinaison maximum autorisée, les ordres appliqués au motoréducteur concerné sont bloqués, afin de corriger la trajectoire.



FS41 : Conversion Série / Parallèle

Elle récupère les données numériques sérielles relatives à la fonction FP4 présentes sur le bus I2CR, et les mémorise sur ses sorties.

Entrées :

- **I2CR** : *Voir annexe sur spécifications du bus I2C

Sorties :

- **A, B, C** : mot binaire 3 bits représentant la consigne de vitesse (8 vitesses différentes)
 $A B C = 000 \Rightarrow$ vitesse de déplacement nulle
 $A B C = 111 \Rightarrow$ vitesse de déplacement maximale
- **V1, V2** : signaux logiques de contrôle du déplacement, répondant à la table de vérité suivante :

V2	V1	Action sur les moteurs
0	0	Freinage
0	1	Marche arrière
1	0	Marche avant
1	1	Freinage

FS42 : Conversion Numérique / Analogique

Convertit le mot binaire représentant la consigne vitesse en une tension analogique adaptée au circuit réalisant FS43

Entrées :

- **A, B C** : voir ci-dessus

Sortie :

- **VIT** : tension continue adaptée au circuit réalisant FS43

FS43 : Modulation de largeur d'impulsions

Génère un signal rectangulaire de fréquence fixe et dont le rapport cyclique dépend de la tension VIT appliquée

Entrée :

- **VIT** : voir ci-dessus
- **CL+** : tension analogique image du courant total consommé par les deux moteurs, qui provoque l'arrêt du signal généré par FS43 en cas de dépassement d'une certaine limite. (protection des moteurs et de l'électronique associée en cas de surcharge).

Sortie :

- **CA-CB** : signal rectangulaire de fréquence fixe, d'amplitude 15 volts et de rapport cyclique variable

FS44 : Adaptation en amplitude

Adapte l'amplitude du signal CA-CB pour le rendre compatible TTL

Entrée :

- **CA-CB** : voir ci-dessus

Sortie :

- **SIGN** : signal rectangulaire de fréquence fixe, d'amplitude 5 volts et de rapport cyclique variable

FS45 : Elaboration des signaux de commande

Génère les signaux de commande des deux moteurs, en fonction des signaux logiques de contrôle du déplacement V1 et V2

Entrées :

- **SIGN, V1, V2** : voir ci-dessus

Sorties:

- **SENS1, SENS2** : signaux logiques de commande des ponts

FS46 : Adaptation en puissance

Commande bidirectionnelle des deux moteurs de déplacement à courant continu (deux « ponts en H »).

Entrées :

- **SENS1, SENS2** : voir ci-dessus
- **VD, VG** : signaux logiques (compatibles TTL) de détection de dépassement d'inclinaison. Ces signaux, provenant de deux capteurs d'inclinaison tout ou rien permettent de corriger la trajectoire du véhicule dans la canalisation en coupant l'un ou l'autre des deux moteurs de propulsion (voir détail positionnement des capteurs en annexe).

Sorties:

- **SENSA, B** : Tension, image de la somme des courants traversant les deux moteurs.
- **MOT CC-G** : Commande de puissance du moteur gauche

3 possibilités :

- Signal rectangulaire d'amplitude +15volts, de fréquence fixe et de rapport cyclique déterminé par A, B, C ⇒ Le moteur gauche tourne dans le sens 1
 - Signal rectangulaire d'amplitude -15volts, de fréquence fixe et de rapport cyclique déterminé par A, B, C ⇒ Le moteur gauche tourne dans le sens 2
 - Tension nulle ⇒ Le moteur gauche est à l'arrêt
- **MOT CC-D** : idem que pour le précédent

FS47 : Mesure du courant dans les deux moteurs

Addition des courants respectifs consommés par les moteurs gauche et droit, et conversion courant / tension.

Entrée :

- **SENSA, B**: voir ci-dessus

Sortie:

- **CL+** : voir ci-dessus

FS48 et FS49: Conversion électrique /mécanique

Deux moto-réducteurs à courant continu 24 volts

FP5 : Adaptation à la ligne

Le signal vidéo composite issu de la caméra ne peut être transmis sur une paire torsadée.
Il faut donc recourir à un étage d'adaptation (sortie en courant sur paire différentielle) pour transmettre les signaux haute fréquence sans déformation.

VIDEOC : Signal vidéo composite (il est le support de l'image de la canalisation)

*Voir annexe sur caractéristiques des signaux vidéo

L2 : Signal vidéo composite envoyé sur une paire torsadée.

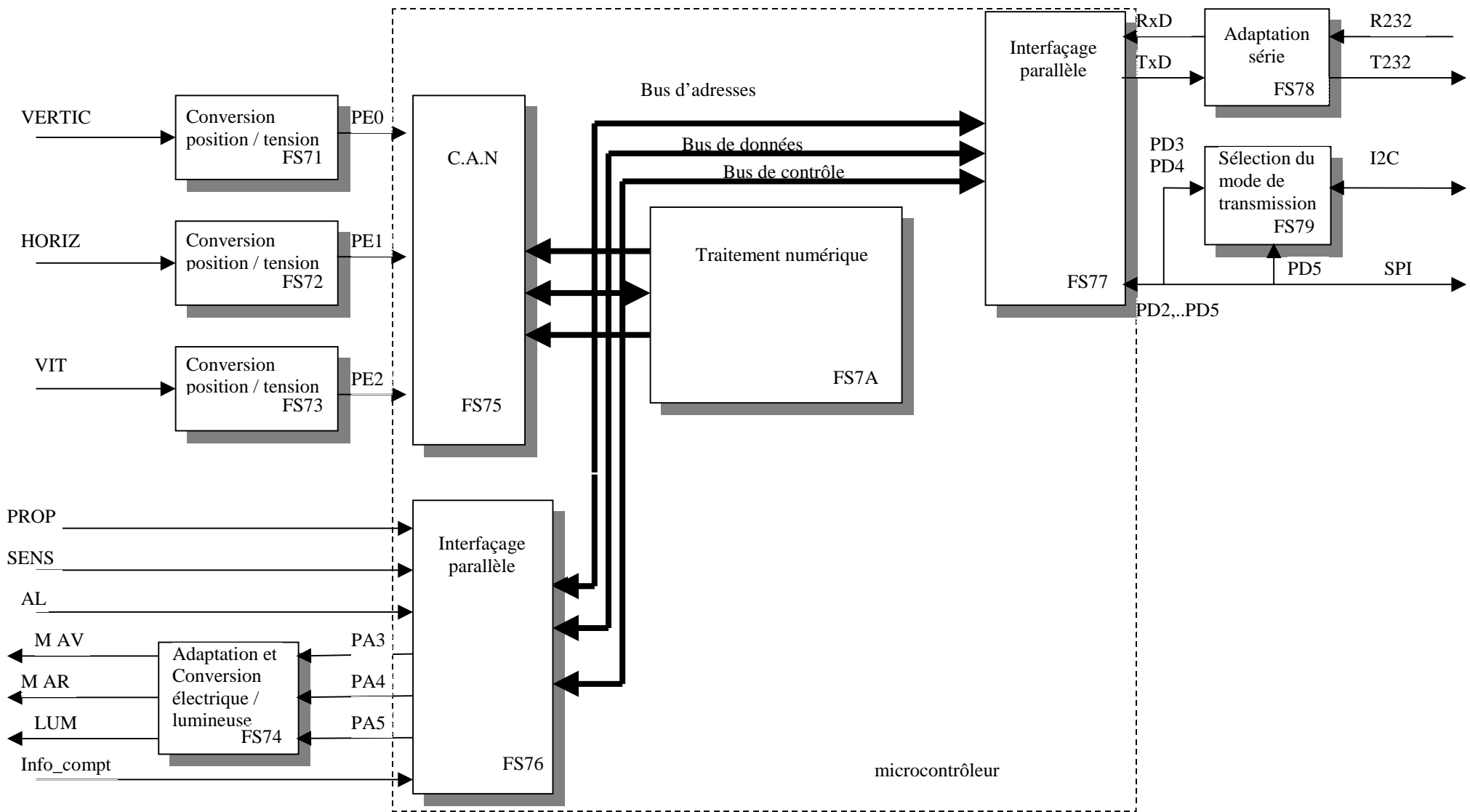
FP6 : Adaptation à la ligne

Voir FP1.

FP7 : Traitement des informations

Rôle de cette fonction :

- Acquisition des consignes appliquées par l'opérateur
- Visualisation de ces consignes par témoins lumineux.
- Traitement de ces consignes par le programme général implanté en mémoire, et gestion de la transmission des ordres à appliquer au véhicule et à la caméra
- Prise en compte des informations de déplacement du véhicule, traitement de celles-ci et commande de l'affichage de la distance parcourue.



FS71 : Conversion position /tension

Convertit la consigne de basculement de la caméra en une tension analogique.

Entrée :

- **VERTIC** : position sur l'axe Y de la manette du joystick

Sortie :

- **PE0** : tension continue compatible avec les caractéristiques d'entrée du microcontrôleur.

FS72 : Conversion position /tension

Convertit la consigne de rotation horizontale de la caméra en une tension analogique.

Entrée :

- **HORIZ** : position sur l'axe X de la manette du joystick

Sortie :

PE1 : tension continue compatible avec les caractéristiques d'entrée du microcontrôleur.

FS73 : Conversion position /tension

Convertit la consigne de vitesse d'avance du véhicule en une tension analogique.

Entrée :

- **VIT** : position du curseur du potentiomètre de vitesse.

Sortie :

- **PE2** : tension continue compatible avec les caractéristiques d'entrée du microcontrôleur.

FS74 : Adaptation et Conversion électrique/lumineuse

Amplifie en courant et transforme en signaux lumineux les signaux logiques de visualisation des consignes.

Entrées :

- **PA3** : signal logique indiquant la marche avant du véhicule :
 $PA3 = 1 \Rightarrow$ véhicule en marche avant
- **PA4** : signal logique indiquant la marche arrière du véhicule :
 $PA4 = 1 \Rightarrow$ véhicule en marche arrière
- **PA5** : signal logique indiquant que les lampes du véhicule sont allumées :
 $PA5 = 1 \Rightarrow$ lampes allumées

Sorties :

- **MAV** : témoin lumineux de marche avant du véhicule
- **MAR** : témoin lumineux de marche arrière du véhicule
- **LUM** : témoin lumineux de lampes allumées

FS75 : Conversion Analogique Numérique

Fournit à FS7A 3 octets correspondants aux 3 tensions analogiques présentes sur ses entrées

Entrées :

- **PE0, PE1, PE2** : voir ci-dessus

Sortie :

- Information numérique correspondant à PE0, PE1 ou PE2 transmise sur le bus de données.

FS76 : Interfacage parallèle

Permet l'acquisition des consignes logiques utilisateur par le programme, ainsi que la commande des témoins lumineux correspondants aux consignes.

Entrées :

- **PROP** : consigne logique de marche du véhicule :
PROP = 0 \Rightarrow véhicule à l'arrêt
PROP = 1 \Rightarrow véhicule en marche
- **SENS** : consigne logique de sens de rotation du véhicule :
SENS = 0 \Rightarrow marche arrière
SENS = 1 \Rightarrow marche avant
- **AL** : consigne logique d'allumage des lampes :
AL = 0 \Rightarrow lampes éteintes
AL = 1 \Rightarrow lampes allumées
- **Info_Compt** : impulsion logique positive correspondant à une longueur de câble déroulé de 10 cm.

Sorties :

- **PA3, PA4, PA5** : sorties logiques utilisées par FS74

FS77 : Interfacage parallèle

Permet la génération des signaux réalisant les communications I2C et SPI, ainsi que la communication série entre le PC et le système.

Entrées / Sorties

- **RxD, TxD** : signaux logiques (compatibles TTL) de communication série entre le PC et le microprocesseur
- **PD2,...PD5** : signaux logiques permettant la réalisation des bus I2C et SPI

FS78 : Adaptation série

Permet l'adaptation des signaux de communication série à la norme RS232.

Entrées:

- **TxD** : voir ci-dessus
- **R232** : signal logique à la norme RS232

Sorties :

- **RxD** : voir ci-dessus
- **T232** : signal logique à la norme RS232

FS79 : Sélection du mode de transmission

Bloque le signal d'horloge de la liaison I2C lorsque la liaison SPI est utilisée, pour éviter les problèmes d'incompatibilités et les erreurs.

FS7A : Traitement numérique

Traitement des actions mémorisées dans le programme.

FP8 : Adaptation

Le signal vidéo est transmis sous la forme d'un courant ce qui nécessite une conversion courant - tension suivie d'une amplification

L2 : Signal vidéo composite envoyé sur une paire torsadée.

VIDEOC : Signal vidéo composite (il est le support de l'image de la canalisation)

***Voir annexe sur caractéristiques des signaux vidéo**

FP9 : Traitement vidéo

Le signal vidéo composite doit être traité pour permettre l'incrustation de l'information distance parcourue et ainsi pouvoir être envoyé à un moniteur ou (et) à un magnétoscope.

VIDEOC : Signal vidéo composite (il est le support de l'image de la canalisation)

***Voir annexe sur caractéristiques des signaux vidéo**

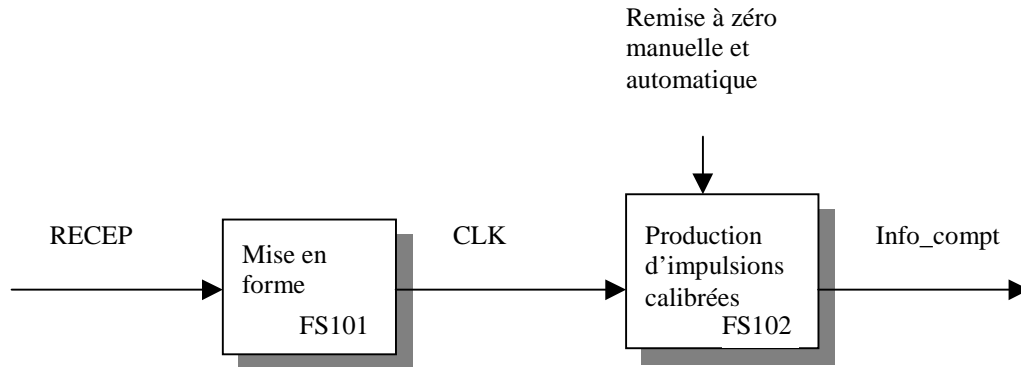
L3 : Image de la canalisation reproduite sur un moniteur (ou une télévision) avec l'incrustation dans l'image de la distance parcourue (OSD : On Screen Display).

L10 : Signal vidéo composite pour l'enregistrement (il contient l'image de la canalisation avec l'incrustation de la distance parcourue)

SPI : Informations sérielles synchrones (type SPI) pour la configuration du circuit et pour l'envoi des informations d'affichage de la distance parcourue.

FP10 : Adaptation des signaux

Cette fonction transmet à FP7 une impulsion positive à chaque fois que le câble s'est déroulé de 10 cm. Elle permet donc de générer une information sur la mesure du déplacement effectué par le véhicule.



FS101 : Mise en forme

Elle récupère le signal fourni par le capteur de déplacement optique et le met en forme de façon à le rendre compatible TTL.

Entrée :

- **RECEP** : Signal carré bruité, fourni par une fourche optique placée à cheval sur une roue dentée solidaire du système de guidage du câble ombilical.

Sortie :

- **CLK** : signal carré mis en forme (compatible TTL).

FS102 : Production d'impulsions calibrées

Fournit une impulsion à chaque fois que le câble ombilical s'est déroulé d'une longueur de 10 cm.

Entrée :

- **CLK** : Voir ci-dessus
- **RAZ** : Impulsion positive compatible TTL générée à la mise sous tension ou de façon manuelle.

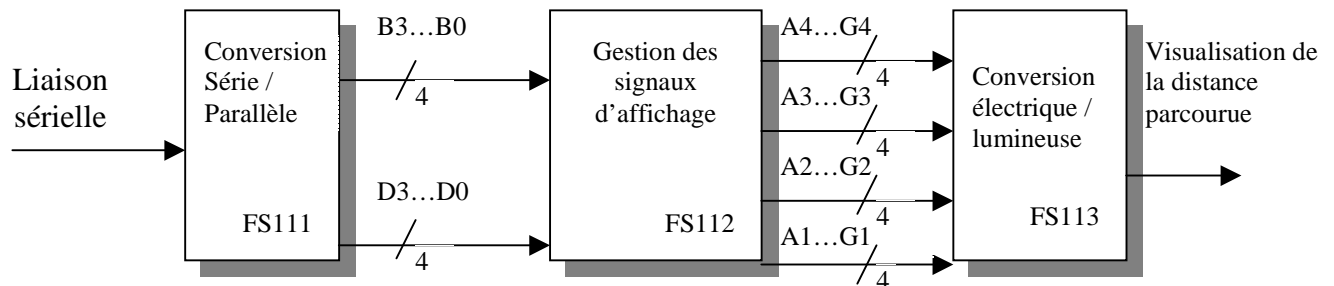
Sortie :

- **INFO_COMPT** : Impulsion positive correspondant à une longueur de câble déroulé de 10 cm.

FP11 : Gestion de l'affichage

Cette fonction fournit l'affichage de la distance parcourue par le véhicule sur un afficheur à cristaux liquides 4 digits.

(Format d'affichage : Hectomètre Décamètres Mètres, Décimètres)



FS111 : Conversion série / parallèle

Elle récupère les données numériques sérieelles relatives à la fonction FP11 présentes sur le bus I2C, et les mémorise sur ses sorties.

Entrée :

- I2C : *Voir annexe sur spécifications du bus I2C

Sorties :

- B3,...,B0 : signal numérique 4 bits codé en binaire correspondant à la donnée à afficher.
- D3,...,D0 : signal numérique de sélection du digit à afficher.

FS112 : Gestion des signaux d'affichage

Décodage BCD / 7 segments et gestion des signaux d'affichage pour un afficheur à cristaux liquides 4 digits ½.

Entrées :

- B3,...,B0 : voir ci-dessus.
- D3,...,D0 : voir ci-dessus.

Sorties :

- A4,...,G4 : signaux multiplexés de commande du digit 4.
- A3,...,G3 : signaux multiplexés de commande du digit 3.
- A2,...,G2 : signaux multiplexés de commande du digit 2.
- A1,...,G1 : signaux multiplexés de commande du digit 1.

ANNEXES

AFFECTATION DES PORTS

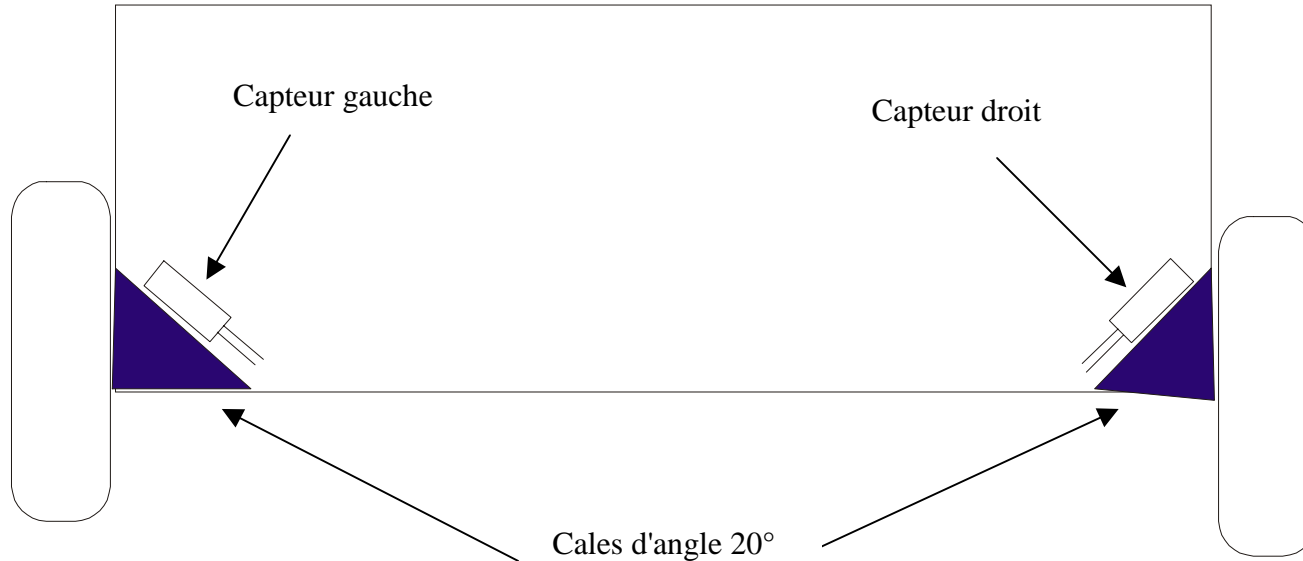
PORTS	E ou S ou Drain Ouvert	Définition du signal	Fonctions associées
PA0	E	AL	FP7
PA1	E	SENS	FP7
PA2	E	PROP	FP7
PA3	S	MAV	FP7
PA4	S	MAR	FP7
PA5	S	LUM	FP7
PA7	E	INFO_COMPT	FP10
PD0	DO	RxD	FP7
PD1	DO	TxD	FP7
PD2	DO	SPI (MISO)	FP9
PD3	DO	I2C (SDA) et SPI (MOSI)	FP6 et FP11
PD4	DO	I2C (SCL) et SPI (SCK)	FP6 et FP11
PD5	DO	SPI (SSbarre)	FP9
PE0	E	VERTIC	FP7
PE1	E	HORIZ	FP7
PE2	E	VIT	FP7

DETAIL DU FONCTIONNEMENT DES CAPTEURS D'INCLINAISON

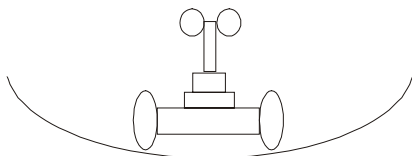


POSITION HORIZONTALE : CAPTEUR OUVERT **INCLINAISON $> 10^\circ$: CAPT**

POSITIONNEMENT DES CAPTEURS A L'INTERIEUR DU VEHICULE (vue de dos)

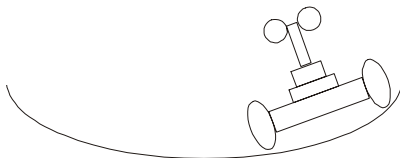


COMPORTEMENT DU VEHICULE DANS LA CANALISATION



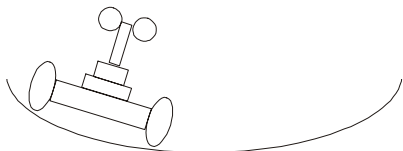
Véhicule au centre de la canalisation:

- Les capteurs droit et gauche sont fermés
- Les moteurs de propulsion droit et gauche sont en marche



Véhicule déporté sur la droite de la canalisation (inclinaison > 10°):

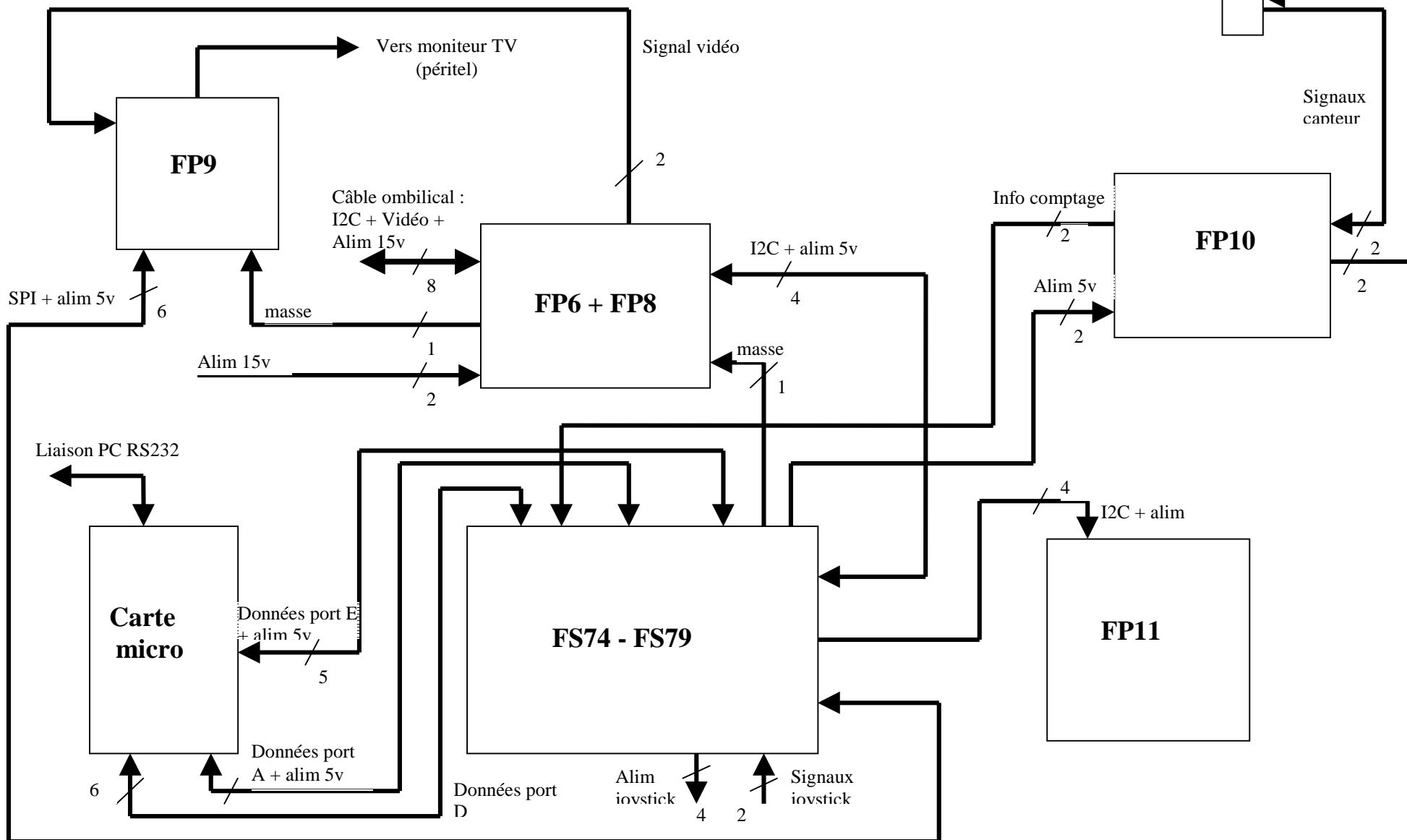
- Le capteur gauche s'ouvre
- Le moteur gauche est bloqué tandis que le droit continue à fonctionner, ce qui permet de rattraper la trajectoire.



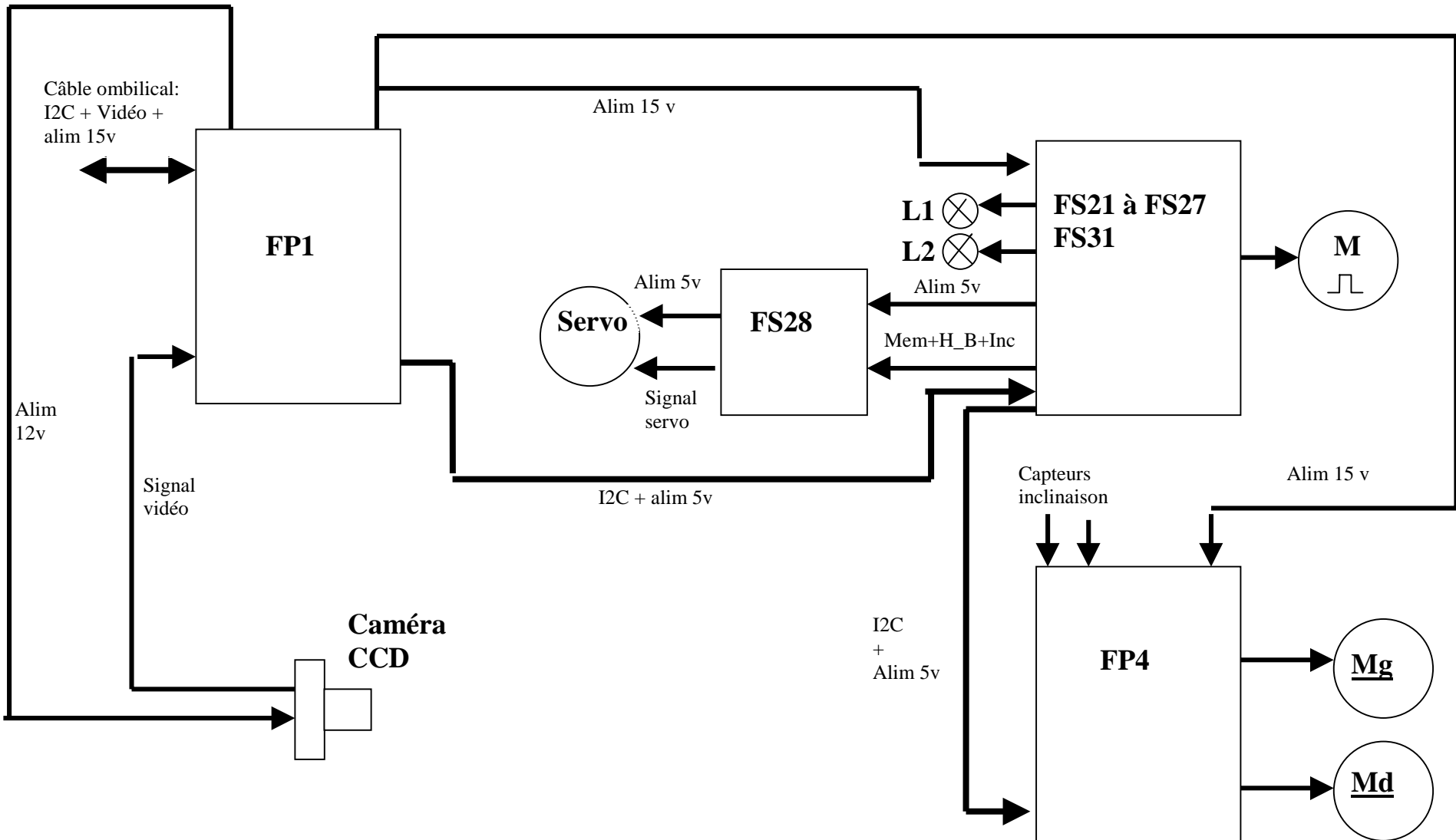
Véhicule déporté sur la gauche de la canalisation (inclinaison > 10°):

- Le capteur droit s'ouvre
- Le moteur droit est bloqué tandis que le gauche continue à fonctionner, ce qui permet de rattraper la trajectoire.

Plan de câblage des cartes de la régie (OT2) et du dérouleur (OT3)



Plan de câblage des cartes du véhicule



TRAVAIL DES ELEVES

GROUPE 1

Votre étude porte sur la fonction principale FP4 dont le rôle est de permettre de déplacer la caméra dans les canalisations et donc de commander, en fonction des ordres reçus, les motoréducteurs à courant continu situés sur le véhicule et dont les caractéristiques vous seront données par le professeur.

Le schéma fonctionnel de 2^{ème} degré vous est donné.

Votre travail consiste à :

- reprendre l'analyse fonctionnelle en relation avec le schéma structurel
- faire une étude structurelle partielle portant sur FS42, FS43, FS44, FS45, FS46, FS47 (les valeurs des composants donnés ne sont pas à justifier).
- saisir le schéma complet, et réaliser un typon de la carte
- réaliser une carte
- tester et mettre en oeuvre cette carte au niveau matériel (sans le circuit PCF8574)
- faire une étude logicielle partielle sur un programme de test incomplet (testFP4.asm).
Remarque: le module logiciel de communication I2C vous est donné et n'est pas à étudier.
- tester et mettre en oeuvre la carte avec le logiciel
- mettre en commun votre carte avec les autres groupes pour obtenir un système complet (suivant l'avancement des différents groupes)

Etude fonctionnelle:

- Repérer sur le schéma structurel donné les différentes fonctions secondaires de FP4 et caractériser les différents signaux liants ces fonctions secondaires.

Etude structurelle

FS42 : Dimensionner R1, R2, R3 pour que la tension en PT1 varie de 1 à 5 volts environ lorsque le mot binaire ABC varie de 000 (vitesse minimum) à 111 (vitesse maximum).

FS43: A partir du fonctionnement interne du circuit LM3524 (voir documentation constructeur), déterminer son rôle dans l'application.

- Choisir R5, C1 pour assurer une fréquence d'oscillation de 20 kHz .

FS44: Déterminer R10 et R11.

FS45: Déterminer à l'aide de portes logiques la structure de FS45 pour répondre au fonctionnement souhaité (étude fonctionnelle de FP4 page 11).

FS46: Etudier le fonctionnement interne du circuit L298 ainsi que son fonctionnement dans l'application.

- Préciser le rôle et les caractéristiques technologiques des diodes D1 à D9, et étudier à quel moment elles interviennent.

FS47: Dimensionner R6 en fonction des caractéristiques du moteur et du circuit LM3524.

Validation expérimentale et mise au point

- Relever les caractéristiques du signal présent sur la broche 7 du LM3524
- Relever les signaux aux points PT1, PT2 et PT4 pour différentes combinaisons de A, B, C et interpréter.

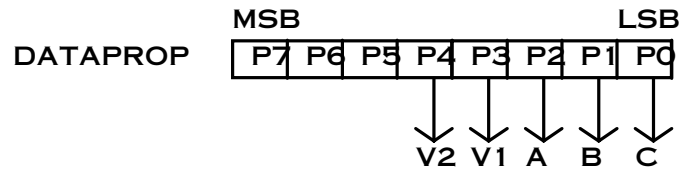
Programmation

En vous aidant de l'organigramme fourni, compléter le programme assembleur de test de la fonction FP4 (TestFP4.asm).

Explications:

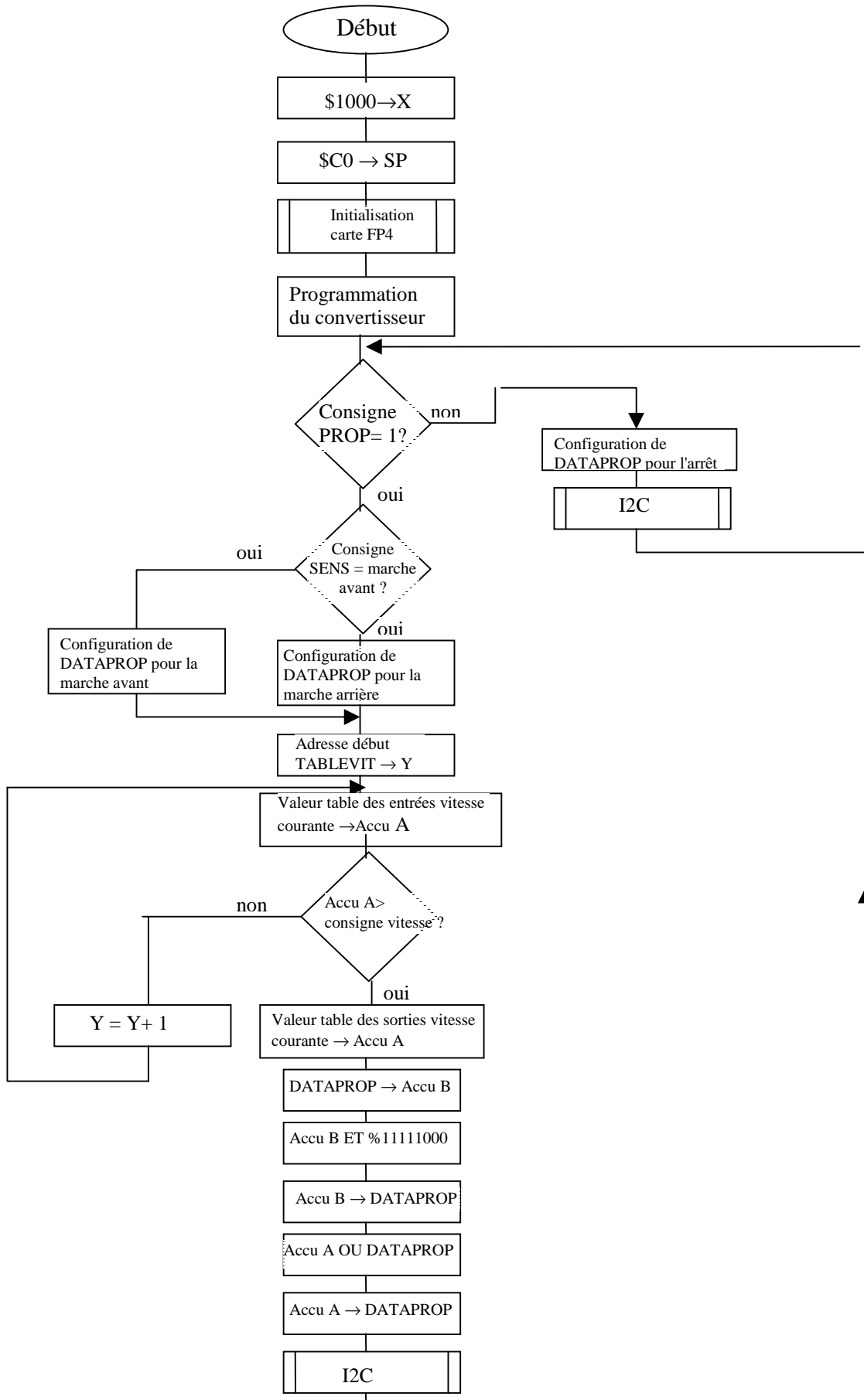
- La variable DATAPROP contient la donnée à appliquer à la carte, par l'intermédiaire du bus I2C, en fonction de l'état des consignes propulsion (PROP), sens de rotation (SENS) et vitesse de rotation (VIT).

Le format est le suivant:



Cette valeur est initialisée à \$00 au début du programme.

- La table des vitesses TABLEVIT contient:
 - A partir de l'adresse \$0010 les 8 seuils de tension numérisés par le CAN du 68HC11 correspondant à la consigne vitesse appliquée (VIT).
 - A partir de l'adresse \$0020 les 8 données binaires correspondantes à fournir à FS42.



GROUPE 2

Votre étude porte sur les fonctions principales FP2 et FP3 dont le rôle est de permettre d'orienter la caméra dans les canalisations et de commander l'éclairage.

On doit donc commander, en fonction des ordres reçus, le moteurs pas à pas qui est chargé de la rotation et le servo-moteur qui est chargé du basculement. Les caractéristiques des actionneurs utilisés vous seront données par le professeur.

Le schéma fonctionnel de 2^{ème} degré est donné

Votre travail consiste à :

- reprendre l'analyse fonctionnelle en relation avec le schéma structurel
- faire une étude structurelle partielle portant sur FS22, FS23, FS25,FS26, FS27, FS28, FS29 (les valeurs des composants donnés ne sont pas à justifier).
- saisir le schéma complet, et réaliser un typon de la carte (une ou 2 cartes)
- réaliser une carte (ou 2 cartes).
- tester et mettre en oeuvre au niveau matériel (sans le circuit PCF8574)
- faire une étude logicielle partielle sur un programme de test (testpasapas.asm)

Remarque: le module logiciel de communication I2C vous est donné et n'est pas à étudier.

- tester et mettre en oeuvre la carte avec le logiciel
- mettre en commun votre carte avec les autres groupes pour obtenir un système complet (suivant l'avancement des différents groupes)

Etude fonctionnelle:

- Repérer sur les schémas structurels donnés les différentes fonctions secondaires de FP2 et FP3 et caractériser les différents signaux liants ces fonctions secondaires.

Etude structurelle

FS22 :

- Etudier les fonctionnalités du circuit L297.

FS23:

- Etudier le fonctionnement interne du circuit L298, et en particulier le rôle des résistances R4, R5 en association avec le circuit L297.

FS25, FS26:

- Dimensionner R4, R5, R10 et RA11 en fonction des caractéristiques du moteur pas à pas.

FS27:

- Choisir R12 et C7 en fonction des caractéristiques du L297.

FS28, FS29:

- Etudier le principe de fonctionnement, les principales caractéristiques technologiques et le mode de commande des servomoteurs. En fonction des caractéristiques du servomoteur choisi dans l'application, déterminer les valeurs extrêmes de l'impulsion de commande à appliquer.
- En déduire les valeurs à donner à R1, R2, R3, C1, C4.

Validation expérimentale et mise au point

- Relever les chronogrammes des sorties A, B, C, D, $\overline{INH1}$, $\overline{INH2}$ du L297 pour les 2 sens de rotation du moteur et interpréter les résultats.

- Relever et mesurer les caractéristiques du signal CONS_SERVO pour les deux positions extrêmes du potentiomètre numérique, et vérifier que le servomoteur atteint bien les butées.
- Relever sur la carte d'interfaçage (FS74-FS79) les tensions délivrées au CAN pour les positions de repos et pour les positions extrêmes de la manette du joystick. En déduire les valeurs numériques délivrées par le CAN dans chacun de ces cas.

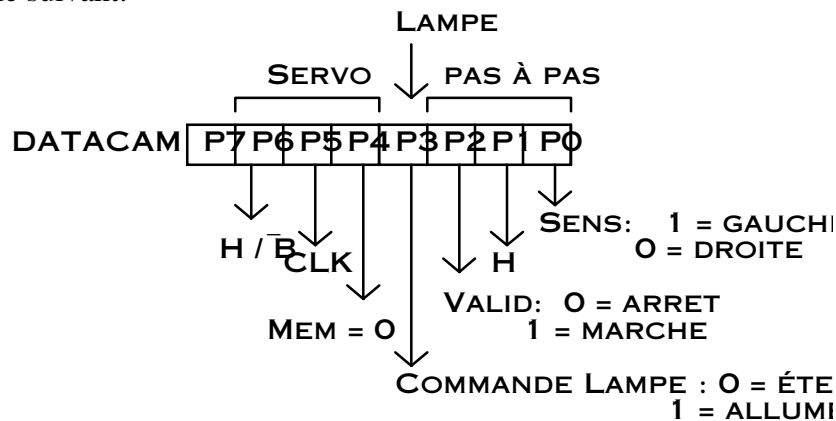
Programmation

1/ En vous aidant de l'algorithme fourni, compléter le programme assembleur de test de la carte rotation caméra (Testpasapas.asm).

Explications:

- La variable DATACAM contient la donnée à appliquer à la carte, par l'intermédiaire du bus I2C, en fonction de l'état de la consigne HORIZ (position de la manette du joystick).

Le format est le suivant:

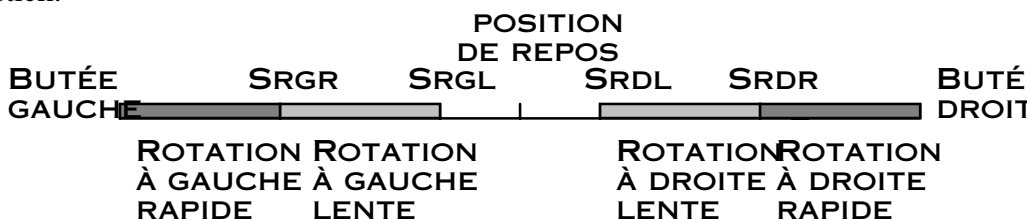


Cette valeur est initialisée à \$00 au début du programme.

- Pour une plus grande souplesse de commande du moteur de rotation horizontale, la course de la manette du joystick est divisée en 5 plages différentes:



Les limites de ces plages correspondent à des valeurs de tension délivrées par le potentiomètre du joystick:

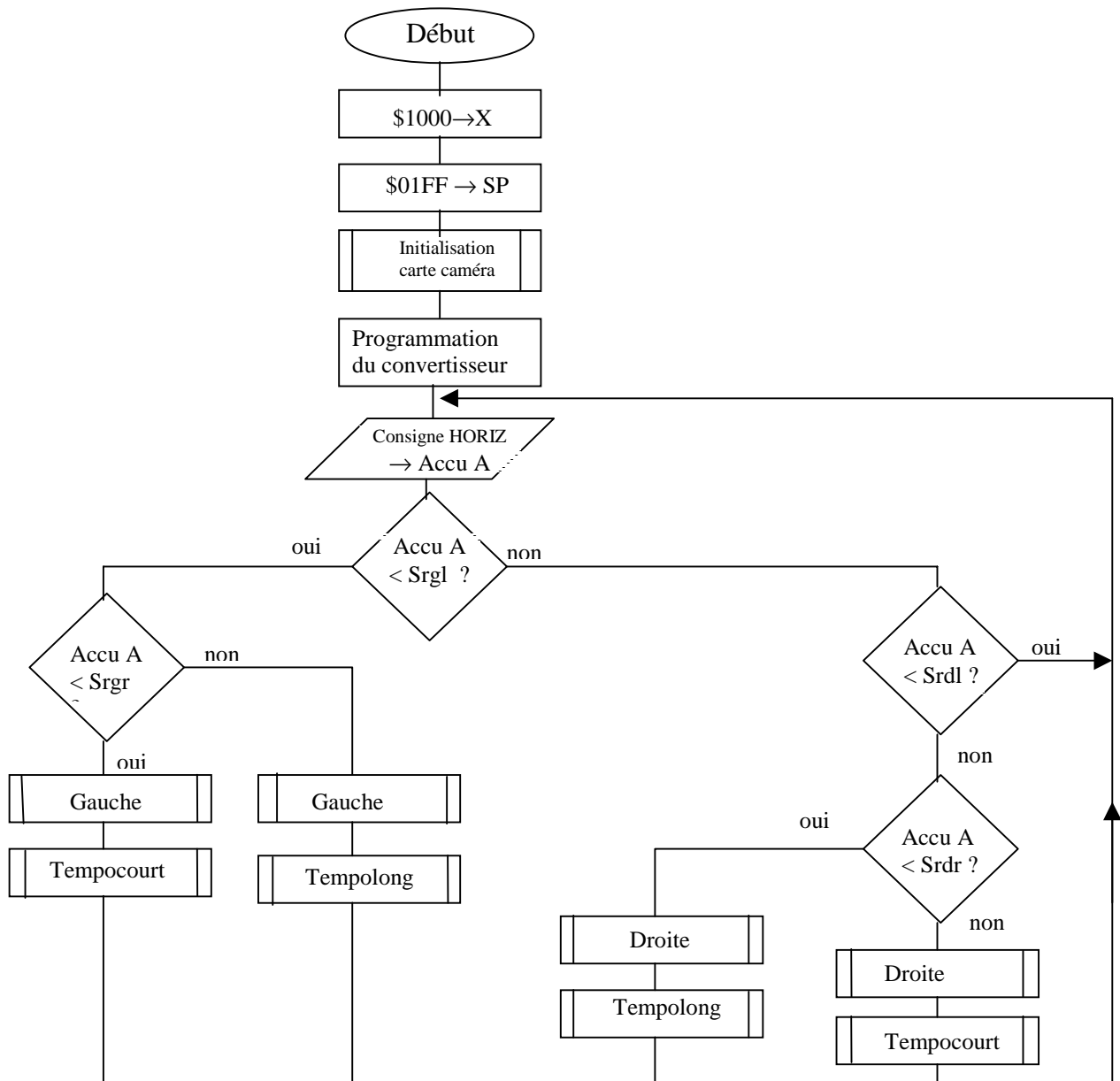


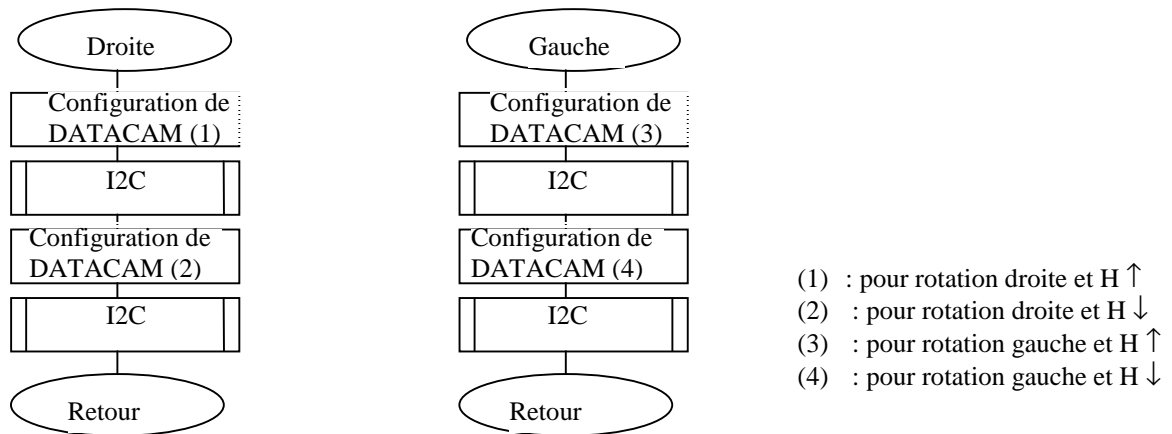
Les valeurs de la position de repos et des butées gauche et droite ont été relevées dans la partie mesures.

Srgr = Seuil de rotation à gauche en vitesse rapide
 Srgl = Seuil de rotation à gauche en vitesse lente
 Srdl = Seuil de rotation à droite en vitesse lente
 Srdr = Seuil de rotation à droite en vitesse rapide

} Valeurs à fixer à votre convenance

Pour obtenir deux vitesses de rotation différentes, on joue sur la période des impulsions d'horloge appliquées au contrôleur de moteur pas à pas L297 (sous programmes TEMPOCOURT et TEMPOLONG à ajuster en fonction des caractéristiques du moteur).





2/ En vous aidant de l'algorithme fourni, compléter le programme assembleur de test de la carte servomoteur (Testservo.asm).

Explications:

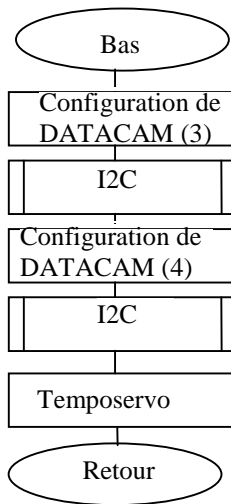
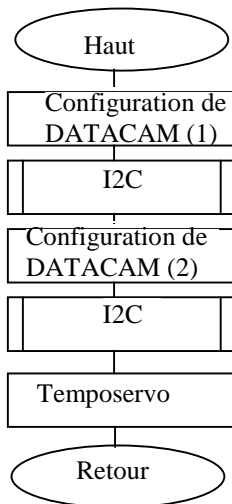
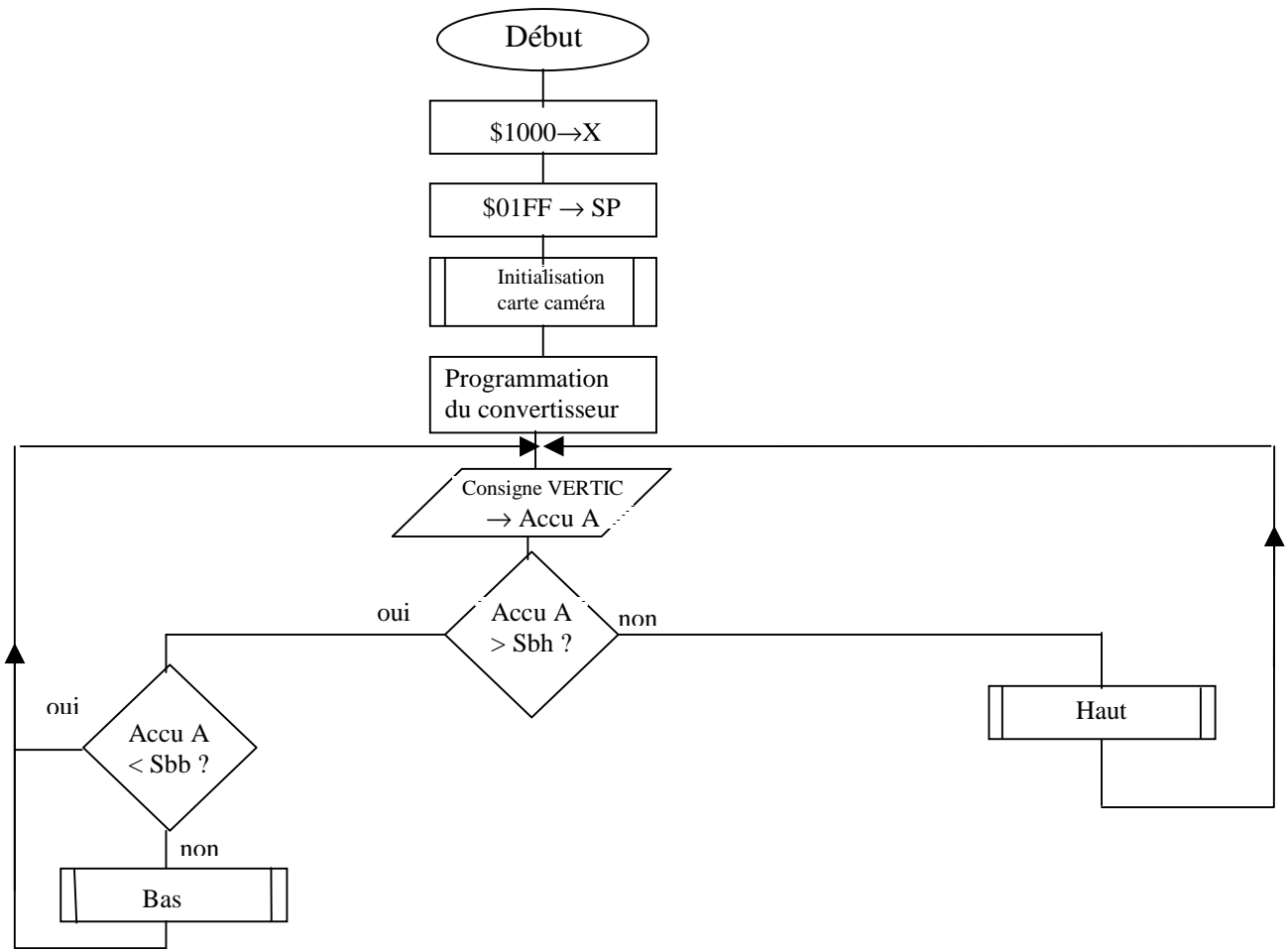
- La variable DATACAM contient la donnée à appliquer à la carte, par l'intermédiaire du bus I2C, en fonction de l'état de la consigne VERTIC (position de la manette du joystick). Le format reste le même que défini précédemment.
- Comme pour la commande du moteur de rotation horizontale, la course de la manette du joystick est divisée en plusieurs plages différentes :



Les valeurs de la position de repos et des butées haute et basse ont été relevées dans la partie mesures.

Sbh = Seuil de basculement vers le haut
 Sbb = Seuil de basculement vers le bas

} A fixer à votre convenance



- (1): pour montée et CLK ↑
- (2) : pour montée et CLK ↓
- (3) : pour descente et CLK ↑
- (4) : pour descente et CLK ↓

GROUPE 3

Votre étude porte sur les fonctions principales FP10 et FP11 dont le rôle est de capter les informations de déroulement du câble et d'afficher la distance parcourue.

On doit donc transmettre au micro-contrôleur une impulsion par dm (ou par cm).

Le micro-contrôleur est chargé du comptage et de la mise en forme logique des informations puis du renvoi de ces informations pour l'affichage de la distance.

Le schéma fonctionnel de 2^{ème} degré vous est donné.

Votre travail consiste à :

- reprendre l'analyse fonctionnelle en relation avec le schéma structurel
- faire une étude structurelle partielle portant sur FS102, FS112
- saisir le schéma complet, et réaliser un typon de la carte (une ou 2 cartes)
- réaliser une carte (ou 2 cartes)
- tester et mettre en oeuvre cette carte au niveau matériel (sans le circuit PCF8574)
- faire une étude logique partielle sur un programme de test incomplet (testmesdep.asm)
Remarque: le module logiciel de communication I2C vous est donné et n'est pas à étudier.
- tester et mettre en oeuvre cette carte avec le logiciel
- mettre en commun votre carte avec les autres groupes pour obtenir un système complet (suivant l'avancement des différents groupes)

Etude fonctionnelle:

- Repérer sur les schémas structurels donnés les différentes fonctions secondaires de FP10 et FP11 et caractériser les différents signaux liants ces fonctions secondaires.

Etude structurelle

Fourche optique:

- Calculer R1 et R2 pour assurer le bon fonctionnement de la fourche optique.

FS102 :

Cette fonction assure la pré-division des impulsions fournies par la fourche optique solidaire du dérouleur de câble. Le signal INFO_COMPT produit une impulsion positive compatible TTL lorsque le câble ombilical s'est déroulé de 10 cm (ou 1 cm en fonction du choix retenu).

- Déterminer en fonction des caractéristiques du dérouleur (roue dentée, taille du rouleau) la structure de cette fonction: on pourra pour cela utiliser un compteur de type 4024 associé à des fonctions logiques.
- Déterminer les valeurs de R4 et C1 (remise à zéro automatique)

FS112:

- Afin de justifier l'organigramme du sous programme d'affichage des digits, relever dans la documentation constructeur du circuit ICM7211 (figure 10) le chronogramme de sélection des digits .

Validation expérimentale et mise au point

- Relever les chronogrammes des signaux RECEP (sortie de la fourche optique) et CLK. Interpréter.
- Après avoir testé le programme d'essai de cette fonction (voir partie programmation), relever en concordance de temps les chronogrammes des sorties A, B, C...G de commande d'un digit quelconque du circuit ICM7211. Interpréter.

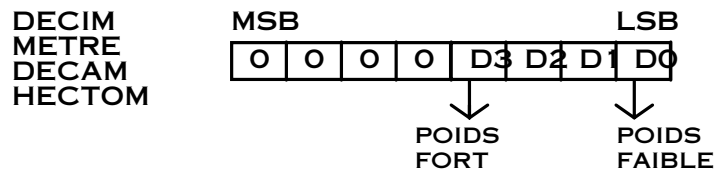
Programmation

En vous aidant des algorigrammes fournis, compléter les sous programmes du programme de test de la fonction calcul et affichage de la mesure de déplacement (Testmesdep.asm).

Explications:

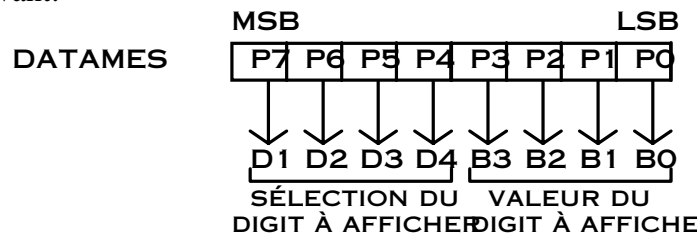
- Les variables DECIM, METRE, DECAM et HECTOM contiennent respectivement les valeurs binaires des décimètres, mètres, décamètres et hectomètres à afficher.

Le format est le suivant:

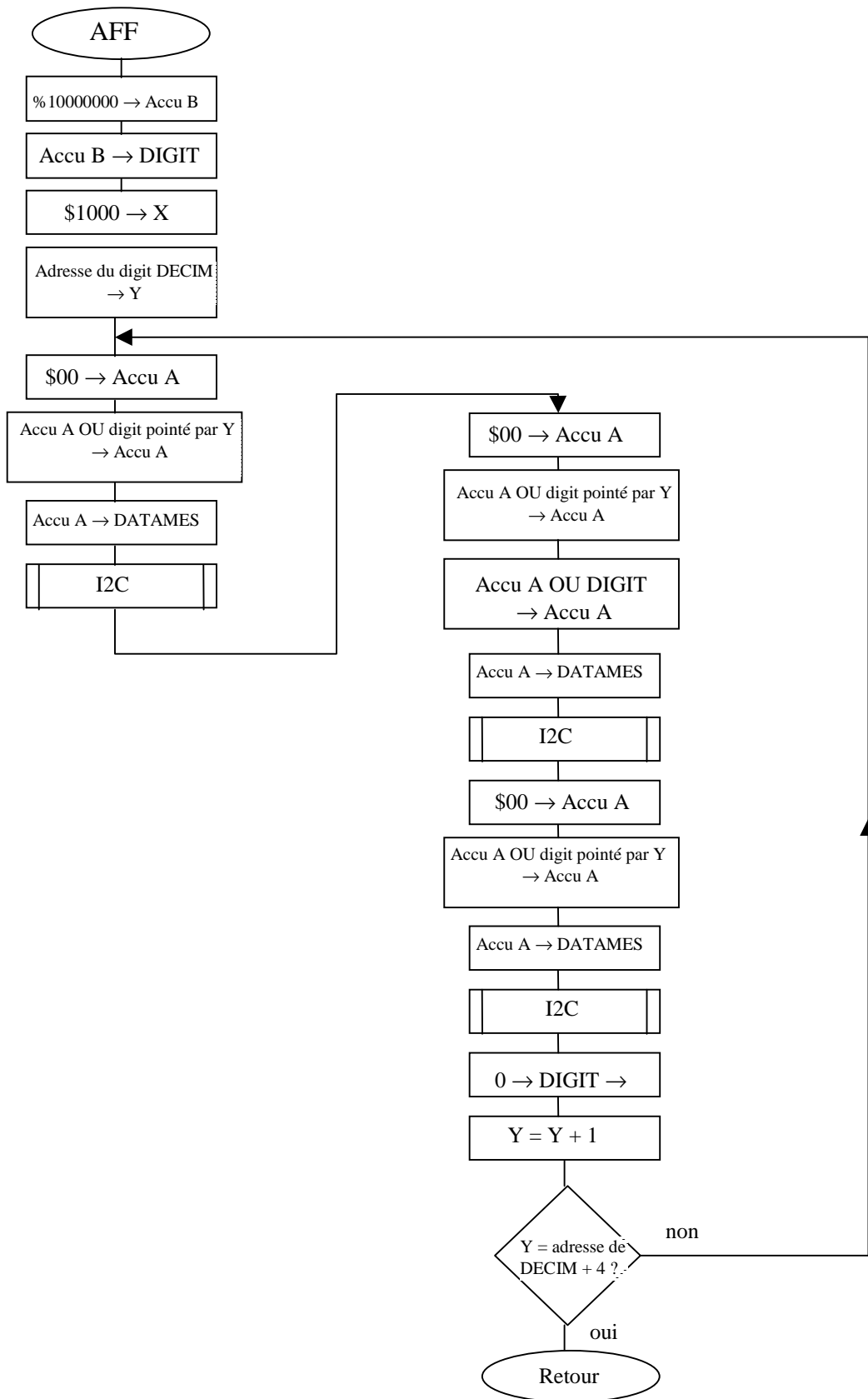


- La variable DATAMES contient la donnée à appliquer à la carte, par l'intermédiaire du bus I2C, en fonction de l'état des variables DECIM, METRE, DECAM et HECTOM

Le format est le suivant:



- La variable DIGIT sert à sélectionner le digit à afficher. Elle est initialisée à %1000 0000 au début du programme (digit D1 pointé).
- Un front montant sur PA7, provenant de FP10, déclenche le programme d'interruption PGMINTER qui incrémente d'une unité la mesure de déplacement (agit sur les variables DECIM, METRE, DECAM et HECTOM). Le sous programme d'affichage AFF envoie le contenu de ces 4 variables sur l'afficheur par l'intermédiaire du bus I2C, conformément aux spécifications du circuit ICM7211 (voir étude structurelle).



GROUPE 4

Votre étude porte sur la fonction principale FP7 dont le rôle est de traiter toutes les informations en provenance ou en direction d'autres cartes.

Le schéma fonctionnel de 2^{ème} degré vous est donné.

Votre travail consiste à :

- reprendre l'analyse fonctionnelle en relation avec le schéma structurel
- faire une étude structurelle partielle portant sur FS74, FS79 (les valeurs des composants donnés ne sont pas à justifier).
- saisir le schéma complet et réaliser un typon de la carte interfaçage.
- réaliser deux cartes (pour la carte micro, le typon est fourni)
- tester et mettre en oeuvre la carte micro (tester le fonctionnement de tous les ports)
- étude de la liaison série asynchrone (RS232)
- tester et mettre en oeuvre la carte d'interface
- vérifier le fonctionnement des liaisons séries synchrones avec un programme de test fourni par le professeur
- faire une étude logicielle partielle sur un programme de test des consignes
- mettre en commun votre carte avec les autres groupes pour obtenir un système complet (suivant l'avancement des différents groupes)

Remarque: la carte microprocesseur est identique à celle utilisée dans le thème "sonde d'intubation". Par contre, l'alimentation 5 volts est fournie par la carte d'interfaçage via les connecteurs HE10 J1, J2, J3, J6 (Les douilles d'alimentation 12 v sont inutilisées ici). Si l'on veut utiliser l'ancienne carte pour des essais, il suffit de supprimer la diode de protection D1 et le régulateur U4, et de les remplacer par des straps.

Etude fonctionnelle:

- Repérer sur les schémas structurels donnés les différentes fonctions secondaires de FP7 et caractériser les différents signaux liants ces fonctions secondaires.

Etude structurelle

FS74 :

- Déterminer les résistances R2 à R7.

FS79:

- Expliquer le rôle de cette fonction et effectuer une simulation pour valider son fonctionnement.

Validation expérimentale et mise au point

- Tester la liaison série SCI avec un programme permettant l'envoi d'un caractère quelconque (utiliser le sous programme OutSCI.asm). Relever et interpréter les chronogrammes des broches TXD et TOUT du circuit MAX232.

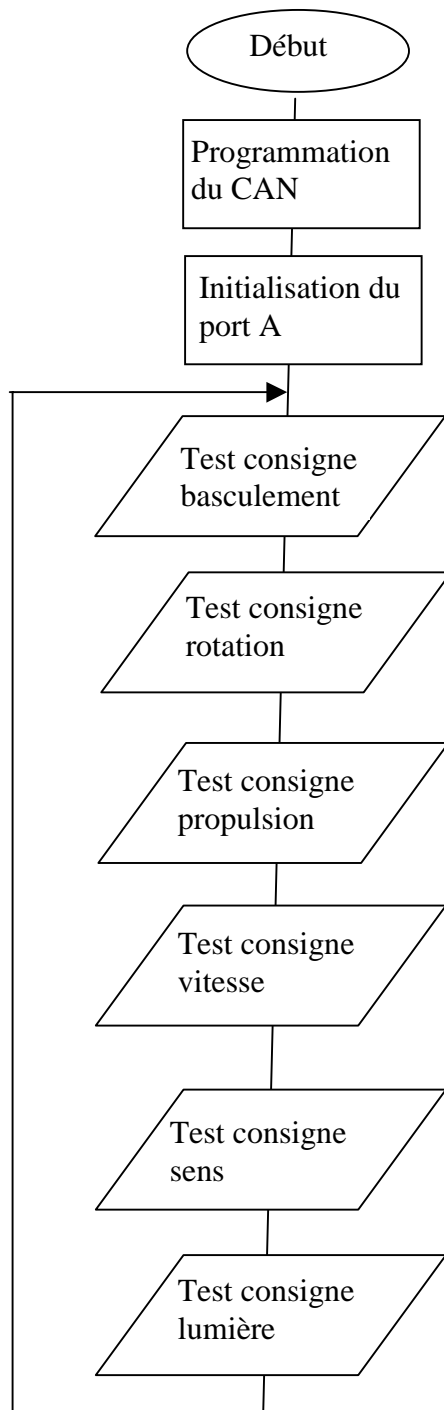
Programmation

Réaliser l'organigramme détaillé et le programme assembleur permettant de tester la carte d'interfaçage (acquisition des consignes) :

Principe :

Une variable en RAM est attribuée à chaque consigne :

- CONSBASC = consigne de basculement de la caméra appliquée par l'intermédiaire du joystick
 - CONSROT = consigne de rotation de la caméra appliquée par l'intermédiaire du joystick
 - CONSPROP = consigne de propulsion du véhicule appliquée par l'intermédiaire de l'interrupteur PROP.
 - CONSVIT = consigne vitesse du véhicule appliquée par l'intermédiaire du potentiomètre VIT
 - CONSSENS = consigne sens de rotation appliquée par l'intermédiaire de l'inverseur SENS
 - CONSLUM = consigne allumage des lampes appliquée par l'intermédiaire de l'interrupteur LUM
- Le programme principal teste chaque consigne et la compare à sa valeur précédemment enregistrée en RAM.
- Si elle est identique, il teste la suivante.
 - Si elle a changé, il mémorise la nouvelle valeur en RAM, et se branche à un sous programme spécifique.

Organigramme général**Sous programmes****Lumière :**

- si LUM = 1 → allumer témoin LUM
- si LUM = 0 → éteindre témoin LUM

Propulsion :

- si PROP = 1 → test du sens de rotation et allumage des témoins correspondants
- si PROP = 0 → extinction des 2 témoins de sens

Basculement :

- ouverture d'une fenêtre de communication à l'écran et affichage de la valeur lue par le convertisseur (sous programme OutSCI.asm, visualisation en mode graphique)

Rotation :

- ouverture d'une fenêtre de communication à l'écran et affichage de la valeur lue par le convertisseur (sous programme OutSCI.asm, visualisation en mode graphique)

Vitesse :

- ouverture d'une fenêtre de communication à l'écran et affichage de la valeur lue par le convertisseur (sous programme OutSCI.asm, visualisation en mode graphique)

Remarque :

Le test de la consigne sens provoque aussi un branchement au le sous programme propulsion

GROUPE 5

Votre étude porte sur la fonction principale FP5 dont le rôle est de permettre d'afficher sur le moniteur de contrôle (et sur l'enregistrement éventuel) la distance parcourue et ainsi de préciser l'endroit où sont repérés les défauts dans les canalisations .

Cette fonction est réalisée sur la base d'un circuit intégré d'insertion vidéo qui permet l'affichage d'un texte sur un écran. En anglais cette fonction est appelée O.S.D (On Screen Display).

Votre travail consiste à :

- étudier la documentation fournie sur la télévision
- analyser la composition d'un signal vidéo-composite
- analyser la documentation constructeur du circuit utilisé
- produire un programme de transcodage et un programme d'initialisation de la liaison série synchrone (SPI)
- vérifier le fonctionnement de la liaison série synchrone (SPI)
- faire une étude structurelle partielle sur des éléments du schéma d'application constructeur
- saisir le schéma complet et réaliser un typon d'une carte
- réaliser une carte puis faire tous les tests matériels
- vérifier le fonctionnement avec un programme de test fourni par le professeur
- faire les tests et les mises au point logiciels
- mise en commun des cartes pour obtenir un système complet (suivant l'avancement des différents groupes)

Documents fournis :

- *Documentation constructeur du circuit intégré utilisé avec note d'application.*
- *Schéma structurel.*
- *Documentation(cours) sur les signaux vidéos et la télévision.*

Etude structurelle

- Etude des signaux vidéo composites :

Etudier les documents fournis et plus précisément la composition d'un signal vidéo composite utilisé dans les liaisons entre différents appareils (télévision, magnétoscope, caméra ...).

Faire des relevés sur une source vidéo.

- Ajustement des niveaux pour fond d'écran et caractères :

Vérifier que les niveaux ajustables sur les entrées « LESCREEEN » (niveau pour le fond) et « LECHAR »(niveau pour les caractères) sont conformes aux spécifications constructeur. Ces calculs concernent les résistances R7,R8,R9,R10 et ajustables R19,R21

- Etude des filtres

Relever, par simulation, les courbes de réponse des filtres situés l'un entre Yout et Yin et l'autre entre Cout et Cin puis donner les fréquences caractéristiques.

En déduire dans chacun des cas le type de filtre et justifier leur rôle dans le montage

- Transistors de sortie (Q1...Q5)

Quelle est la fonction de ces transistors ? Dans quel mode travaillent-ils et quel type de montage est réalisé ? Quelle est l'amplification en courant et en tension pour ce montage ?

- Fréquence du Quartz

A partir des documents sur la vidéo, justifier la fréquence du quartz (17,734MHz)

Etude logicielle : Circuit d'insertion vidéo (OSD)

(A partir de la documentation constructeur fournie)

- Quelle est la matrice maximale d'affichage? (nombre de caractères par lignes et nombre de lignes)
- Comparer les codes envoyés aux codes ASCII standards (utilisés pour une imprimante ou les afficheurs dits « intelligent »).
- Réaliser un algorithme et un programme de conversion des codes ASCII standards en codes correspondants à la table du « STV5730 » et ceci pour les codes principaux utilisés (lettres et chiffres).
- Quelle doit être la configuration du port utilisé (registres PORTD, DDRD) et de la liaison série (SPI) du HC11 (registre SPCR) .
- Compléter le programme SPI et le tester (relever les signaux Data et Clock et vérifier la conformité avec les signaux du circuit d'insertion vidéo)

Réalisation de la carte

- Saisie du schéma en ajoutant des points tests pour les signaux principaux.
- Réalisation du typon.

Validation expérimentale et mise au point

- Faire tous les tests d'usage hors tension puis sous tension avant d'installer le CI
- Vérifier les niveaux ou oscillogrammes de chaque broche
- Relier la SPI de la carte à celle de la carte micro HC11
- A partir de votre programme d'envoi sur la liaison série SPI :
Contrôler la trame SPI reçue par le CI en concordance avec l'horloge
- Après avoir connecté un téléviseur sur la sortie vidéo, demander au professeur de tester votre carte avec le programme complet(STV5730b).

Dès que le fonctionnement matériel et logiciel est correct le professeur vous fournit un logiciel pour faire des tests en mode autonome (STV5730bélève) qui fonctionne sans signal d'entrée vidéo .

Mise au point logicielle :

- Compléter le programme avec le sous-programme « envoi 8 bits » (pour utiliser des codes ASCII standards)
- Compléter les programmes de configuration et envoi de donnée 8 bits sur la SPI
- Tester le premier mode de contrôle des couleurs (bit3 du registre de contrôle Color = 1)
Par défaut tout est noir pour mieux voir l'effet des changements.
- Valider l'affichage (bit 2 du registre de contrôle DisplayON = 1)
et attribut de ligne (bit7 de ar_ligne pour chacune des lignes)
- Voir l'effet des changements de couleur dans les attributs de ligne et l'effet de b6.
Le fond principal peut-être modifié dans le registre COLOR avec les bits b11b10b9.
Tester différentes combinaisons.

Revenir à la configuration de départ pour tester le deuxième mode (color = 0).

Dans ce mode le contrôle des couleur est fait dans le registre COLOR

- Valider l'affichage (bit 2 du registre de contrôle DisplayON = 1)
Choisir une couleur pour les caractères avec les bits b8b7b6.
Choisir une couleur pour le fond des caractères avec les bits b2b1b0.
Choisir une couleur pour le fond d'écran avec les bits b11b10b9.
- Modifier le centrage de l'affichage en définissant puis en testant les paramètres dans le registre POSITION
- Tester les effets du registre ZOOM
- Tester l'effet des réglages externes de « LSCREEN » et « LECHAR » en positionnant le bit C10 du registre de contrôle à 1.

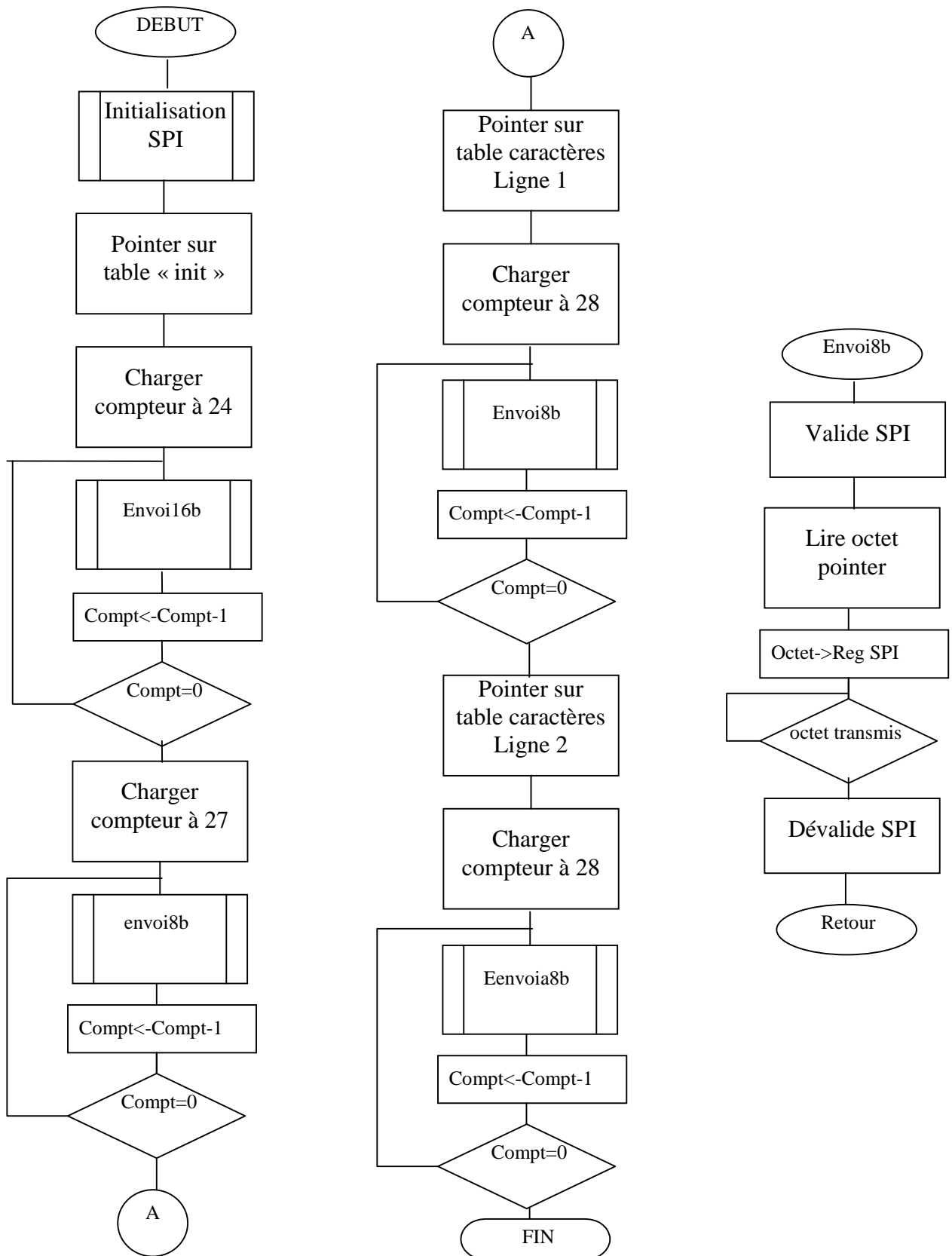
Pour des Ecrans sans affichage de texte et pour un fond d'écran de couleur Noire, Rouge, Vert, Bleue, Blanche :

- Relever les oscillogrammes du signal vidéo et des sorties R, V, B, CO, FB qui sont destinées au connecteur « Péritel »

En reprenant le programme(STV5730a) avec entrée d'un signal vidéo composite(vous pouvez connecter soit la caméra soit un signal vidéo provenant d'un magnétoscope, d'une télévision):

- Constater le bon fonctionnement.
- Pour quelle raison le message est-il en noir et blanc ?(voir documentation)
- Si vous possédez dans l'établissement un moniteur avec entrée (RVB) vous pourrez faire d'autres essais complémentaires.

Organigramme OSD



GROUPE 6

Votre étude porte sur les fonctions principales FP1-FP5 et FP6-FP8 dont le rôle est d'adapter les signaux au support physique de transmission : paires torsadées. Cette adaptation est faite d'une part pour les signaux de commande (amplificateurs pour bus I2C) et d'autre part pour le signal vidéo-composite (circuits intégrés adaptés à la transmission vidéo sur ce support)

Votre travail consiste à :

- analyser la composition d'un signal vidéo-composite
- analyser la documentation constructeur des circuits utilisés
- faire une étude structurelle partielle et produire une structure pour l'alimentation
- étudier le programme I2C et produire un programme de lecture I2C
- vérifier le fonctionnement de la liaison série synchrone (I2C)
- saisir les schémas complets et réaliser les typons de chaque carte
- réaliser les cartes puis faire tous les tests matériels
- faire les tests et les mises au point logiciels
- mise en commun des cartes pour obtenir un système complet (suivant l'avancement des différents groupes)

Cette fonction est réalisée :

- sur la base de circuits intégrés buffer I2C spécialisés pour l'adaptation du bus I2c aux charges capacitives dues aux longueurs importantes de câble.
- sur la base de circuits intégrés spécialisés pour la transmission sur une paire torsadée d'un signal vidéo.

Documents fournis :

- *Documentation constructeur des circuits intégrés utilisés avec schéma d'application.*
- *Schéma structurel*
- *Documentation(cours) sur les signaux vidéos*
- *Documentation sur le bus I2C*

Etude structurelle

- Etude des signaux vidéo composites

Etudier les documents fournis et plus précisément la composition d'un signal vidéo composite utilisé dans les liaisons entre différents appareils (télévision, magnétoscope, caméra ...).
Faire des relevés sur une source vidéo.

- Emetteur vidéo :

Pour quelles raisons utilise-t-on des sorties différentielles en courant ?

Quelles sont les valeurs des courants de sortie (maxi, mini) pour un signal vidéo standard (vous pouvez vous référer au signal issu de la caméra).

- Récepteur vidéo :

Donner un schéma équivalent à la structure interne du circuit intégré.

D'après les valeurs données sur le schéma et les courants calculés précédemment pour l'émetteur vidéo, donner les niveaux (mini, maxi) de la tension de sortie dans les deux positions extrêmes de la résistance ajustable d'entrée.

- Buffer I2C

D'après la documentation, quelle distance peut séparer deux circuits I2C sans avoir recours à une amplification de courant (prendre les caractéristiques d'un câble multi-paires torsadé pour réseaux : capacité maxi de l'ordre de 60pF/m) ?

D'après les caractéristiques des circuits intégrés utilisés, déterminer les résistances de tirage appropriées sur le bus I2C du côté de la paire torsadée.

- Alimentation :

Modifier le schéma de l'alimentation pour ne conserver qu'une seule masse sur l'ensemble du schéma structurel. Vous devez mettre en œuvre un régulateur 5v et un circuit type (ic17660) pour fabriquer la tension négative(-5v).

Etude logicielle :Gestion du Bus I2C

A partir de la documentation

- Décrire les différentes phases lors du dialogue entre un maître et un esclave ?
- Quelles sont les adresses réservées aux ports E/S parallèles (PCF8574 et PCF8574A) ? Combien de circuits de ce type peut-on donc connecter sur un même bus ?
- Faire un organigramme et un programme de lecture d'un mot de 8 bits dans un circuit I2C.à partir de routines fournies (Sous-programmes : Start, Stop, Ack, TestAck, Ecriture). Vous pouvez vous inspirer du programme assembleur I2Célève fourni.
- Tester vos programmes en mode simulation puis mode moniteur avec une carte HC11
- Relever la trame I2C en concordance avec l'horloge pour l'écriture
Rq : Sorties en drain ouvert, ne pas oublier les résistances de tirage.
Vérifier la concordance avec les valeurs envoyées par le logiciel.
- Tester les programmes lecture et écriture avec un circuit PCF8574 câblé sur LABDEC.

Rq : En lecture il faut veiller à ce que l'état de repos soit à 1 pour les entrées (seul le forçage à 0 est autorisé). Cela implique d'écrire des 1 sur toutes les entrées.

Réalisation de la carte

- Saisie du schéma en ajoutant des points tests pour les signaux principaux.
- Réalisation du typon.

Validation expérimentale et mise au point

- Faire tous les tests d'usage hors tension.
- Test des alimentations
Sur chaque carte puis en reliant les deux cartes avec une seule alimentation 12v:
- Faire tous les tests d'usage sous tension avant d'installer les CI
- Tester la tension négative après positionnement du CI spécifique sur une carte puis sur les deux. Faire un relevé en charge pour une des cartes.

Test de la vidéo

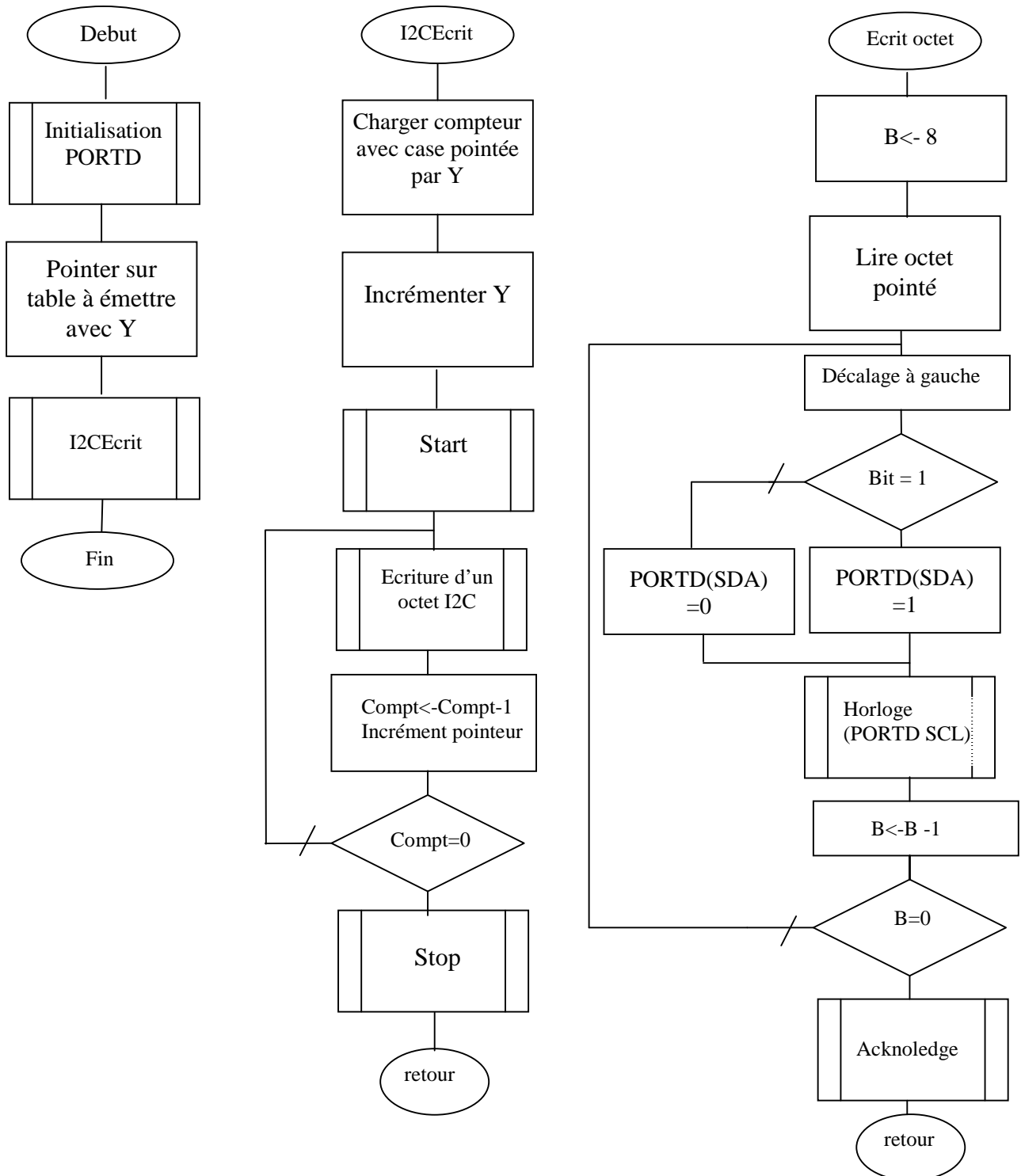
- Vérifier les tensions de chaque broche
- Après avoir connecté une source vidéo, le câble de liaison, vérifier le fonctionnement et affiner les réglages pour avoir un signal de sortie optimum. Relever les oscillogrammes des points tests dans ces conditions.

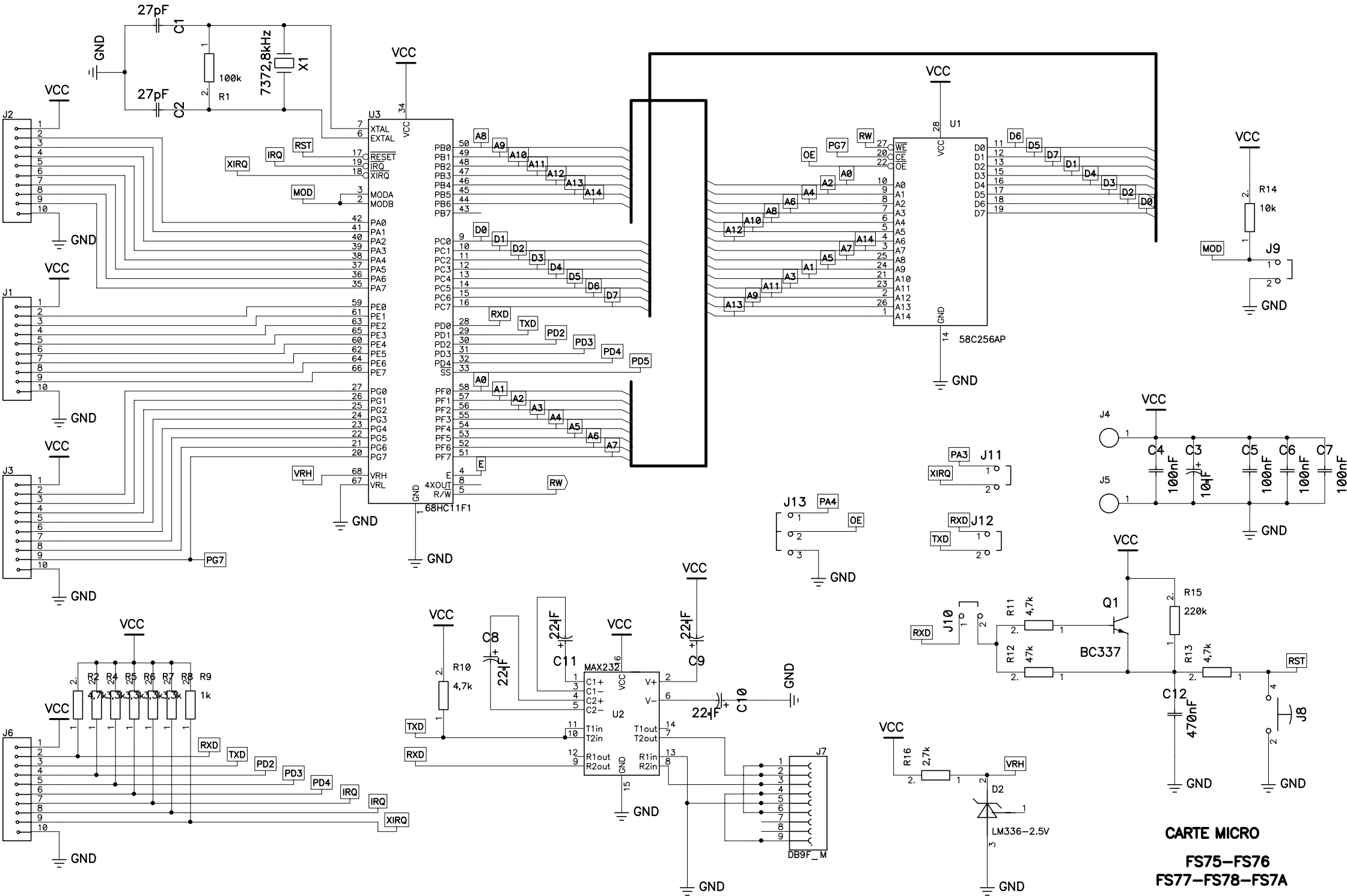
Test du bus I2C

- Vérifier les tensions sur chaque broche.
- Relier les deux cartes et envoyer un signal carré (0v,5v) sur SDA ou SCL d'une des cartes
- Vérifier les signaux reçus et faire des essais pour différentes fréquences et éventuellement différentes longueurs de câble. Quelles sont les limites constatées ?

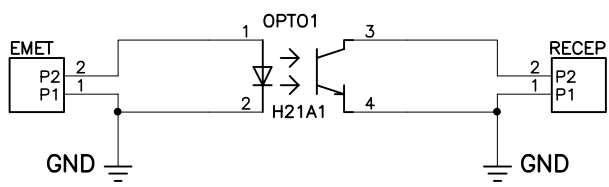
Avec le programme donné :

- Faire les tests et les relevés pour une trame I2C générée par le micro-contrôleur 68HC11 et reçue par un PCF8574 distant.

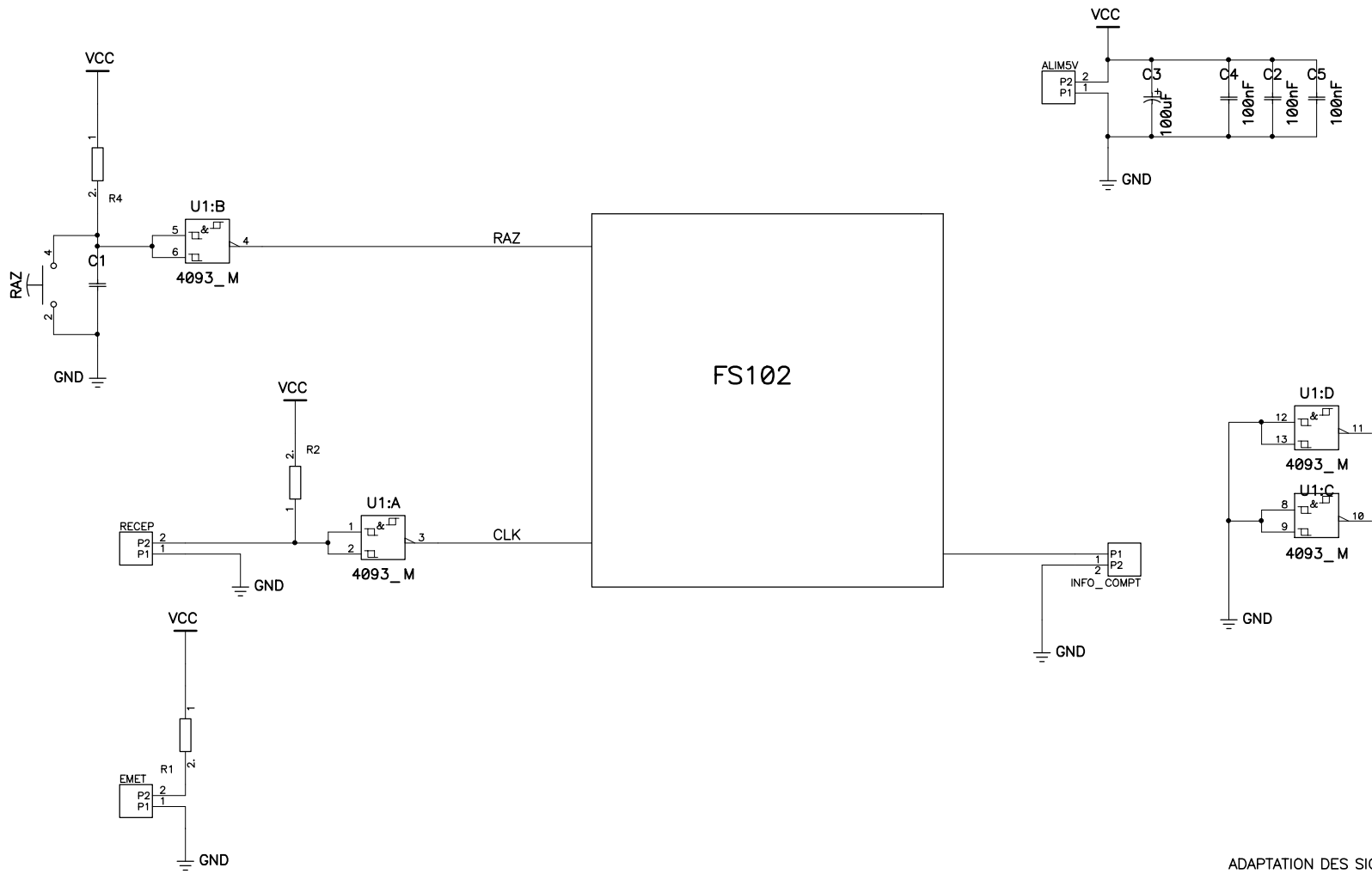




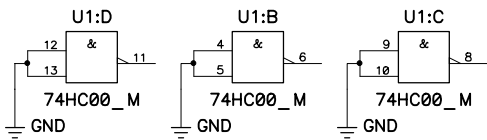
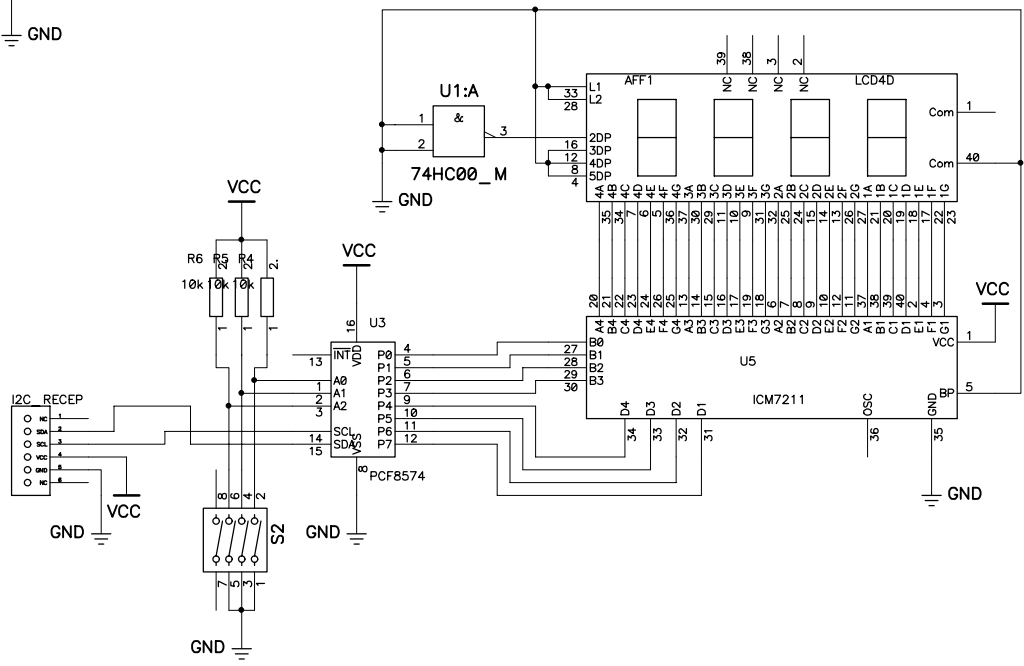
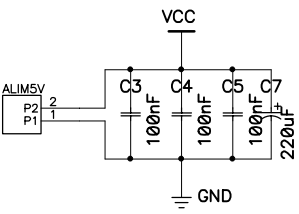
CARTE MICRO
FS75-FS76
FS77-FS78-FS7A



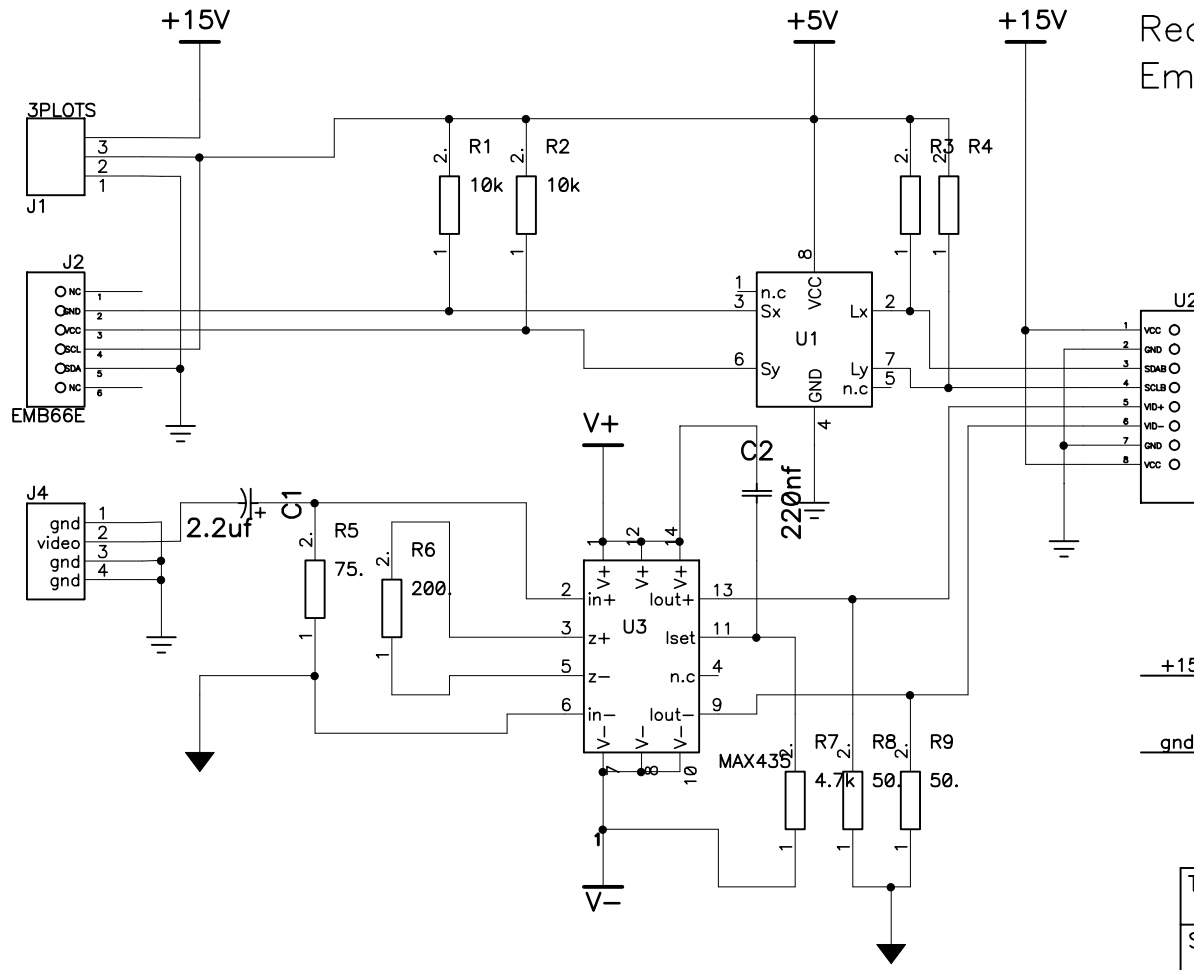
FOURCHE OPTIQUE



ADAPTATION DES SIGNAUX



GESTION DE L'AFFICHAGE

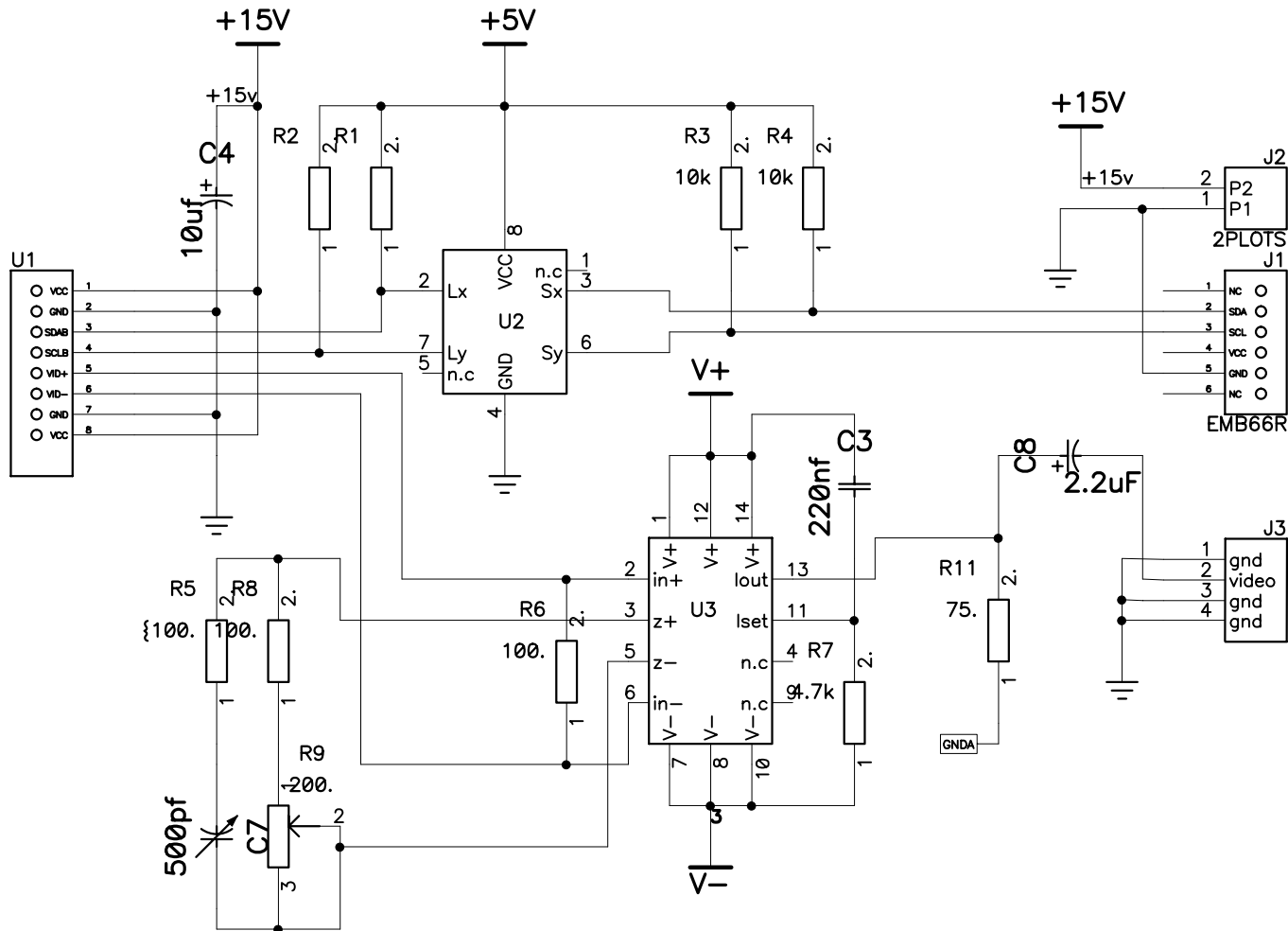


Place du cote du vehicule
 Emetteur video
 Recepteur bus bufferise I2c
 Emetteur bus I2C non bufferise

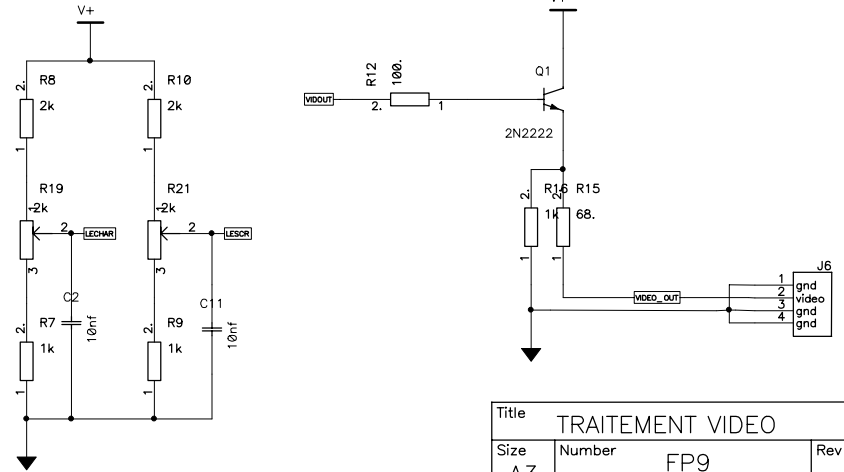
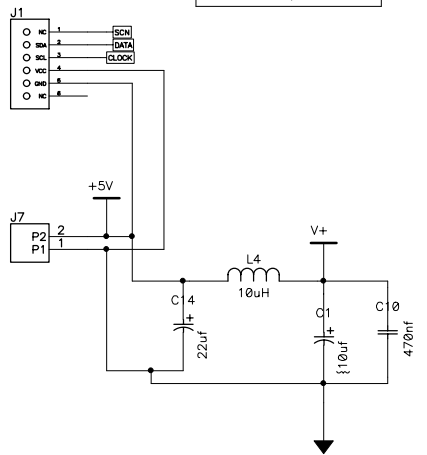
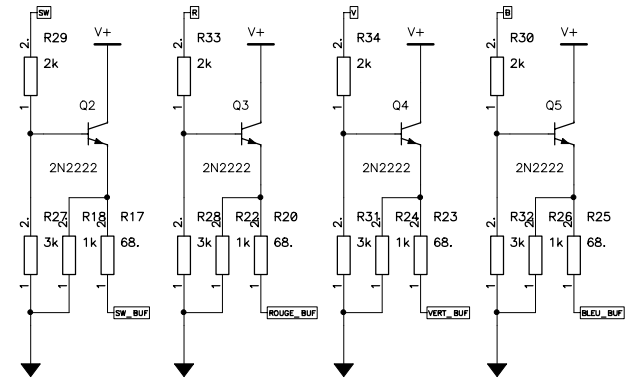
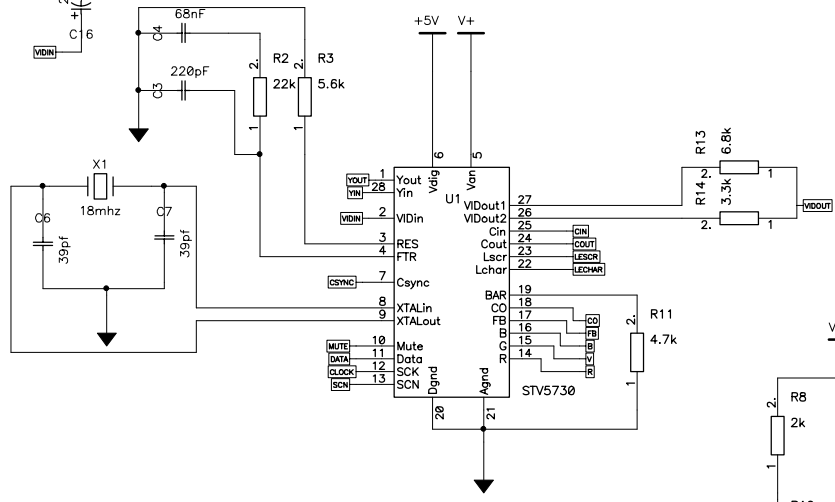
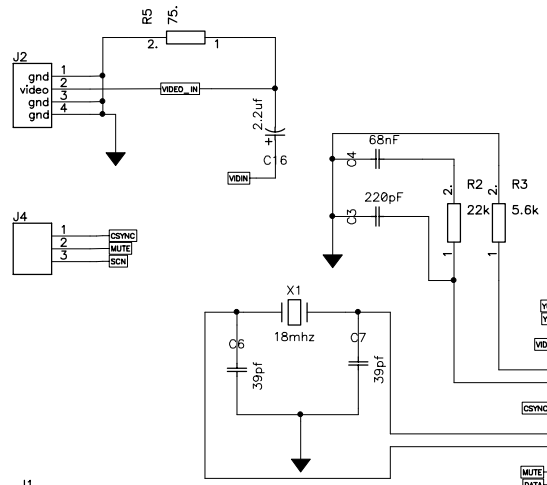
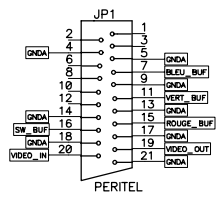
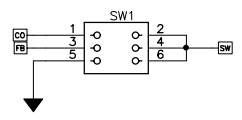
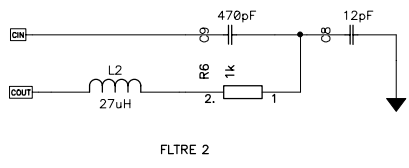
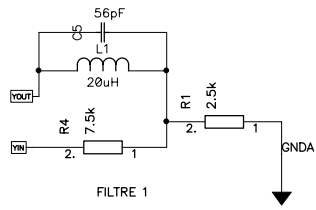


Title			Adaptation a la ligne		
Size	Number	FP1-FP5.sch		Rev	
Date		Drawn by L.J.Duhamel			
Filename		Sheet of			

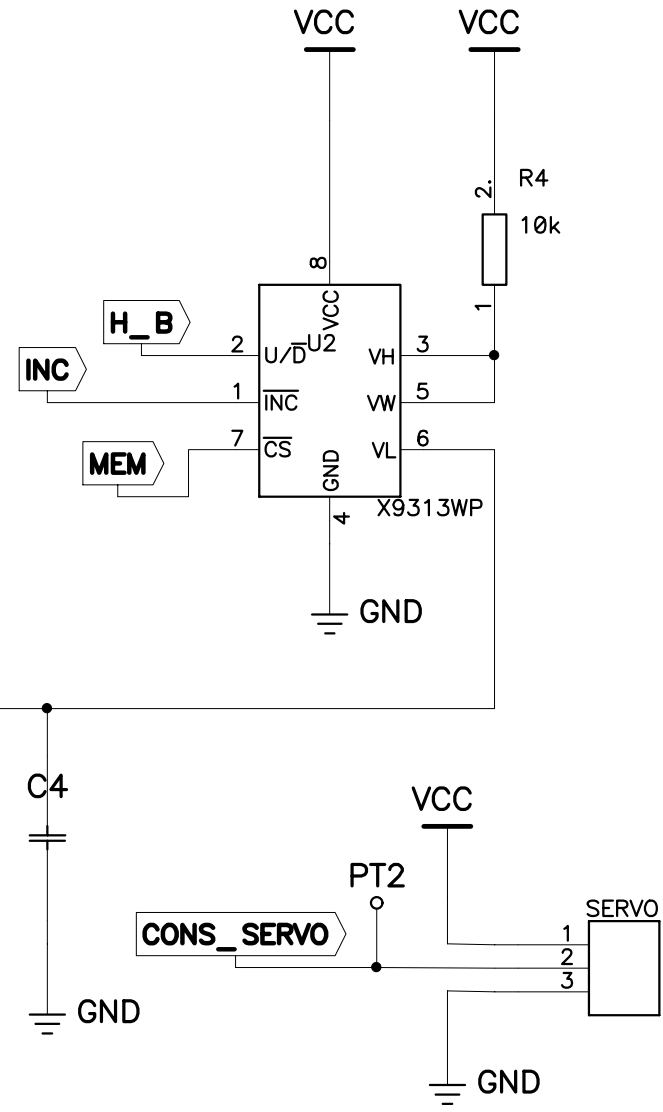
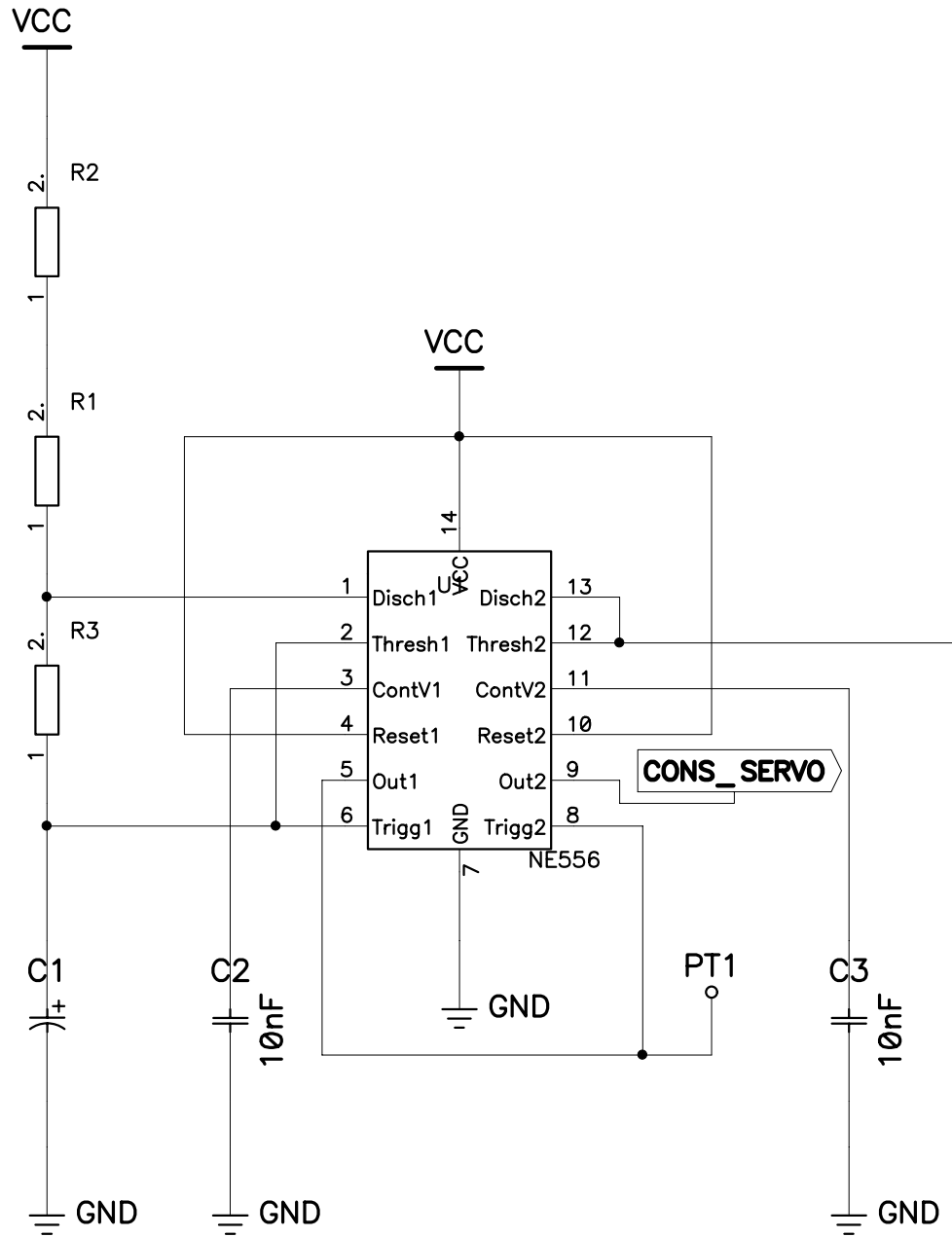
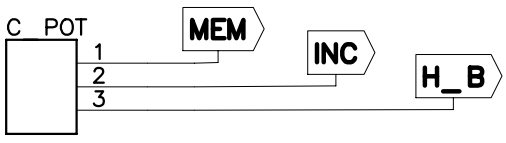
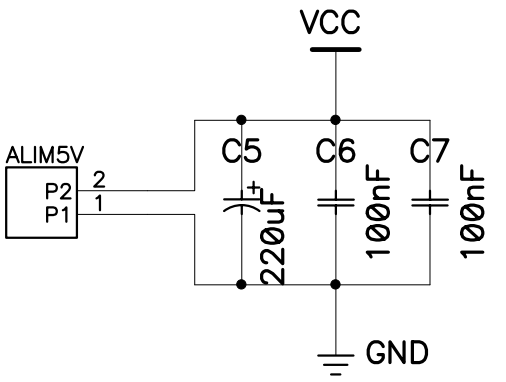
Place du cote de la carte uP
 Video recepteur
 Transmetteur Bus bufferise I2C
 Recepteur bus I2C non bufferise



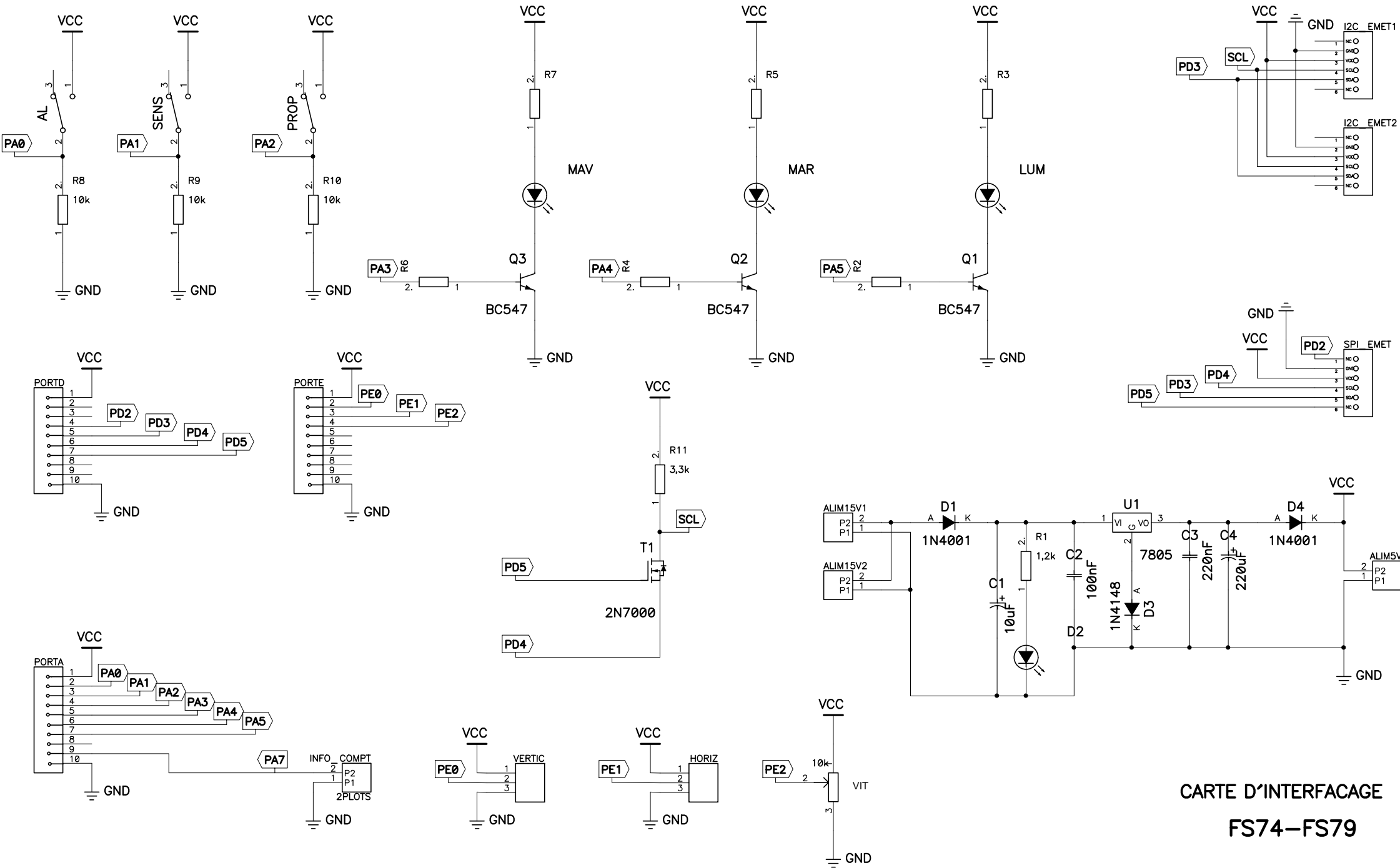
Title			Adaptation a la ligne		
Size	Number	Filename		Rev	
A4		FP6-FP8.sch			
Date				Drawn by L.J.Duhamel	
Filename				Sheet	of



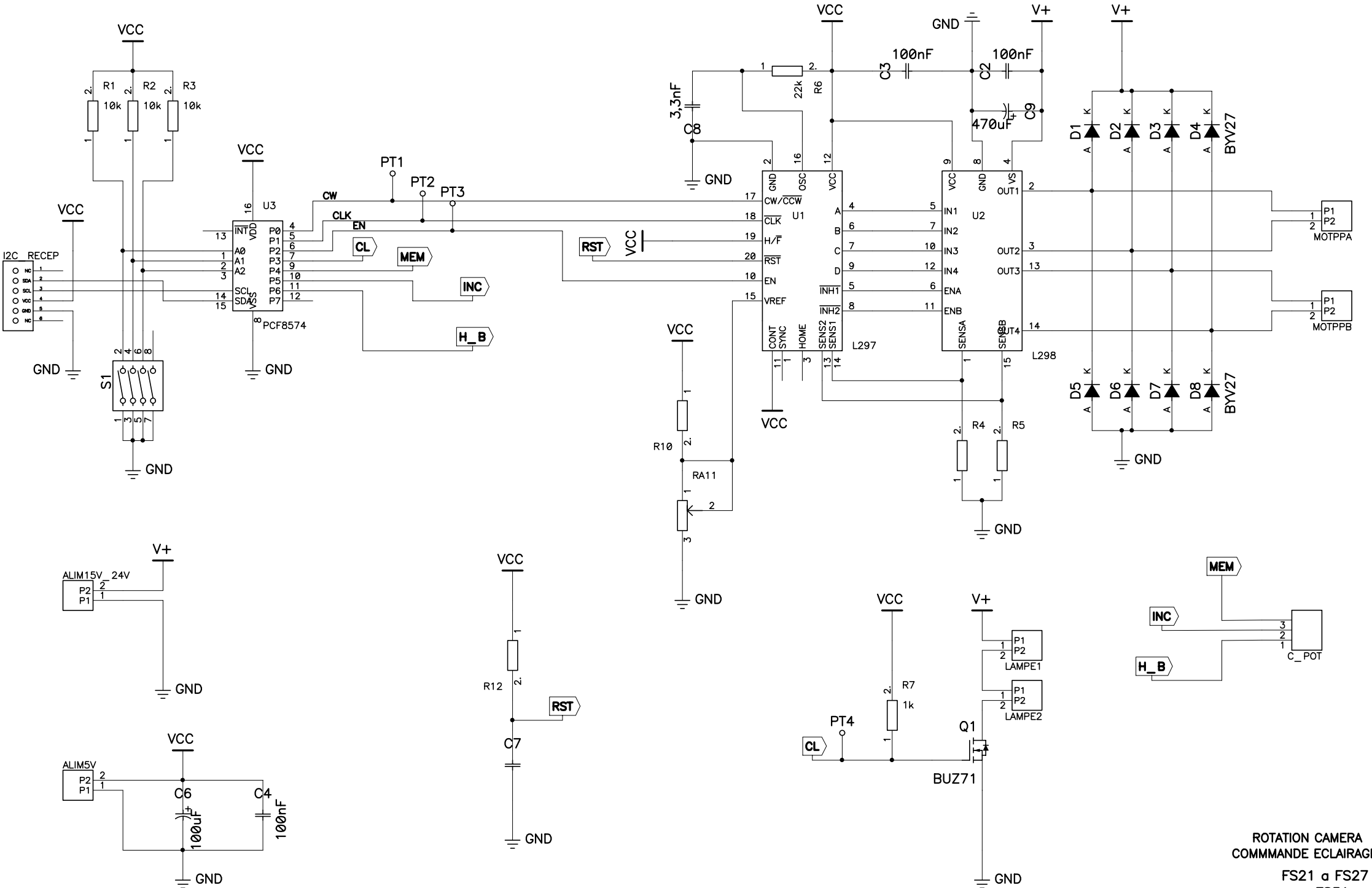
Title	TRAITEMENT VIDEO		
Size	A3	Number	FP9
			Rev



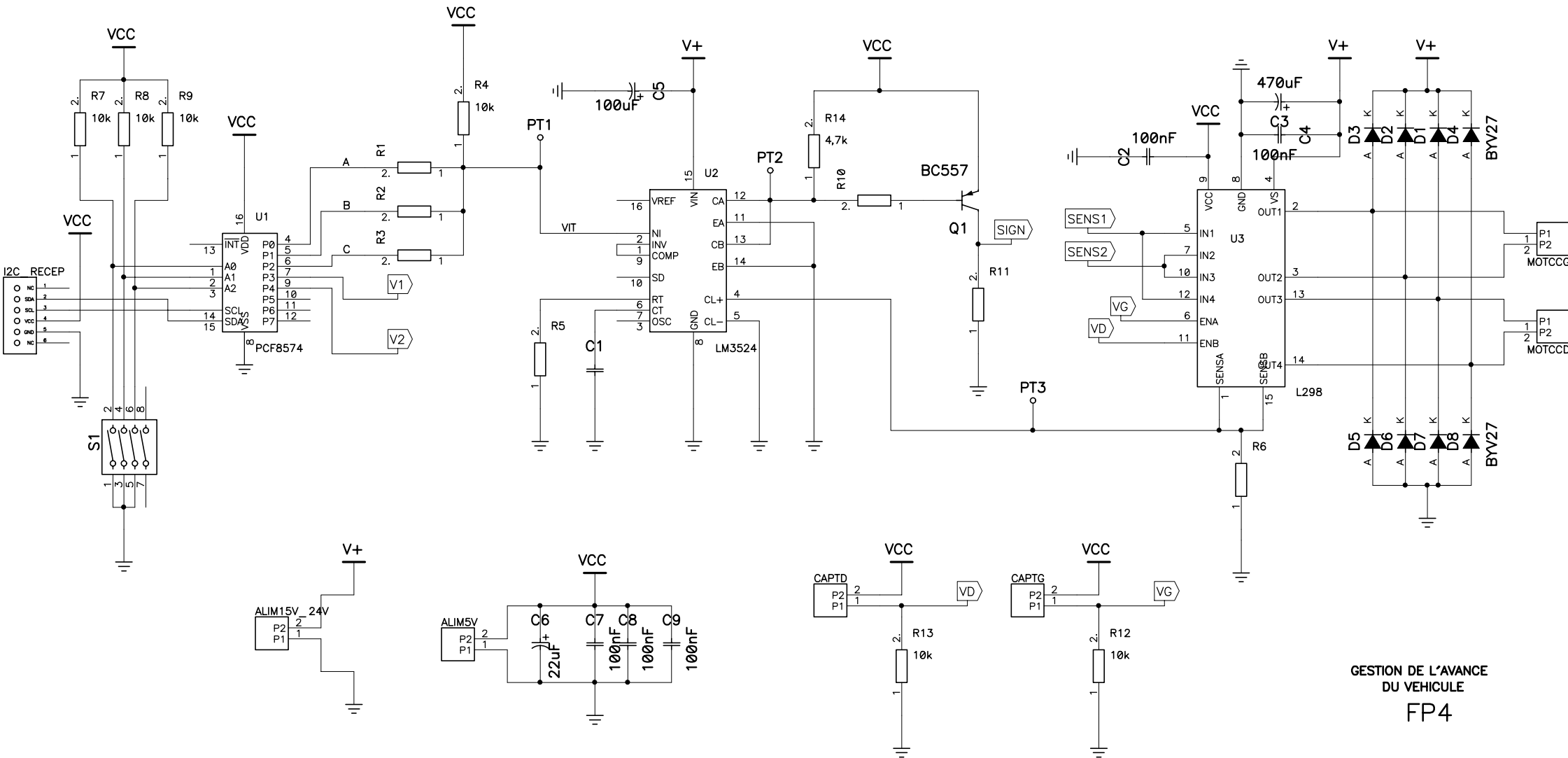
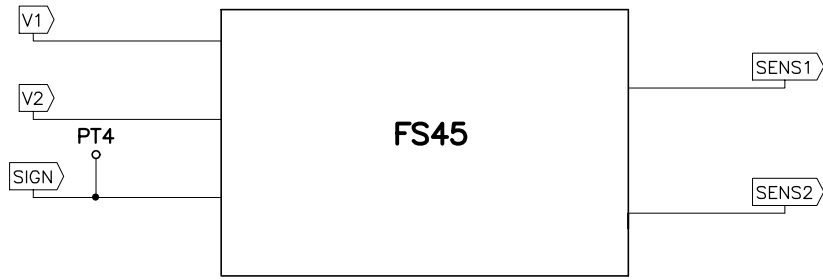
BASCULEMENT CAMERA
FS28



CARTE D'INTERFACAGE
 FS74-FS79



ROTATION CAMERA
 COMMANDE ECLAIRAGE
 FS21 a FS27
 FS31



GESTION DE L'AVANCE
DU VEHICULE
FP4

Remote 8-bit I/O expander for I²C-bus

PCF8574

FEATURES

- Operating supply voltage 2.5 to 6 V
- Low standby current consumption of 10 μ A maximum
- I²C to parallel port expander
- Open-drain interrupt output
- 8-bit remote I/O Port for the I²C-bus
- Compatible with most microcontrollers
- Latched outputs with high current drive capability for directly driving LEDs
- Address by 3 hardware address pins for use of up to 8 devices (up to 16 with PCF8574A)
- DIP16, space-saving SO16 or SSOP20 package.



The device consists of an 8-bit quasi-bidirectional Port and an I²C interface. The PCF8574 has a low current consumption and includes latched outputs with high current drive capability for directly driving LEDs. It also possesses an interrupt line ($\overline{\text{INT}}$) which can be connected to the interrupt logic of the microcontroller. By sending an interrupt signal on this line, the remote I/O can inform the microcontroller if there is incoming data on its ports without having to communicate via the I²C-bus. This means that the PCF8574 can remain a simple slave device.

The PCF8574 and PCF8574A versions differ only in their slave address as shown in Fig.9.

GENERAL DESCRIPTION

The PCF8574 is a silicon CMOS circuit. It provides general purpose remote I/O expansion for most microcontroller families via the two-line bidirectional bus (I²C).

ORDERING INFORMATION

TYPE NUMBER	PACKAGE		
	NAME	DESCRIPTION	VERSION
PCF8574P; PCF8574AP	DIP16	plastic dual in-line package; 16 leads (300 mil)	SOT38-1
PCF8574T; PCF8574AT	SO16	plastic small outline package; 16 leads; body width 7.5 mm	SOT162-1
PCF8574TS	SSOP20	plastic shrink small outline package; 20 leads; body width 4.4 mm	SOT266-1

Remote 8-bit I/O expander for I²C-bus

PCF8574

BLOCK DIAGRAM

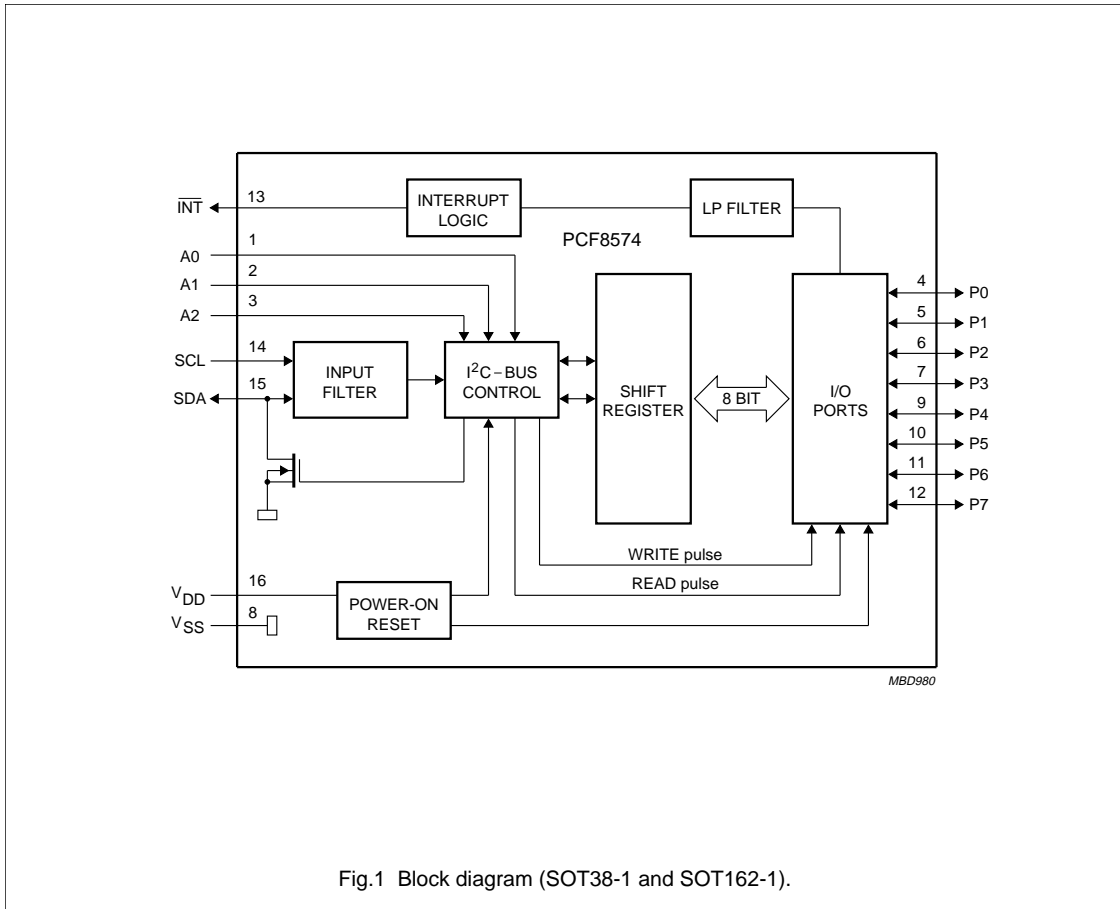


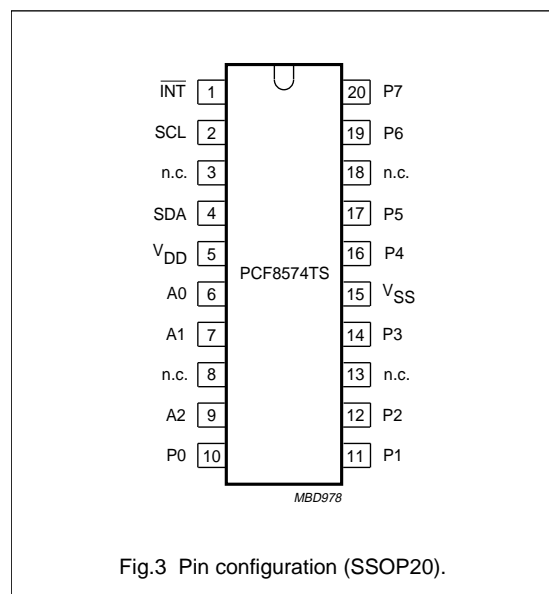
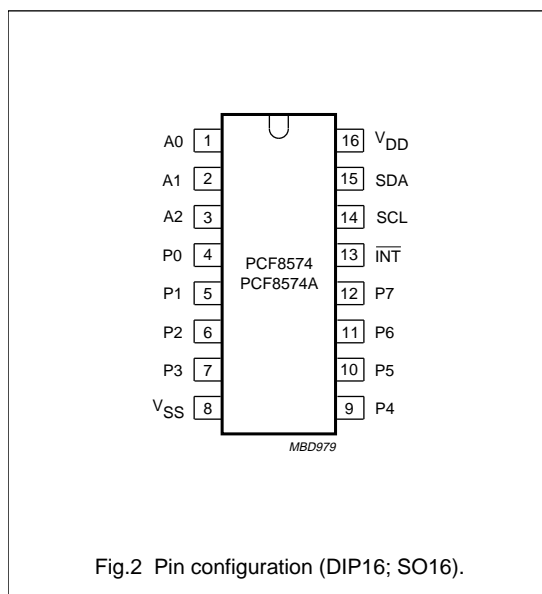
Fig.1 Block diagram (SOT38-1 and SOT162-1).

Remote 8-bit I/O expander for I²C-bus

PCF8574

PINNING

SYMBOL	PIN		DESCRIPTION
	DIP16; SO16	SSOP20	
A0	1	6	address input 0
A1	2	7	address input 1
A2	3	9	address input 2
P0	4	10	quasi-bidirectional I/O Port 0
P1	5	11	quasi-bidirectional I/O Port 1
P2	6	12	quasi-bidirectional I/O Port 2
P3	7	14	quasi-bidirectional I/O Port 3
V _{SS}	8	15	supply ground
P4	9	16	quasi-bidirectional I/O Port 4
P5	10	17	quasi-bidirectional I/O Port 5
P6	11	19	quasi-bidirectional I/O Port 6
P7	12	20	quasi-bidirectional I/O Port 7
$\overline{\text{INT}}$	13	1	interrupt output (active LOW)
SCL	14	2	serial clock line
SDA	15	4	serial data line
V _{DD}	16	5	supply voltage
n.c.	–	3	not connected
n.c.	–	8	not connected
n.c.	–	13	not connected
n.c.	–	18	not connected



Remote 8-bit I/O expander for I²C-bus

PCF8574

CHARACTERISTICS OF THE I²C-BUS

The I²C-bus is for 2-way, 2-line communication between different ICs or modules. The two lines are a serial data line (SDA) and a serial clock line (SCL). Both lines must be connected to a positive supply via a pull-up resistor when connected to the output stages of a device. Data transfer may be initiated only when the bus is not busy.

Bit transfer

One data bit is transferred during each clock pulse. The data on the SDA line must remain stable during the HIGH period of the clock pulse as changes in the data line at this time will be interpreted as control signals (see Fig.4).

Start and stop conditions

Both data and clock lines remain HIGH when the bus is not busy. A HIGH-to-LOW transition of the data line, while the clock is HIGH is defined as the start condition (S).

A LOW-to-HIGH transition of the data line while the clock is HIGH is defined as the stop condition (P) (see Fig.5).

System configuration

A device generating a message is a 'transmitter', a device receiving is the 'receiver'. The device that controls the message is the 'master' and the devices which are controlled by the master are the 'slaves' (see Fig.6).

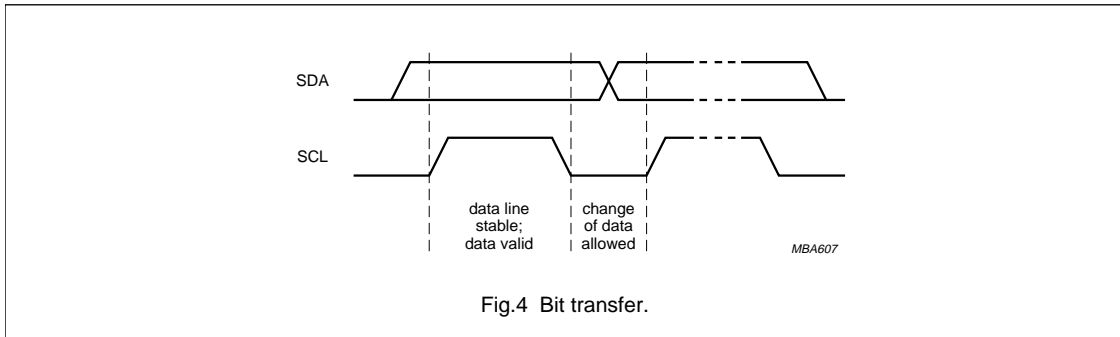


Fig.4 Bit transfer.

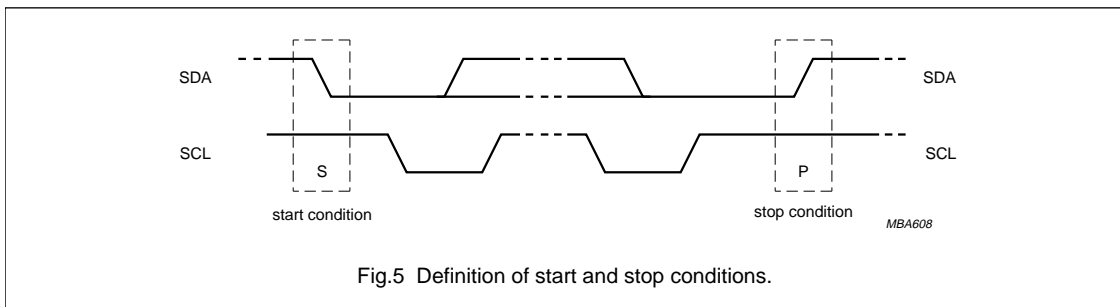


Fig.5 Definition of start and stop conditions.

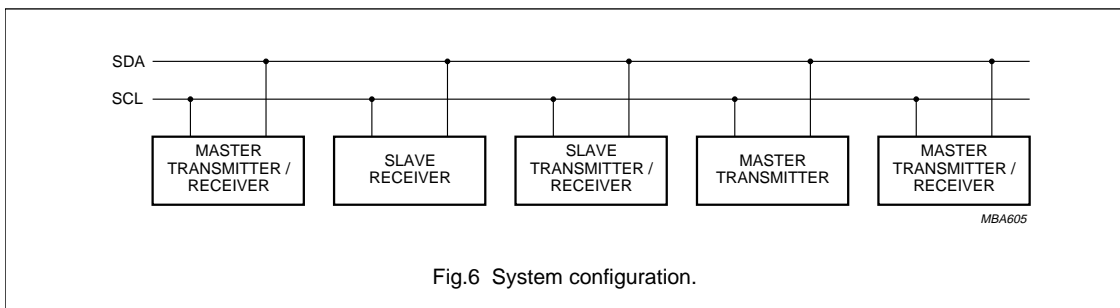


Fig.6 System configuration.

Remote 8-bit I/O expander for I²C-bus

PCF8574

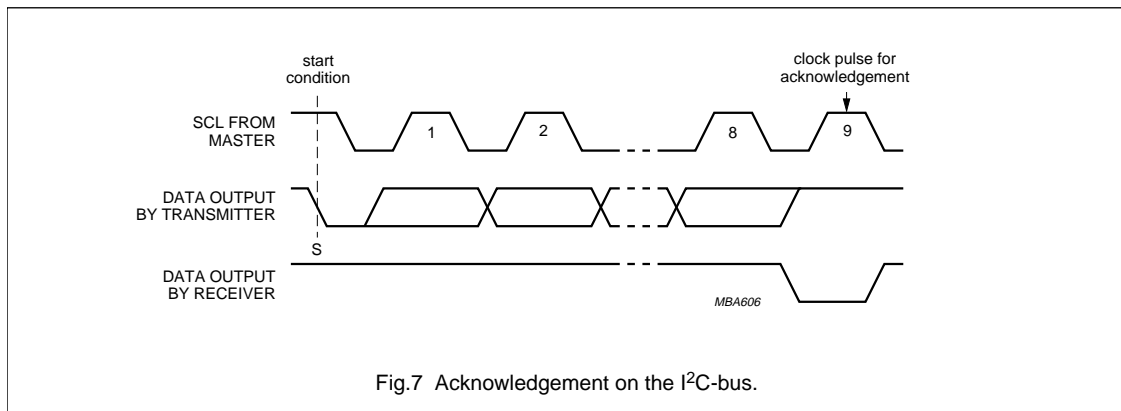
Acknowledge

The number of data bytes transferred between the start and the stop conditions from transmitter to receiver is not limited. Each byte of eight bits is followed by one acknowledge bit. The acknowledge bit is a HIGH level put on the bus by the transmitter whereas the master generates an extra acknowledge related clock pulse.

A slave receiver which is addressed must generate an acknowledge after the reception of each byte. Also a master must generate an acknowledge after the reception of each byte that has been clocked out of the slave

transmitter. The device that acknowledges has to pull down the SDA line during the acknowledge clock pulse, so that the SDA line is stable LOW during the HIGH period of the acknowledge related clock pulse, set-up and hold times must be taken into account.

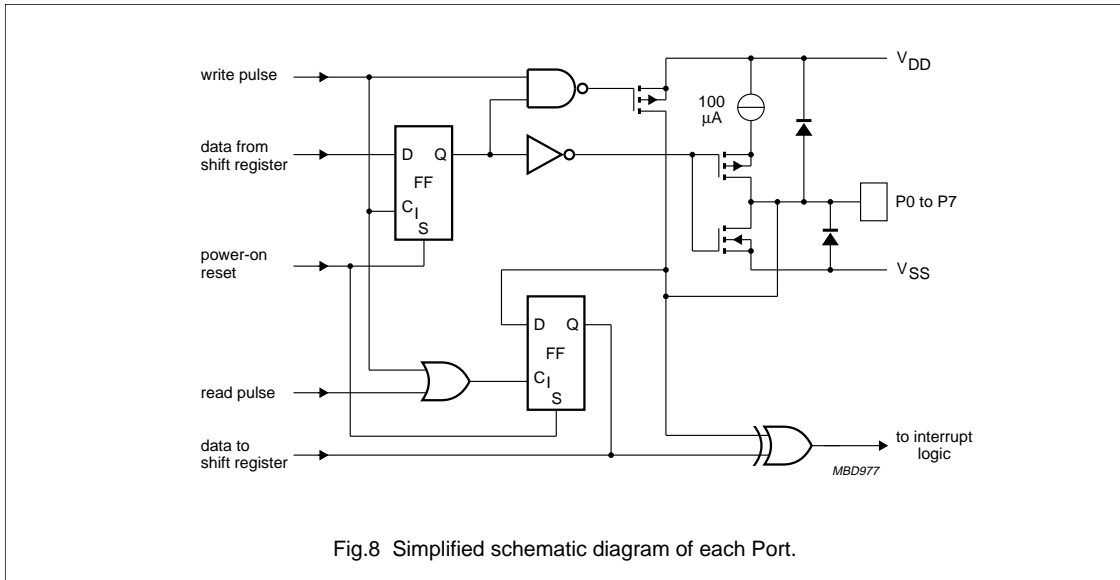
A master receiver must signal an end of data to the transmitter by **not** generating an acknowledge on the last byte that has been clocked out of the slave. In this event the transmitter must leave the data line HIGH to enable the master to generate a stop condition.

Fig.7 Acknowledgement on the I²C-bus.

Remote 8-bit I/O expander for I²C-bus

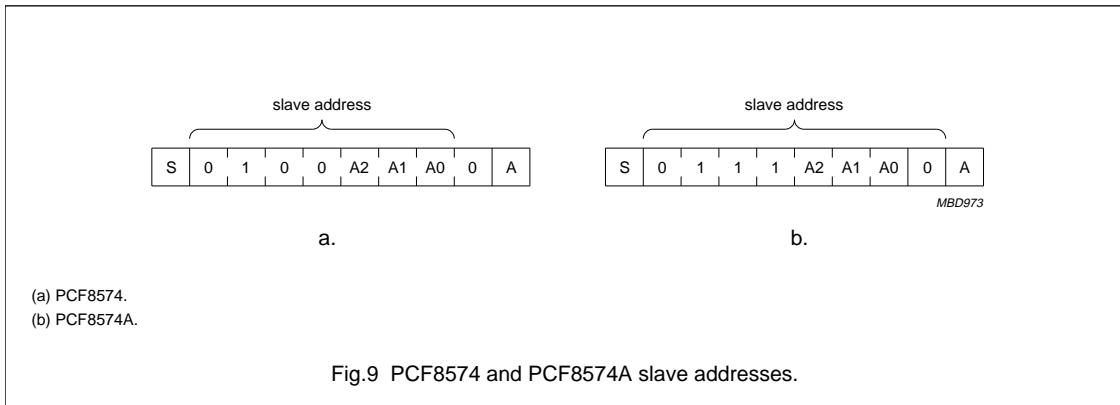
PCF8574

FUNCTIONAL DESCRIPTION



Addressing

For addressing see Figs 9, 10 and 11.



Each bit of the PCF8574 I/O Port can be independently used as an input or output. Input data is transferred from the Port to the microcontroller by the READ mode (see Fig.11). Output data is transmitted to the Port by the WRITE mode (see Fig.10).

Remote 8-bit I/O expander for I²C-bus

PCF8574

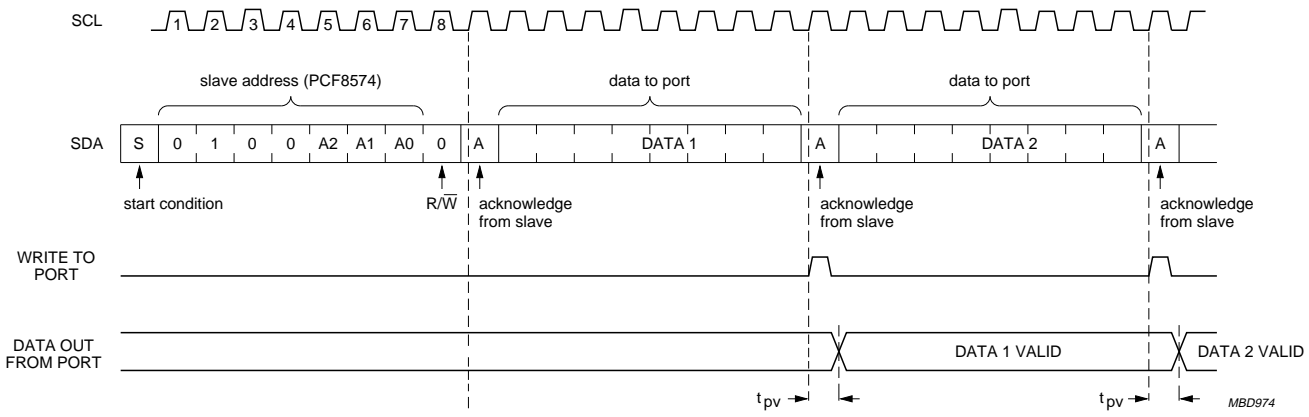
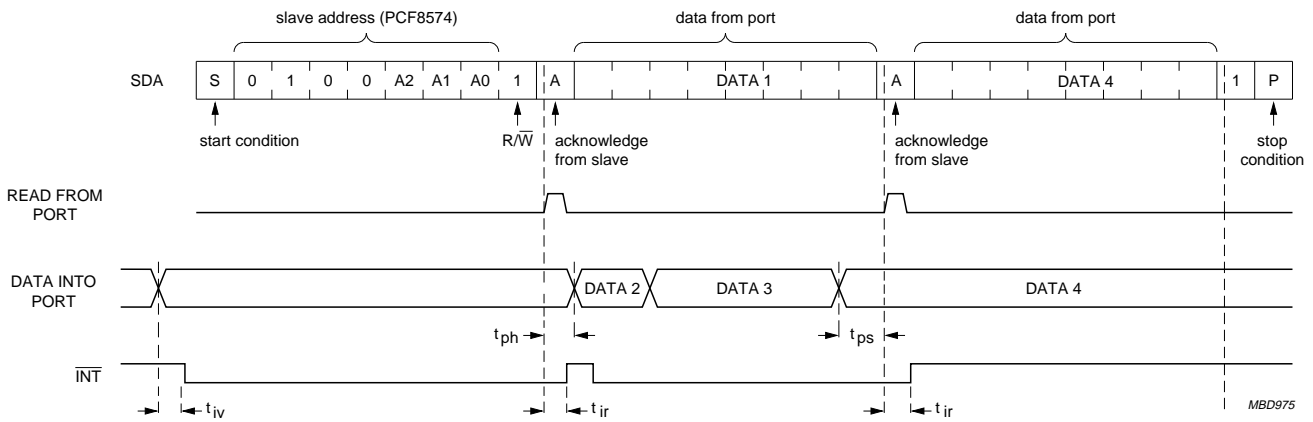


Fig.10 WRITE mode (output Port).

Remote 8-bit I/O expander for I²C-bus

PCF8574



A LOW-to-HIGH transition of SDA, while SCL is HIGH is defined as the stop condition (P). Transfer of data can be stopped at any moment by a stop condition. When this occurs, data present at the last acknowledge phase is valid (output mode). Input data is lost.

Fig.11 READ mode (input Port).

Remote 8-bit I/O expander for I²C-bus

PCF8574

Interrupt (see Figs 12 and 13)

The PCF8574 provides an open drain output ($\overline{\text{INT}}$) which can be fed to a corresponding input of the microcontroller. This gives these chips a type of master function which can initiate an action elsewhere in the system.

An interrupt is generated by any rising or falling edge of the Port inputs in the input mode. After time t_{iv} the signal $\overline{\text{INT}}$ is valid.

Resetting and reactivating the interrupt circuit is achieved when data on the Port is changed to the original setting or data is read from or written to the Port which has generated the interrupt.

Resetting occurs as follows:

- In the READ mode at the acknowledge bit after the rising edge of the SCL signal.
- In the WRITE mode at the acknowledge bit after the HIGH-to-LOW transition of the SCL signal.

- Interrupts which occur during the acknowledge clock pulse may be lost (or very short) due to the resetting of the interrupt during this pulse.

Each change of the Ports after the resettings will be detected and after the next rising clock edge, will be transmitted as $\overline{\text{INT}}$. Reading from or writing to another device does not affect the interrupt circuit.

Quasi-bidirectional I/O Ports (see Fig.14)

A quasi-bidirectional Port can be used as an input or output without the use of a control signal for data direction. At power-on the Ports are HIGH. In this mode only a current source to V_{DD} is active. An additional strong pull-up to V_{DD} allows fast rising edges into heavily loaded outputs. These devices turn on when an output is written HIGH, and are switched off by the negative edge of SCL. The Ports should be HIGH before being used as inputs.

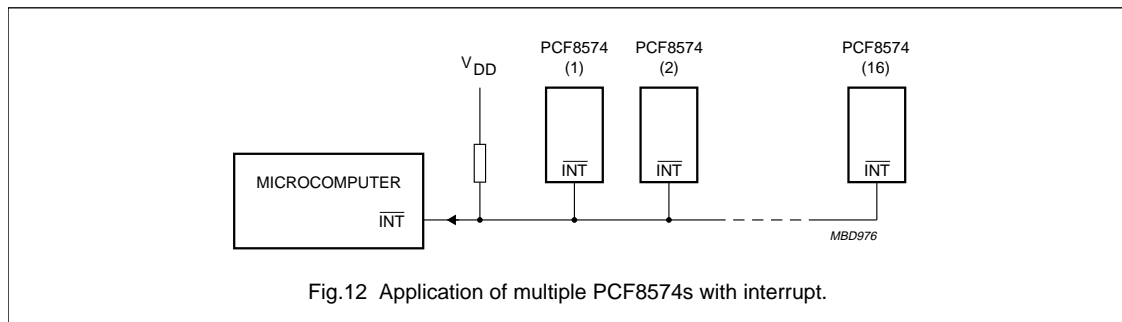


Fig.12 Application of multiple PCF8574s with interrupt.

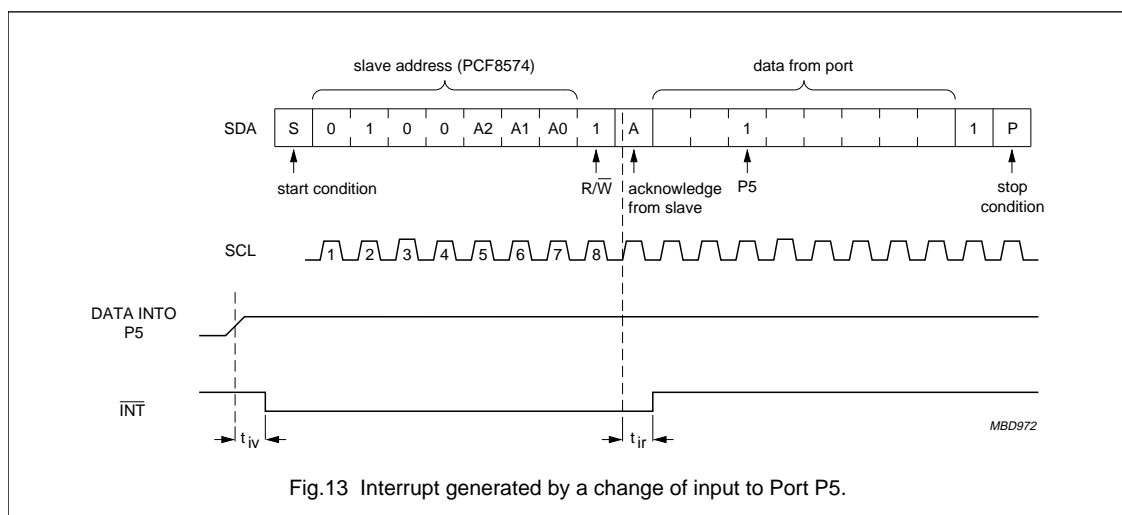


Fig.13 Interrupt generated by a change of input to Port P5.

Remote 8-bit I/O expander for I²C-bus

PCF8574

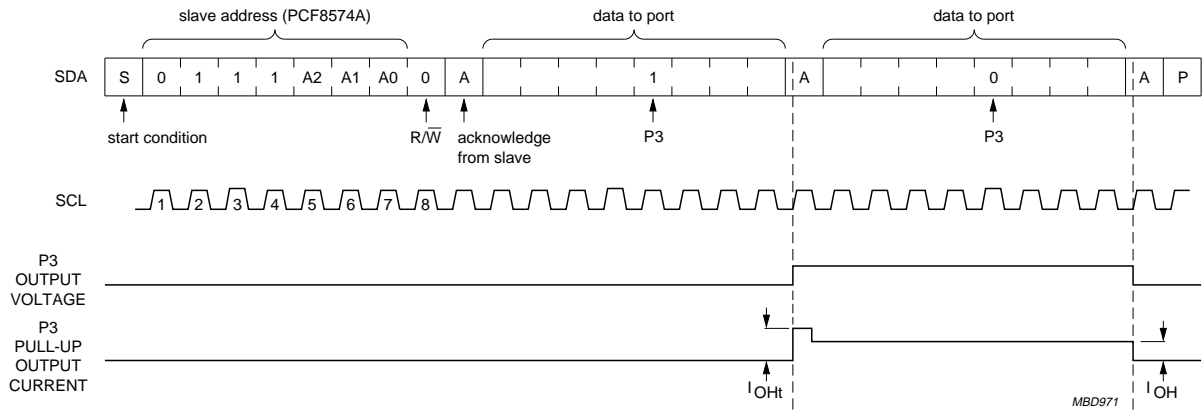


Fig.14 Transient pull-up current I_{OHt} while P3 changes from LOW-to-HIGH and back to LOW.

Remote 8-bit I/O expander for I²C-bus

PCF8574

LIMITING VALUES

In accordance with the Absolute Maximum Rating System (IEC 134).

SYMBOL	PARAMETER	MIN.	MAX.	UNIT
V _{DD}	supply voltage	-0.5	+7.0	V
V _I	input voltage	V _{SS} - 0.5	V _{DD} + 0.5	V
I _I	DC input current	-	±20	mA
I _O	DC output current	-	±25	mA
I _{DD}	supply current	-	±100	mA
I _{SS}	supply current	-	±100	mA
P _{tot}	total power dissipation	-	400	mW
P _O	power dissipation per output	-	100	mW
T _{stg}	storage temperature	-65	+150	°C
T _{amb}	operating ambient temperature	-40	+85	°C

HANDLING

Inputs and outputs are protected against electrostatic discharge in normal handling. However, to be totally safe, it is desirable to take normal precautions appropriate to handling MOS devices (see "Handling MOS devices").

DC CHARACTERISTICSV_{DD} = 2.5 to 6 V; V_{SS} = 0 V; T_{amb} = -40 to +85 °C; unless otherwise specified.

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
Supply						
V _{DD}	supply voltage		2.5	-	6.0	V
I _{DD}	supply current	operating mode; V _{DD} = 6 V; no load; V _I = V _{DD} or V _{SS} ; f _{SCL} = 100 kHz	-	40	100	μA
I _{stb}	standby current	standby mode; V _{DD} = 6 V; no load; V _I = V _{DD} or V _{SS}	-	2.5	10	μA
V _{POR}	power-on reset voltage	V _{DD} = 6 V; no load; V _I = V _{DD} or V _{SS} ; note 1	-	1.3	2.4	V
Input SCL; input/output SDA						
V _{IL}	LOW level input voltage		-0.5	-	+0.3V _{DD}	V
V _{IH}	HIGH level input voltage		0.7V _{DD}	-	V _{DD} + 0.5	V
I _{OL}	LOW level output current	V _{OL} = 0.4 V	3	-	-	mA
I _L	leakage current	V _I = V _{DD} or V _{SS}	-	-	1	μA
C _I	input capacitance	V _I = V _{SS}	-	-	7	pF

Remote 8-bit I/O expander for I²C-bus

PCF8574

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
I/O Ports						
V _{IL}	LOW level input voltage		-0.5	-	+0.3V _{DD}	V
V _{IH}	HIGH level input voltage		0.7V _{DD}	-	V _{DD} + 0.5	V
I _{IHL(max)}	maximum allowed input current through protection diode	V _I ≥ V _{DD} or V _I ≤ V _{SS}	-	-	±400	μA
I _{OL}	LOW level output current	V _{OL} = 1 V; V _{DD} = 5 V	10	25	-	mA
I _{OH}	HIGH level output current	V _{OH} = V _{SS}	30	-	300	μA
I _{OHt}	transient pull-up current	HIGH during acknowledge (see Fig.14); V _{OH} = V _{SS} ; V _{DD} = 2.5 V	-	-1	-	mA
C _I	input capacitance		-	-	10	pF
C _O	output capacitance		-	-	10	pF
Port timing (see Figs 10 and 11); C _L ≤ 100 pF						
t _{pv}	output data valid		-	-	4	μs
t _{su}	input data set-up time		0	-	-	μs
t _h	input data hold time		4	-	-	μs
Interrupt INT (see Fig.13)						
I _{OL}	LOW level output current	V _{OL} = 0.4 V	1.6	-	-	mA
I _L	leakage current	V _I = V _{DD} or V _{SS}	-	-	1	μA
TIMING; C_L ≤ 100 pF						
t _{iv}	input data valid time		-	-	4	μs
t _{ir}	reset delay time		-	-	4	μs
Select inputs A0 to A2						
V _{IL}	LOW level input voltage		-0.5	-	+0.3V _{DD}	V
V _{IH}	HIGH level input voltage		0.7V _{DD}	-	V _{DD} + 0.5	V
I _L	input leakage current	pin at V _{DD} or V _{SS}	-	-	250	nA

Note

1. The power-on reset circuit resets the I²C-bus logic with V_{DD} < V_{POR} and sets all Ports to logic 1 (with current source to V_{DD}).

Remote 8-bit I/O expander for I²C-bus

PCF8574

I²C-BUS TIMING CHARACTERISTICS

SYMBOL	PARAMETER	MIN.	TYP.	MAX.	UNIT
I ² C-BUS TIMING (see Fig.15; note 1)					
f _{SCL}	SCL clock frequency	–	–	100	kHz
t _{SW}	tolerable spike width on bus	–	–	100	ns
t _{BUF}	bus free time	4.7	–	–	μs
t _{SU;STA}	start condition set-up time	4.7	–	–	μs
t _{HD;STA}	start condition hold time	4.0	–	–	μs
t _{LOW}	SCL LOW time	4.7	–	–	μs
t _{HIGH}	SCL HIGH time	4.0	–	–	μs
t _r	SCL and SDA rise time	–	–	1.0	μs
t _f	SCL and SDA fall time	–	–	0.3	μs
t _{SU;DAT}	data set-up time	250	–	–	ns
t _{HD;DAT}	data hold time	0	–	–	ns
t _{VD;DAT}	SCL LOW to data out valid	–	–	3.4	μs
t _{SU;STO}	stop condition set-up time	4.0	–	–	μs

Note

- All the timing values are valid within the operating supply voltage and ambient temperature range and refer to V_{IL} and V_{IH} with an input voltage swing of V_{SS} to V_{DD}.

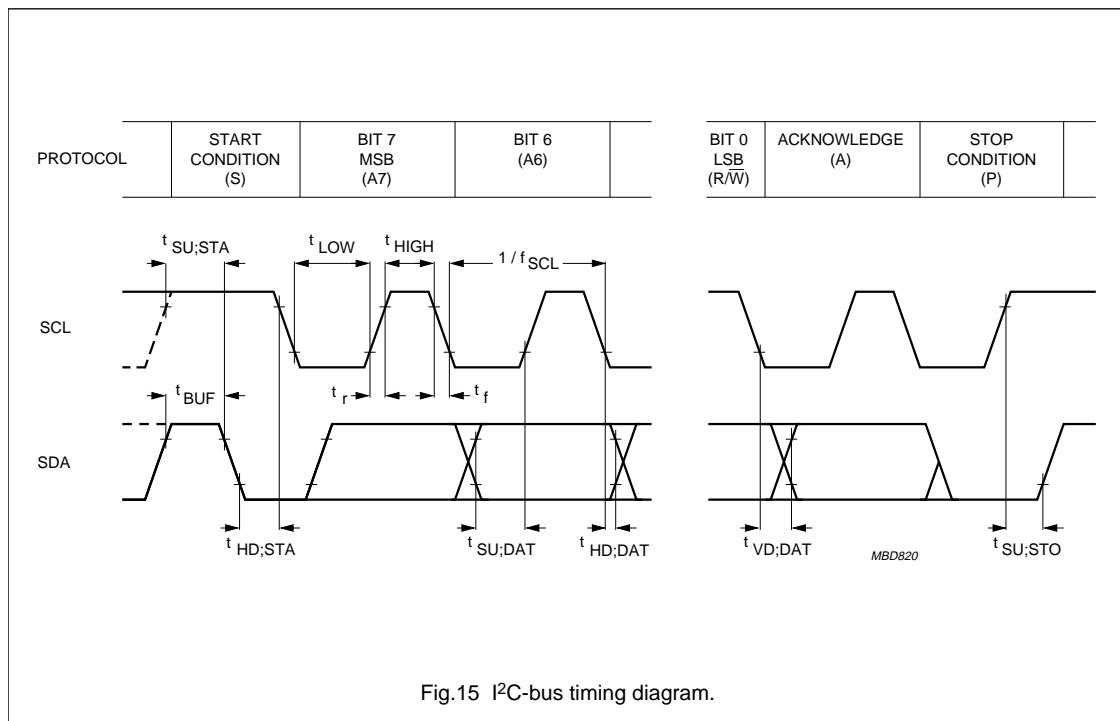


Fig.15 I²C-bus timing diagram.

L297 **Contrôleur de moteur pas à pas (1/2)** **SGS**

- Pilotage normal ou par rafale
- Mode demi pas ou pas entiers
- Sens horaire ou anti-horaire
- Courant de charge programmable
- Peu de composants externes
- Entrée de remise à zéro et sortie d'indication de position initiale
- Entrée de validation du fonctionnement.

Brochage :

SYNC	1	20	\overline{RESET}
GND	2	19	$\overline{HALF / FULL}$
HOME	3	18	$\overline{CW / CCW}$
A	4	17	\overline{CLOCK}
$\overline{INH1}$	5	16	OSC
B	6	15	Vref
C	7	14	SENS1
$\overline{INH2}$	8	13	SENS2
D	9	12	VS
Enable	10	11	CONTROL

Description :

Le contrôleur de moteur pas à pas L297 génère quatre signaux de commande de phases pour les moteurs pas à pas bipolaires à deux phases ou pour les moteurs pas à pas unipolaires à quatre phases.

Le moteur peut être piloté par demi pas, en mode normal ou par rafale et un circuit de hachage par modulation de largeur d'impulsion permet le contrôle du courant dans les enroulements.

Une particularité de ce composant est qu'il ne demande qu'un signal d'horloge, un signal de direction et un signal d'indication de mode à partir desquels il génère de façon interne les signaux de commande des phases, allégeant la tâche du microprocesseur et du programmeur.

Monté dans un boîtier en plastique de 20 broches, le L297 peut être utilisé avec des ponts de commande comme le L298N ou le L293E ou encore avec des transistors ou des Darlingtons en composants discrets.

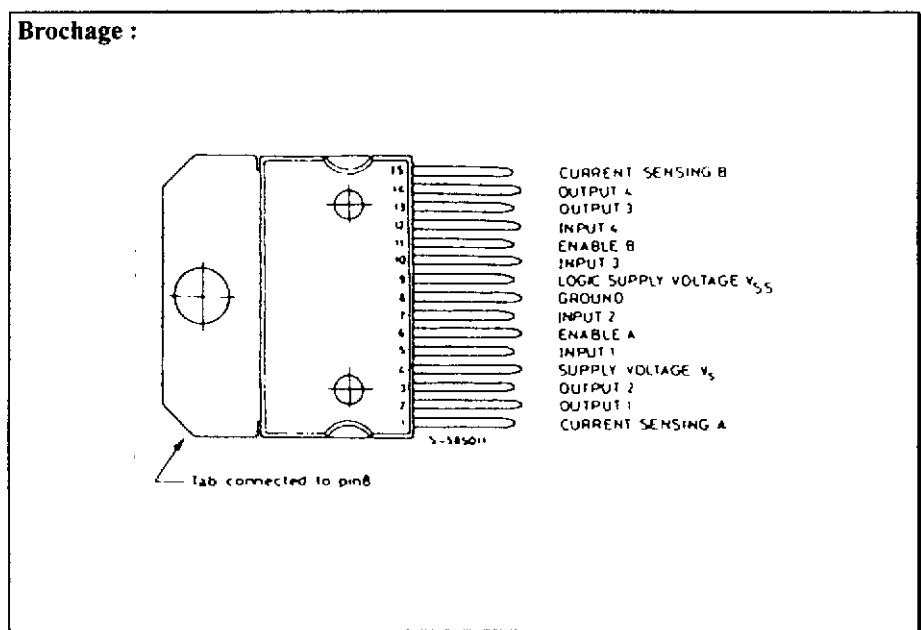
L297	Contrôleur de moteur pas à pas (2/2)	SGS
-------------	---------------------------------------------	------------

Rôle des différentes broches du L297 :

N°	Nom	Rôle
1	SYNC	Sortie de l'oscillateur du hacheur interne. Cette broche permet la synchronisation de plusieurs L297.
2	GND	Masse.
3	HOME	Sortie à collecteur ouvert indiquant que le L297 est dans son état initial. Le transistor est bloqué quand ce signal est actif.
4	A	Signal de commande de la phase A du moteur pour l'étage de puissance.
5	$\overline{\text{INH1}}$	Entrée active à l'état bas pour le contrôle du blocage des étages pilotant les phases A et B.
6	B	Signal de commande de la phase B du moteur pour l'étage de puissance.
7	C	Signal de commande de la phase C du moteur pour l'étage de puissance.
8	$\overline{\text{INH2}}$	Entrée active à l'état bas pour le contrôle du blocage des étages pilotant les phases C et D.
9	D	Signal de commande de la phase D du moteur pour l'étage de puissance.
10	ENABLE	Entrée de validation du composant. Quand le composant est désactivé (ENABLE à l'état bas), les sorties $\overline{\text{INH1}}$, $\overline{\text{INH2}}$, A, B, C et D sont maintenues à l'état bas.
11	CONTROL	Entrée de contrôle agissant sur l'action du hacheur. Lorsque un niveau bas est appliqué sur cette entrée, le hacheur agit sur $\overline{\text{INH1}}$, $\overline{\text{INH2}}$, lorsqu'un niveau haut est appliqué sur cette entrée, le hacheur agit sur les lignes des phases ABCD.
12	VS	5V entrée d'alimentation.
13	SENS2	Entrée pour la tension représentative du courant de charge issu des étages de puissance des phases C et D.
14	SENS1	Entrée pour la tension représentative du courant de charge issu des étages de puissance des phases A et B.
15	VREF	Tension de référence pour le circuit de hachage. Une tension appliquée sur cette broche détermine la valeur du pic du courant de charge.
16	OSC	Un réseau RC (R sur VCC et C à la masse) connecté à cette broche détermine le taux de hachage. Cette broche doit être connectée à la masse sur tous les composants sauf un dans le cas d'une configuration multi-L297 synchronisés. $f = 1/(0,69 RC)$ avec $R > 10k\Omega$.
17	CW/CCW	Entrée de contrôle de direction. Un état haut appliqué à cette broche correspond à une rotation dans le sens horaire du moteur pas à pas. Un état bas appliqué à cette broche correspond à une rotation dans le sens anti-horaire du moteur pas à pas. Cette entrée étant synchronisée de façon interne, la direction peut être changée à tout instant.
18	$\overline{\text{CLOCK}}$	Horloge de cadencement des pas. Un front montant sur cette entrée fait avancer le moteur d'une position.
19	HALF/FULL	Entrée de sélection du mode demi-pas ou pas entiers. Lorsqu'un niveau haut est appliqué sur cette entrée, le mode demi-pas est sélectionné. Lorsqu'un niveau bas est appliqué sur cette entrée, le mode pas entiers est sélectionné.
20	$\overline{\text{RESET}}$	Entrée de réinitialisation. Un état bas sur cette entrée replace le dispositif en position d'origine.

L298N **Double pont de puissance** **SGS**

- Tension d'alimentation de la partie puissance supérieure à 46V
- Courant continu total supérieur à 4A
- Basse tension de saturation
- Protection contre les dépassement de température
- Tension d'entrée à l'état logique « 0 » supérieure à 1,5V (haute immunité au bruit)



Description :

Le L298N est un circuit intégré monté dans un boîtier Multiwatt^R de 15 broches.

C'est un double pont complet de puissance (haute tension et fort courant), conçu pour accepter des niveaux logiques TTL standards et pour piloter des charges inductives comme les relais, les bobines, les moteurs à courant continu et les moteurs pas à pas.

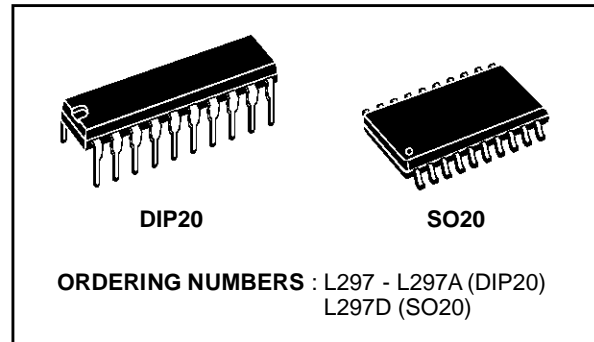
Deux entrées d'inhibition permettent de bloquer le composant indépendamment des signaux d'entrée.

Les émetteurs des transistors inférieurs de chaque pont sont connectés entre eux et la broche correspondante peut être utilisée pour connecter une résistance de mesure externe.

Une entrée d'alimentation supplémentaire est fournie de façon à ce que la logique travaille à une tension moindre.

STEPPER MOTOR CONTROLLERS

- NORMAL/WAVE DRIVE
- HALF/FULL STEP MODES
- CLOCKWISE/ANTICLOCKWISE DIRECTION
- SWITCHMODE LOAD CURRENT REGULATION
- PROGRAMMABLE LOAD CURRENT
- FEW EXTERNAL COMPONENTS
- RESET INPUT & HOME OUTPUT
- ENABLE INPUT
- STEP-PULSE DOUBLER (L297A only)



DESCRIPTION

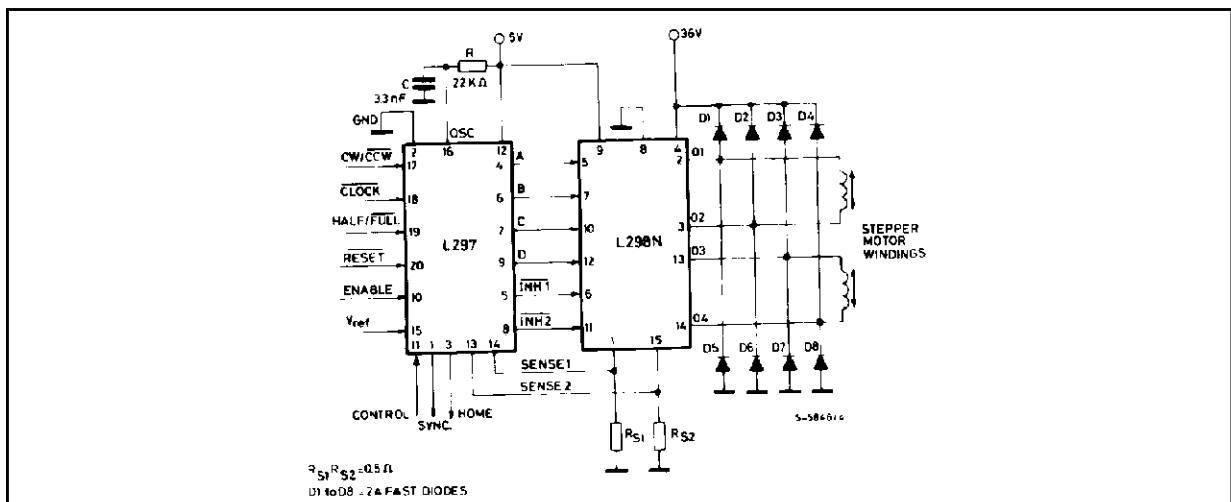
The L297/A/D Stepper Motor Controller IC generates four phase drive signals for two phase bipolar and four phase unipolar step motors in microcomputer-controlled applications. The motor can be driven in half step, normal and wave drive modes and on-chip PWM chopper circuits permit switchmode control of the current in the windings. A

feature of this device is that it requires only clock, direction and mode input signals. Since the phase are generated internally the burden on the microprocessor, and the programmer, is greatly reduced. Mounted in DIP20 and SO20 packages, the L297 can be used with monolithic bridge drives such as the L298N or L293E, or with discrete transistors

ABSOLUTE MAXIMUM RATINGS

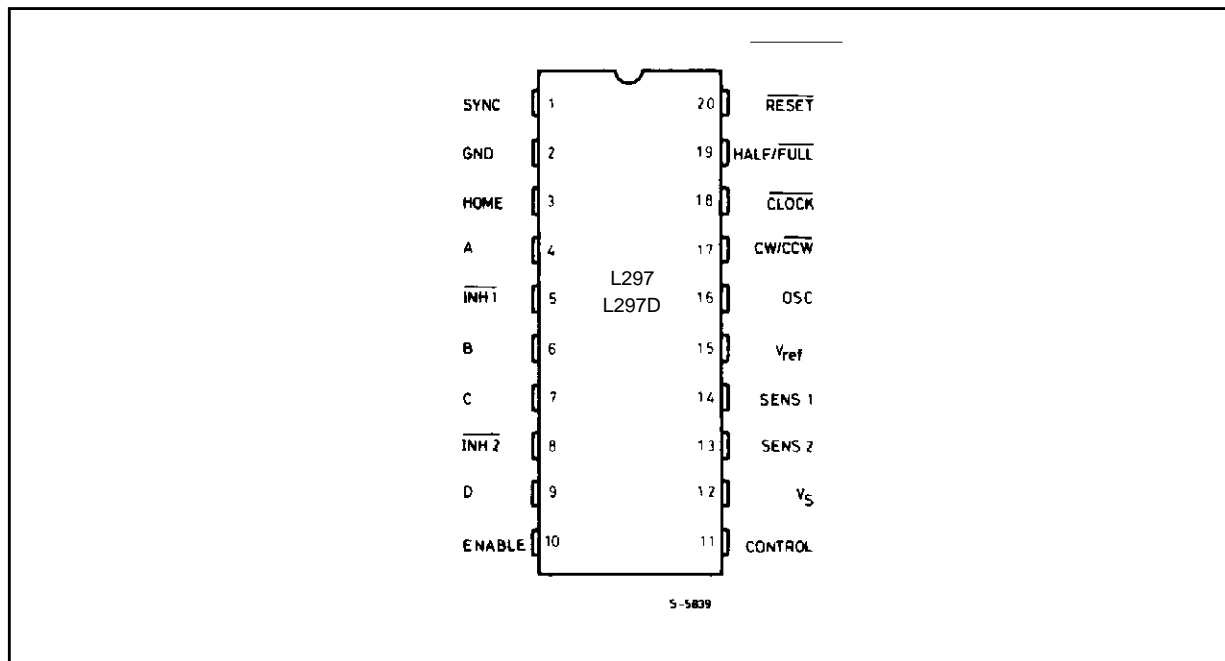
Symbol	Parameter	Value	Unit
V_s	Supply voltage	10	V
V_i	Input signals	7	V
P_{tot}	Total power dissipation ($T_{amb} = 70^\circ\text{C}$)	1	W
T_{stg}, T_j	Storage and junction temperature	-40 to +150	$^\circ\text{C}$

TWO PHASE BIPOLAR STEPPER MOTOR CONTROL CIRCUIT

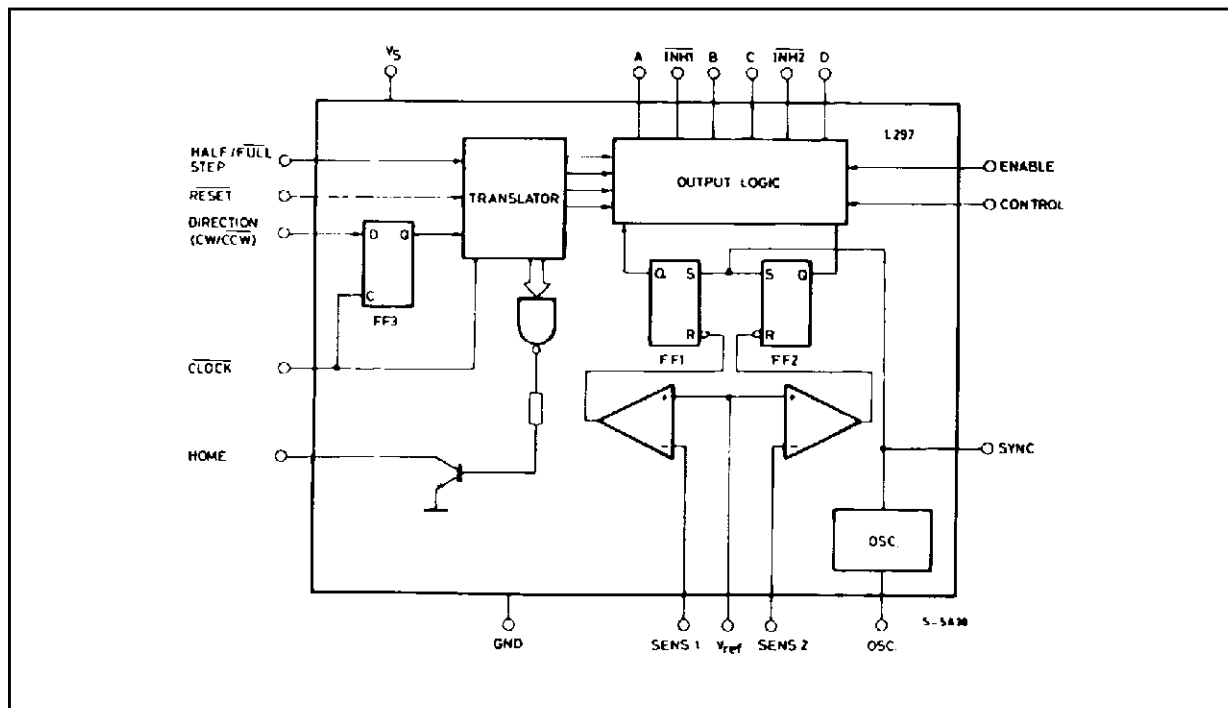


L297-L297A-L297D

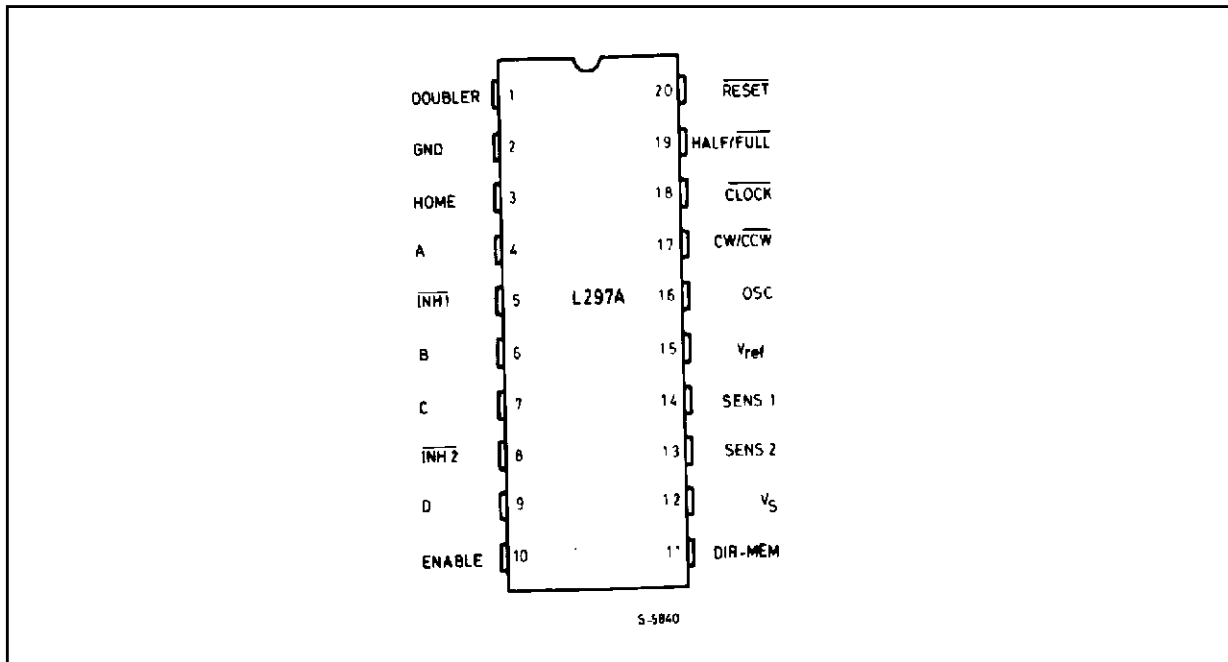
PIN CONNECTION (L297)



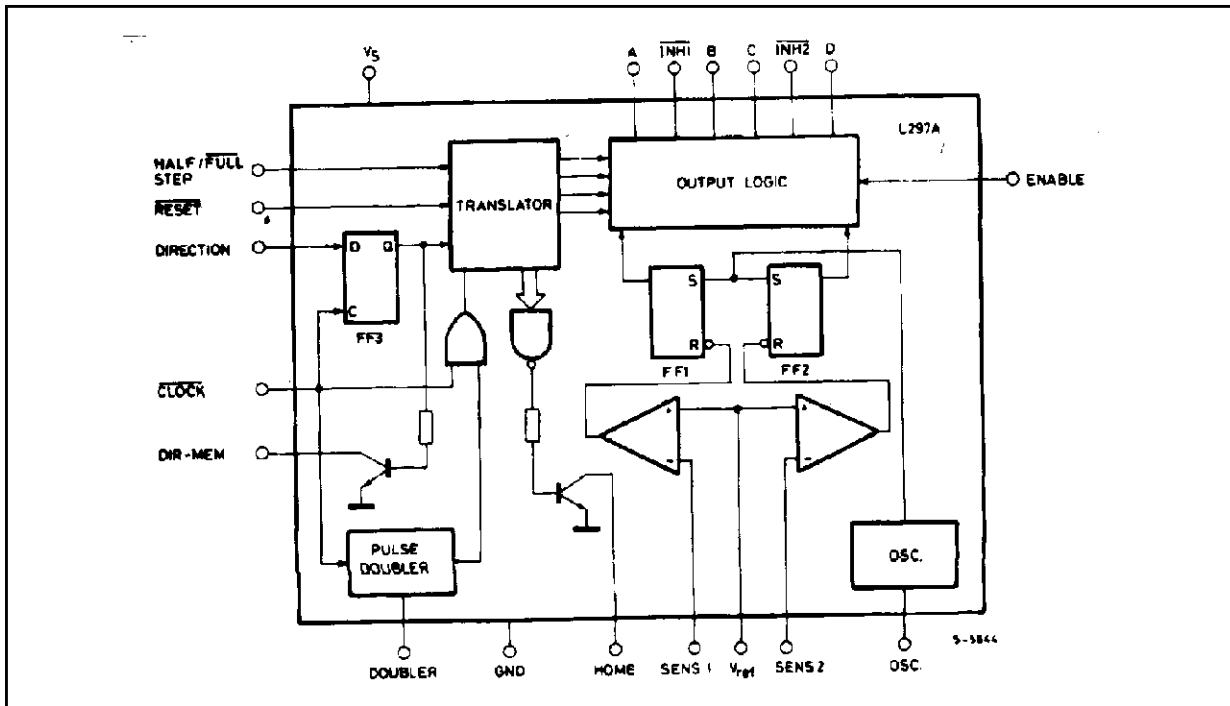
BLOCK DIAGRAM (L297/L297D)



PIN CONNECTION (L297A)



BLOCK DIAGRAM (L297A)



THERMAL DATA

Symbol	Parameter		DIP20	SO20	Unit
R _{th-j-amb}	Thermal resistance junction-ambient	max	80	100	°C/W

PIN FUNCTIONS - L297/L297D

N°	NAME	FUNCTION
1	SYNC	Output of the on-chip chopper oscillator. The SYNC connections of all L297s to be synchronized are connected together and the oscillator components are omitted on all but one. If an external clock source is used it is injected at this terminal.
2	GND	Ground connection.
3	HOME	Open collector output that indicates when the L297 is in its initial state (ABCD = 0101). The transistor is open when this signal is active.
4	A	Motor phase A drive signal for power stage.
5	$\overline{\text{INH1}}$	Active low inhibit control for driver stage of A and B phases. When a bipolar bridge is used this signal can be used to ensure fast decay of load current when a winding is de-energized. Also used by chopper to regulate load current if CONTROL input is low.
6	B	Motor phase B drive signal for power stage.
7	C	Motor phase C drive signal for power stage.
8	$\overline{\text{INH2}}$	Active low inhibit control for drive stages of C and D phases. Same functions as INH1.
9	D	Motor phase D drive signal for power stage.
10	ENABLE	Chip enable input. When low (inactive) INH1, INH2, A, B, C and D are brought low.
11	CONTROL	Control input that defines action of chopper. When low chopper acts on INH1 and INH2; when high chopper acts on phase lines ABCD.
12	V _s	5V supply input.
13	SENS ₂	Input for load current sense voltage from power stages of phases C and D.
14	SENS ₁	Input for load current sense voltage from power stages of phases A and B.
15	V _{ref}	Reference voltage for chopper circuit. A voltage applied to this pin determines the peak load current.
16	OSC	An RC network (R to V _{CC} , C to ground) connected to this terminal determines the chopper rate. This terminal is connected to ground on all but one device in synchronized multi - L297 configurations. $f \cong 1/0.69 RC$
17	$\overline{\text{CW/CCW}}$	Clockwise/counterclockwise direction control input. Physical direction of motor rotation also depends on connection of windings. Synchronized internally therefore direction can be changed at any time.
18	$\overline{\text{CLOCK}}$	Step clock. An active low pulse on this input advances the motor one increment. The step occurs on the rising edge of this signal.

PIN FUNCTIONS - L297/L297D (continued)

N°	NAME	FUNCTION
19	HALF/FULL	Half/full step select input. When high selects half step operation, when low selects full step operation. One-phase-on full step mode is obtained by selecting FULL when the L297's translator is at an even-numbered state. Two-phase-on full step mode is set by selecting FULL when the translator is at an odd numbered position. (The home position is designate state 1).
20	RESET	Reset input. An active low pulse on this input restores the translator to the home position (state 1, ABCD = 0101).

PIN FUNCTIONS - L297A

Pin function of the L297A are identical to those of the L297/L297D except for pins 1 and 11.

N°	NAME	FUNCTION
1	DOUBLER	An RC network connected to this pin determines the delay between an input clock pulse and the corresponding ghost pulse.
11	DIR-MEM	Direction Memory. Inverted output of the direction flip flop. Open collector output.

CIRCUIT OPERATION

The L297(A) is intended for use with a dual bridge driver, quad darlington array or discrete power devices in step motor driving applications. It receives step clock, direction and mode signals from the systems controller (usually a microcomputer chip) and generates control signals for the power stage.

The principal functions are a translator, which generates the motor phase sequences, and a dual PW/M chopper circuit which regulates the current in the motor windings. The translator generates three different sequences, selected by the HALF/FULL input. These are normal (two phases energised), wave drive (one phase energised) and half-step (alternately one phase energised/two phases energised). Two inhibit signals are also generated by the L297 in half step and wave drive modes. These signals, which connect directly to the L298's enable inputs, are intended to speed current decay when a winding is de-energised. When the L297 is used to drive a unipolar motor the chopper acts on these lines.

An input called CONTROL determines whether the chopper will act on the phase lines ABCD or the inhibit lines INH1 and INH2. When the phase lines are chopped the non-active phase line of each pair (AB or CD) is activated (rather than interrupting the line then active). In L297 + L298 configurations this technique reduces dissipation in the load current sense resistors.

A common on-chip oscillator drives the dual chopper. It supplies pulses at the chopper rate which set the two flip-flops FF1 and FF2. When the current in a winding reaches the programmed peak value the voltage across the sense resistor (connected to one of the sense inputs SENS₁ or SENS₂) equals V_{ref} and the corresponding comparator resets its flip flop, interrupting the drive current until the next oscillator pulse arrives. The peak current for both windings is programmed by a voltage divider on the V_{ref} input.

Ground noise problems in multiple configurations can be avoided by synchronising the chopper oscillators. This is done by connecting all the SYNC pins together, mounting the oscillator RC network on one device only and grounding the OSC pin on all other devices.

The L297A includes a pulse doubler on the step clock line which is intended to simplify the implementation of multiple stepping. A ghost pulse is generated automatically after each input pulse, delayed by the time $0.75 R_d C_d$.

The RC network should be dimensioned to place the ghost pulse roughly halfway between clock pulses. If pin 1 (DOUBLER) is grounded the doubler function is disabled.

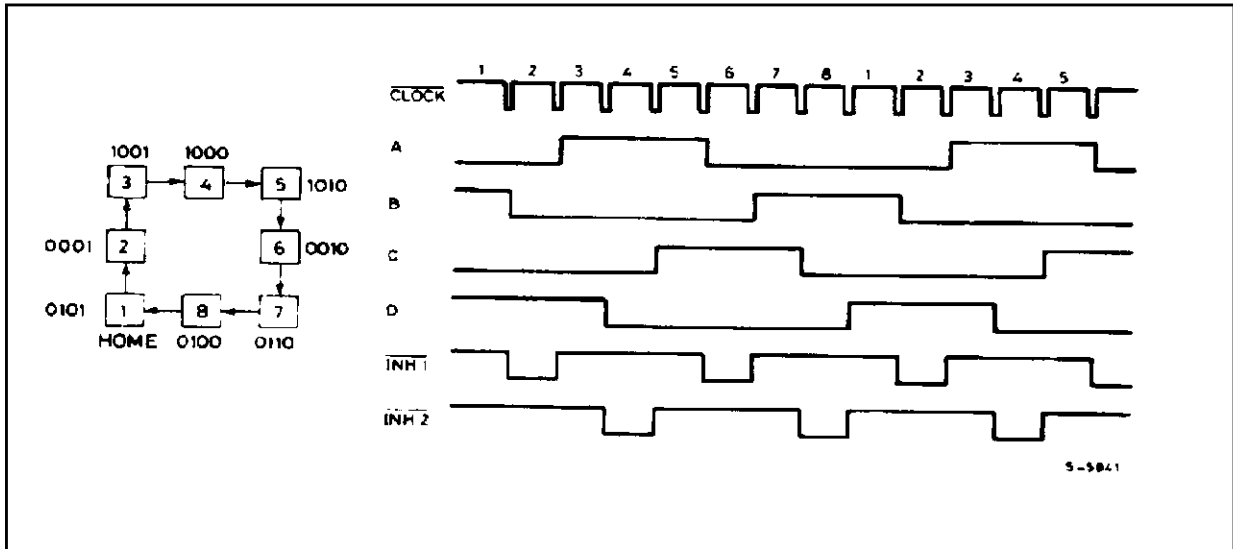
MOTOR DRIVING PHASE SEQUENCES

The L297's translator generates phase sequences for normal drive, wave drive and half step modes. The state sequences and output waveforms for these three modes are shown below. In all cases the translator advances on the low to high transition of $\overline{\text{CLOCK}}$.

Clockwise rotation is indicated; for anticlockwise rotation the sequences are simply reversed. $\overline{\text{RESET}}$ restores the translator to state 1, where ABCD = 0101.

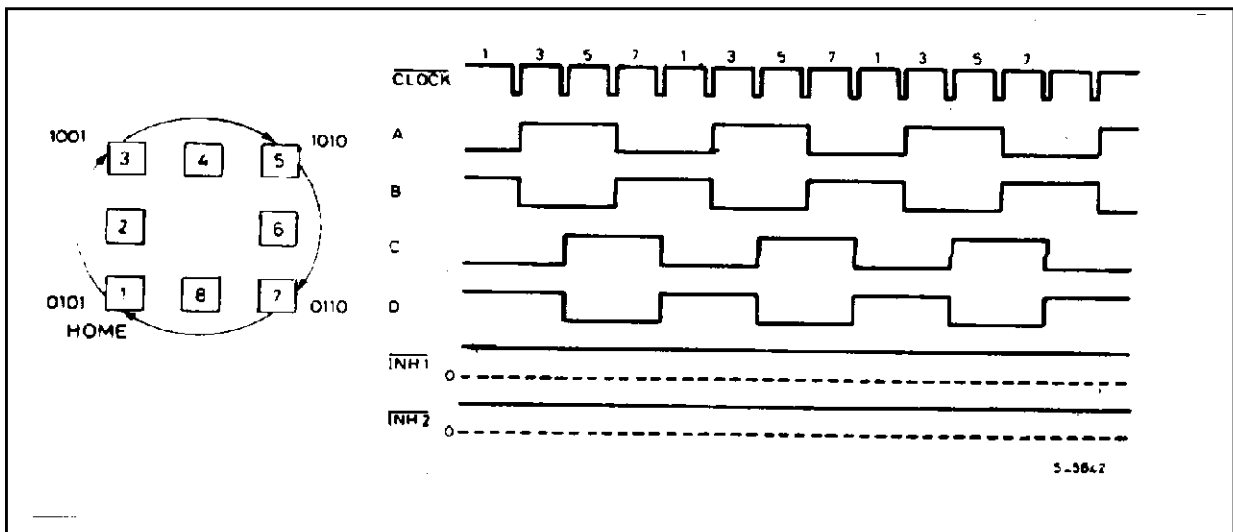
HALF STEP MODE

Half step mode is selected by a high level on the $\overline{\text{HALF/FULL}}$ input.



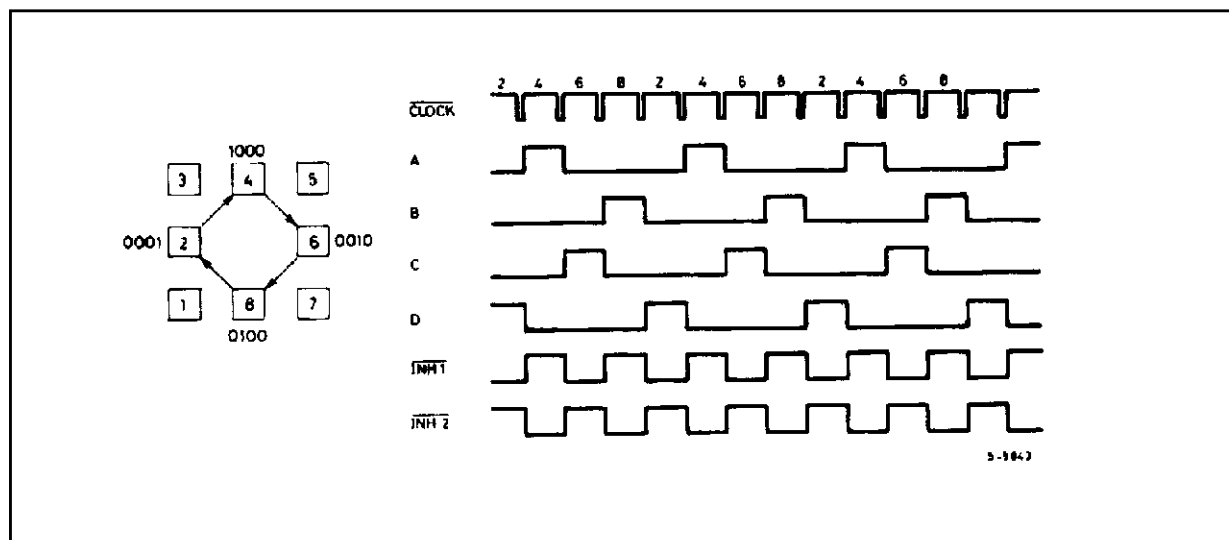
NORMAL DRIVE MODE

Normal drive mode (also called "two-phase-on" drive) is selected by a low level on the $\overline{\text{HALF/FULL}}$ input when the translator is at an odd numbered state (1, 3, 5 or 7). In this mode the $\overline{\text{INH1}}$ and $\overline{\text{INH2}}$ outputs remain high throughout.



MOTOR DRIVING PHASE SEQUENCES (continued)**WAVE DRIVE MODE**

Wave drive mode (also called "one-phase-on" drive) is selected by a low level on the HALF/FULL input when the translator is at an even numbered state (2, 4, 6 or 8).

**ELECTRICAL CHARACTERISTICS** (Refer to the block diagram $T_{amb} = 25^{\circ}\text{C}$, $V_s = 5\text{V}$ unless otherwise specified)

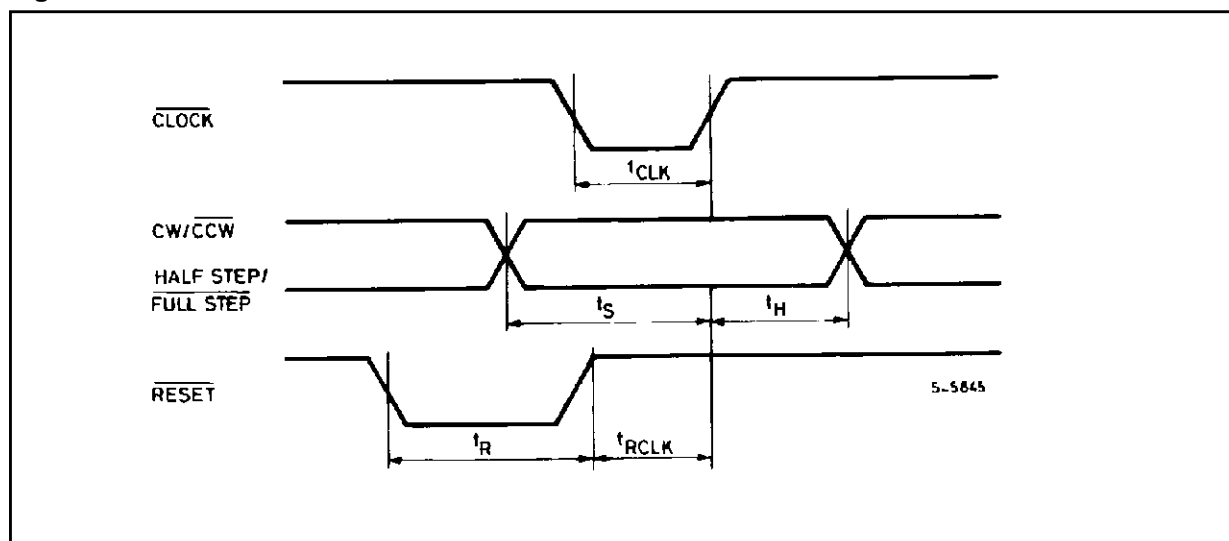
Symbol	Parameter	Test conditions	Min.	Typ	Max.	Unit
V_s	Supply voltage (pin 12)		4.75		7	V
I_s	Quiescent supply current (pin 12)	Outputs floating		50	80	mA
V_i	Input voltage (pin 11, 17, 18, 19, 20)	Low			0.6	V
		High	2		V_s	V
I_i	Input current (pin 11, 17, 18, 19, 20)	$V_i = L$		100		μA
		$V_i = H$			10	μA
V_{en}	Enable input voltage (pin 10)	Low			1.3	V
		High	2		V_s	V
I_{en}	Enable input current (pin 10)	$V_{en} = L$			100	μA
		$V_{en} = H$			10	μA
V_o	Phase output voltage (pins 4, 6, 7, 9)	$I_o = 10\text{mA}$ V_{OL}			0.4	V
		$I_o = 5\text{mA}$ V_{OH}	3.9			V
V_{inh}	Inhibit output voltage (pins 5, 8)	$I_o = 10\text{mA}$ $V_{inh L}$			0.4	V
		$I_o = 5\text{mA}$ $V_{inh H}$	3.9			V
V_{SYNC}	Sync Output Voltage	$I_o = 5\text{mA}$ $V_{SYNC H}$	3.3			V
		$I_o = 5\text{mA}$ $V_{SYNC V}$			0.8	

ELECTRICAL CHARACTERISTICS (continued)

Symbol	Parameter	Test conditions	Min.	Typ	Max.	Unit
I_{leak}	Leakage current (pin 3, 11*)	$V_{CE} = 7\text{ V}$			1	μA
V_{sat}	Saturation voltage (pins 3, 11*)	$I = 5\text{ mA}$			0.4	V
V_{off}	Comparators offset voltage (pins 13, 14, 15)	$V_{ref} = 1\text{ V}$			5	mV
I_o	Comparator bias current (pins 13, 14, 15)		-100		10	μA
V_{ref}	Input reference voltage (pin 15)		0		3	V
t_{CLK}	Clock time		0.5			μs
t_S	Set up time		1			μs
t_H	Hold time		4			μs
t_R	Reset time		1			μs
t_{RCLK}	Reset to clock delay		1			μs

* L297A only

Figure 1.



APPLICATION INFORMATION

TWO PHASE BIPOLAR STEPPER MOTOR CONTROL CIRCUIT

This circuit drives bipolar stepper motors with winding currents up to 2A. The diodes are fast 2A types.

Figure 2.

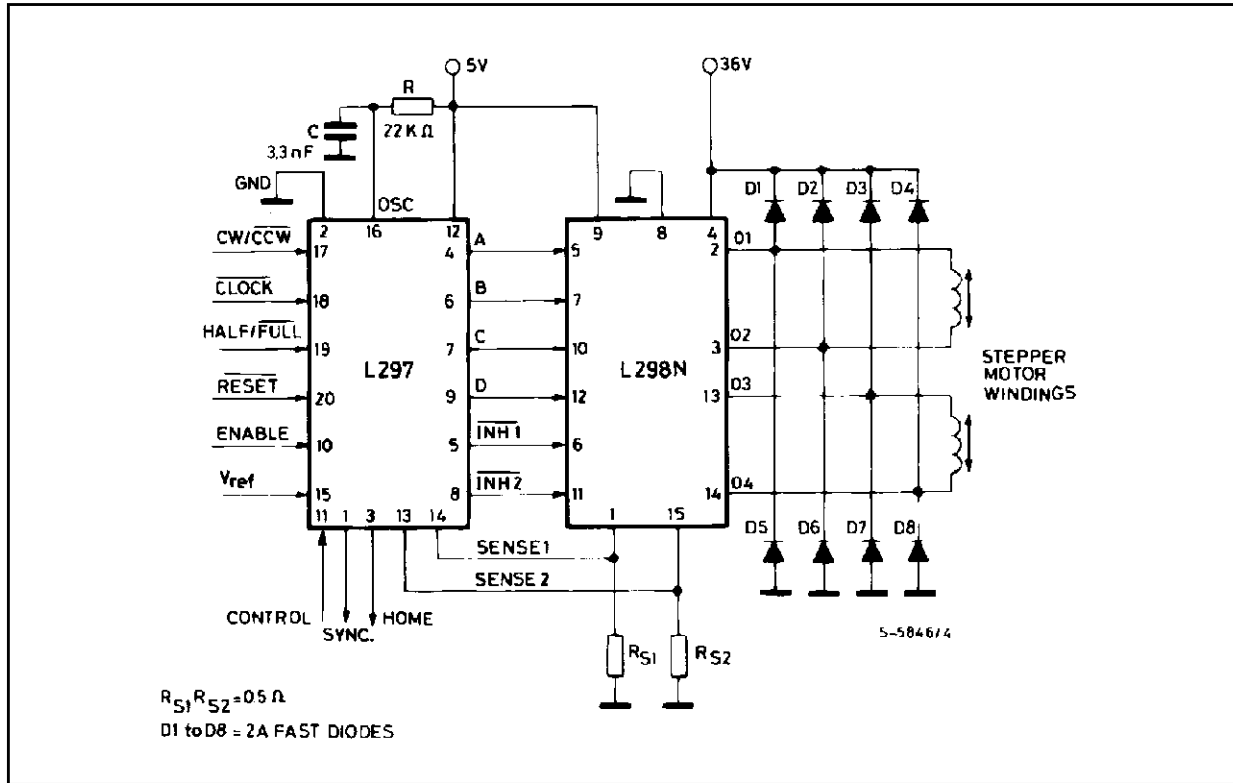


Figure 3 : Synchronising L297s

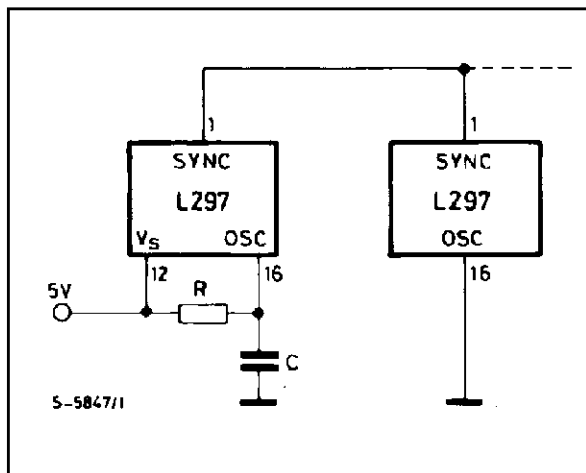
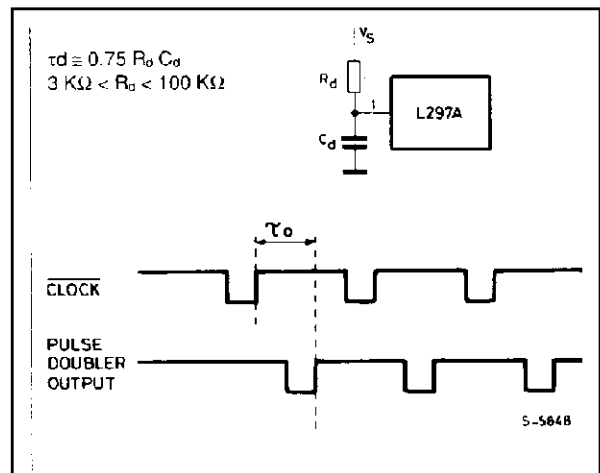


Figure 4 : Pulse doubler (L297A)

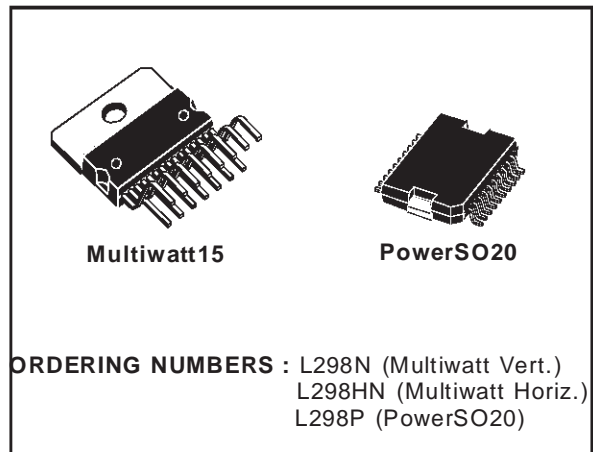


DUAL FULL-BRIDGE DRIVER

- OPERATING SUPPLY VOLTAGE UP TO 46 V
- TOTAL DC CURRENT UP TO 4 A
- LOW SATURATION VOLTAGE
- OVERTEMPERATURE PROTECTION
- LOGICAL "0" INPUT VOLTAGE UP TO 1.5 V (HIGH NOISE IMMUNITY)

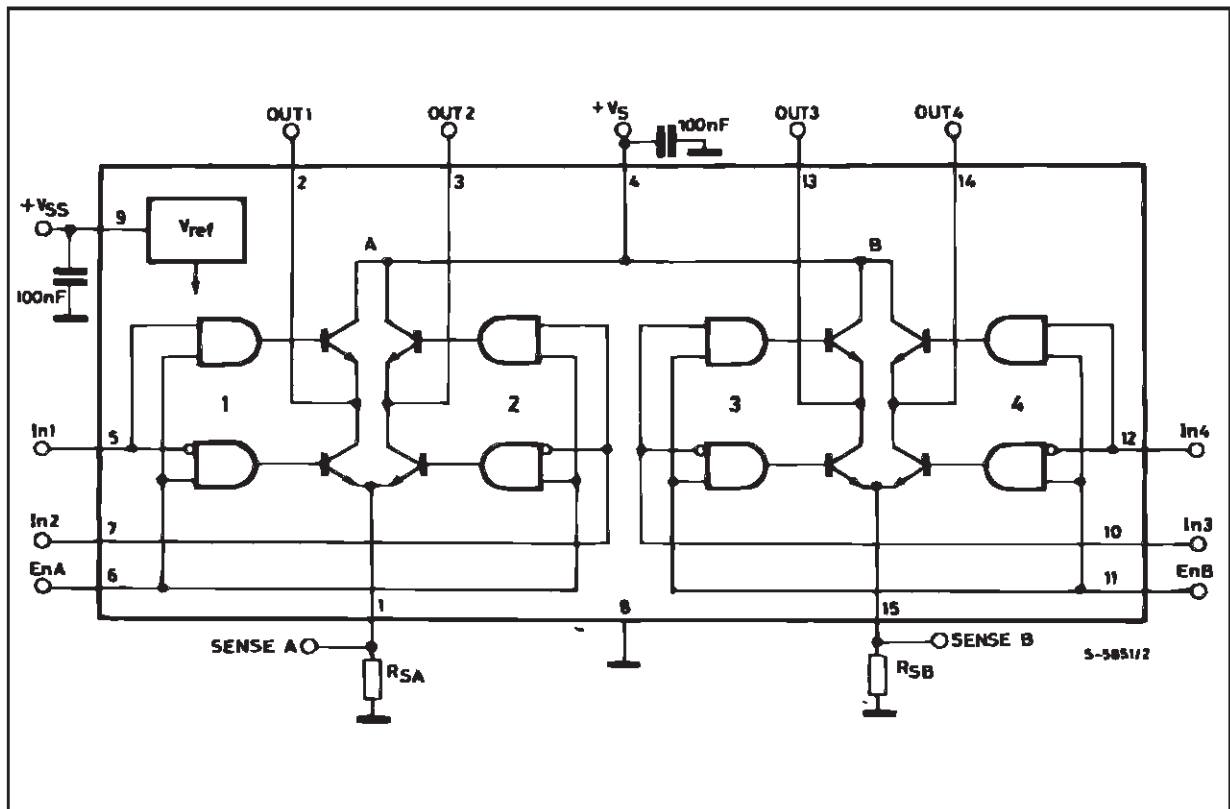
DESCRIPTION

The L298 is an integrated monolithic circuit in a 15-lead Multiwatt and PowerSO20 packages. It is a high voltage, high current dual full-bridge driver designed to accept standard TTL logic levels and drive inductive loads such as relays, solenoids, DC and stepping motors. Two enable inputs are provided to enable or disable the device independently of the input signals. The emitters of the lower transistors of each bridge are connected together and the corresponding external terminal can be used for the con-



nection of an external sensing resistor. An additional supply input is provided so that the logic works at a lower voltage.

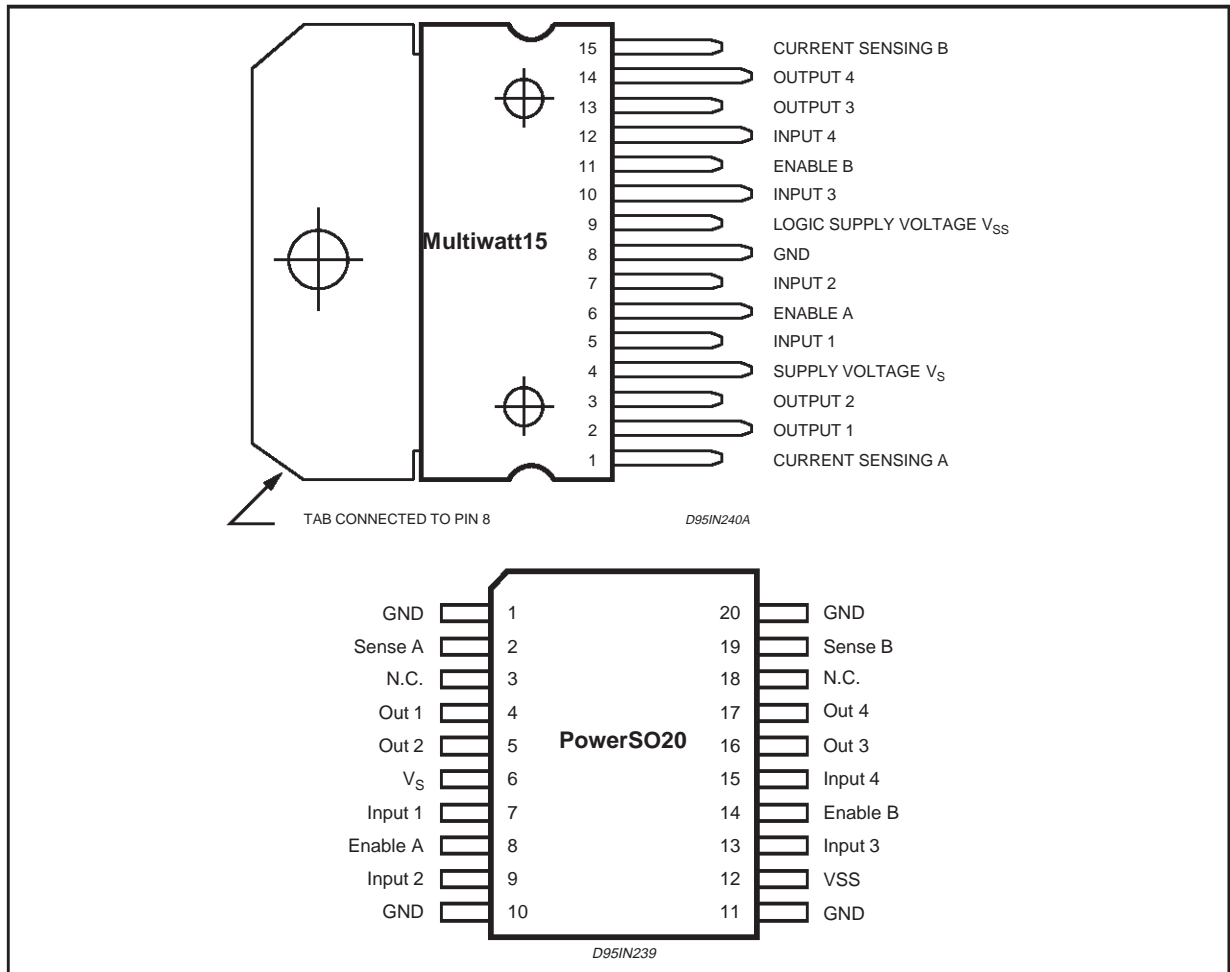
BLOCK DIAGRAM



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V_S	Power Supply	50	V
V_{SS}	Logic Supply Voltage	7	V
V_I, V_{en}	Input and Enable Voltage	-0.3 to 7	V
I_O	Peak Output Current (each Channel)		
	- Non Repetitive ($t = 100\mu s$)	3	A
	- Repetitive (80% on -20% off; $t_{on} = 10ms$)	2.5	A
	-DC Operation	2	A
V_{sens}	Sensing Voltage	-1 to 2.3	V
P_{tot}	Total Power Dissipation ($T_{case} = 75^\circ C$)	25	W
T_{op}	Junction Operating Temperature	-25 to 130	$^\circ C$
T_{stg}, T_j	Storage and Junction Temperature	-40 to 150	$^\circ C$

PIN CONNECTIONS (top view)



THERMAL DATA

Symbol	Parameter		PowerSO20	Multiwatt15	Unit
$R_{th\ j-case}$	Thermal Resistance Junction-case	Max.	-	3	$^\circ C/W$
$R_{th\ j-amb}$	Thermal Resistance Junction-ambient	Max.	13 (*)	35	$^\circ C/W$

(*) Mounted on aluminum substrate

PIN FUNCTIONS (refer to the block diagram)

MW.15	PowerSO	Name	Function
1;15	2;19	Sense A; Sense B	Between this pin and ground is connected the sense resistor to control the current of the load.
2;3	4;5	Out 1; Out 2	Outputs of the Bridge A; the current that flows through the load connected between these two pins is monitored at pin 1.
4	6	V _S	Supply Voltage for the Power Output Stages. A non-inductive 100nF capacitor must be connected between this pin and ground.
5;7	7;9	Input 1; Input 2	TTL Compatible Inputs of the Bridge A.
6;11	8;14	Enable A; Enable B	TTL Compatible Enable Input: the L state disables the bridge A (enable A) and/or the bridge B (enable B).
8	1,10,11,20	GND	Ground.
9	12	V _{SS}	Supply Voltage for the Logic Blocks. A100nF capacitor must be connected between this pin and ground.
10; 12	13;15	Input 3; Input 4	TTL Compatible Inputs of the Bridge B.
13; 14	16;17	Out 3; Out 4	Outputs of the Bridge B. The current that flows through the load connected between these two pins is monitored at pin 15.
–	3;18	N.C.	Not Connected

ELECTRICAL CHARACTERISTICS (V_S = 42V; V_{SS} = 5V, T_j = 25°C; unless otherwise specified)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
V _S	Supply Voltage (pin 4)	Operative Condition	V _{IH} +2.5		46	V
V _{SS}	Logic Supply Voltage (pin 9)		4.5	5	7	V
I _S	Quiescent Supply Current (pin 4)	V _{en} = H; I _L = 0 V _i = L V _i = H		13 50	22 70	mA mA
		V _{en} = L V _i = X			4	mA
I _{SS}	Quiescent Current from V _{SS} (pin 9)	V _{en} = H; I _L = 0 V _i = L V _i = H		24 7	36 12	mA mA
		V _{en} = L V _i = X			6	mA
V _{iL}	Input Low Voltage (pins 5, 7, 10, 12)		–0.3		1.5	V
V _{iH}	Input High Voltage (pins 5, 7, 10, 12)		2.3		V _{SS}	V
I _{iL}	Low Voltage Input Current (pins 5, 7, 10, 12)	V _i = L			–10	μA
I _{iH}	High Voltage Input Current (pins 5, 7, 10, 12)	V _i = H ≤ V _{SS} –0.6V		30	100	μA
V _{en} = L	Enable Low Voltage (pins 6, 11)		–0.3		1.5	V
V _{en} = H	Enable High Voltage (pins 6, 11)		2.3		V _{SS}	V
I _{en} = L	Low Voltage Enable Current (pins 6, 11)	V _{en} = L			–10	μA
I _{en} = H	High Voltage Enable Current (pins 6, 11)	V _{en} = H ≤ V _{SS} –0.6V		30	100	μA
V _{CEsat(H)}	Source Saturation Voltage	I _L = 1A I _L = 2A	0.95	1.35 2	1.7 2.7	V V
V _{CEsat(L)}	Sink Saturation Voltage	I _L = 1A (5) I _L = 2A (5)	0.85	1.2 1.7	1.6 2.3	V V
V _{CEsat}	Total Drop	I _L = 1A (5) I _L = 2A (5)	1.80		3.2 4.9	V V
V _{sens}	Sensing Voltage (pins 1, 15)		–1 (1)		2	V

ELECTRICAL CHARACTERISTICS (continued)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
T ₁ (V _i)	Source Current Turn-off Delay	0.5 V _i to 0.9 I _L (2); (4)		1.5		μs
T ₂ (V _i)	Source Current Fall Time	0.9 I _L to 0.1 I _L (2); (4)		0.2		μs
T ₃ (V _i)	Source Current Turn-on Delay	0.5 V _i to 0.1 I _L (2); (4)		2		μs
T ₄ (V _i)	Source Current Rise Time	0.1 I _L to 0.9 I _L (2); (4)		0.7		μs
T ₅ (V _i)	Sink Current Turn-off Delay	0.5 V _i to 0.9 I _L (3); (4)		0.7		μs
T ₆ (V _i)	Sink Current Fall Time	0.9 I _L to 0.1 I _L (3); (4)		0.25		μs
T ₇ (V _i)	Sink Current Turn-on Delay	0.5 V _i to 0.9 I _L (3); (4)		1.6		μs
T ₈ (V _i)	Sink Current Rise Time	0.1 I _L to 0.9 I _L (3); (4)		0.2		μs
f _c (V _i)	Commutation Frequency	I _L = 2A		25	40	KHz
T ₁ (V _{en})	Source Current Turn-off Delay	0.5 V _{en} to 0.9 I _L (2); (4)		3		μs
T ₂ (V _{en})	Source Current Fall Time	0.9 I _L to 0.1 I _L (2); (4)		1		μs
T ₃ (V _{en})	Source Current Turn-on Delay	0.5 V _{en} to 0.1 I _L (2); (4)		0.3		μs
T ₄ (V _{en})	Source Current Rise Time	0.1 I _L to 0.9 I _L (2); (4)		0.4		μs
T ₅ (V _{en})	Sink Current Turn-off Delay	0.5 V _{en} to 0.9 I _L (3); (4)		2.2		μs
T ₆ (V _{en})	Sink Current Fall Time	0.9 I _L to 0.1 I _L (3); (4)		0.35		μs
T ₇ (V _{en})	Sink Current Turn-on Delay	0.5 V _{en} to 0.9 I _L (3); (4)		0.25		μs
T ₈ (V _{en})	Sink Current Rise Time	0.1 I _L to 0.9 I _L (3); (4)		0.1		μs

- 1) Sensing voltage can be -1 V for t ≤ 50 μsec; in steady state V_{sens} min ≥ -0.5 V.
- 2) See fig. 2.
- 3) See fig. 4.
- 4) The load must be a pure resistor.

Figure 1 : Typical Saturation Voltage vs. Output Current.

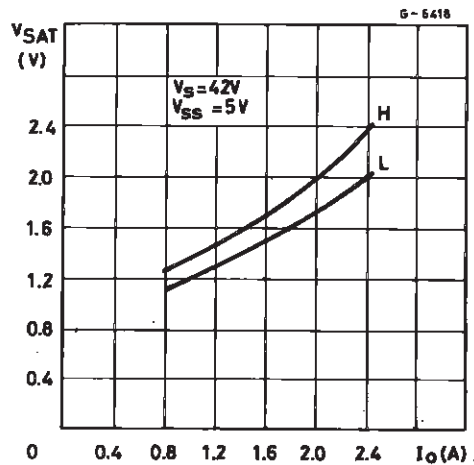
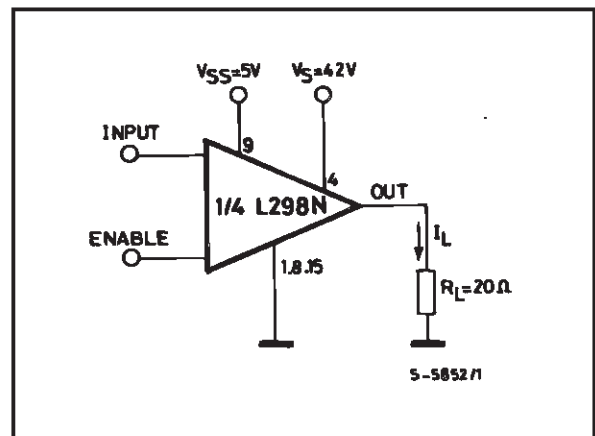


Figure 2 : Switching Times Test Circuits.



Note: For INPUT Switching, set EN = H
 For ENABLE Switching, set IN = H

Figure 3 : Source Current Delay Times vs. Input or Enable Switching.

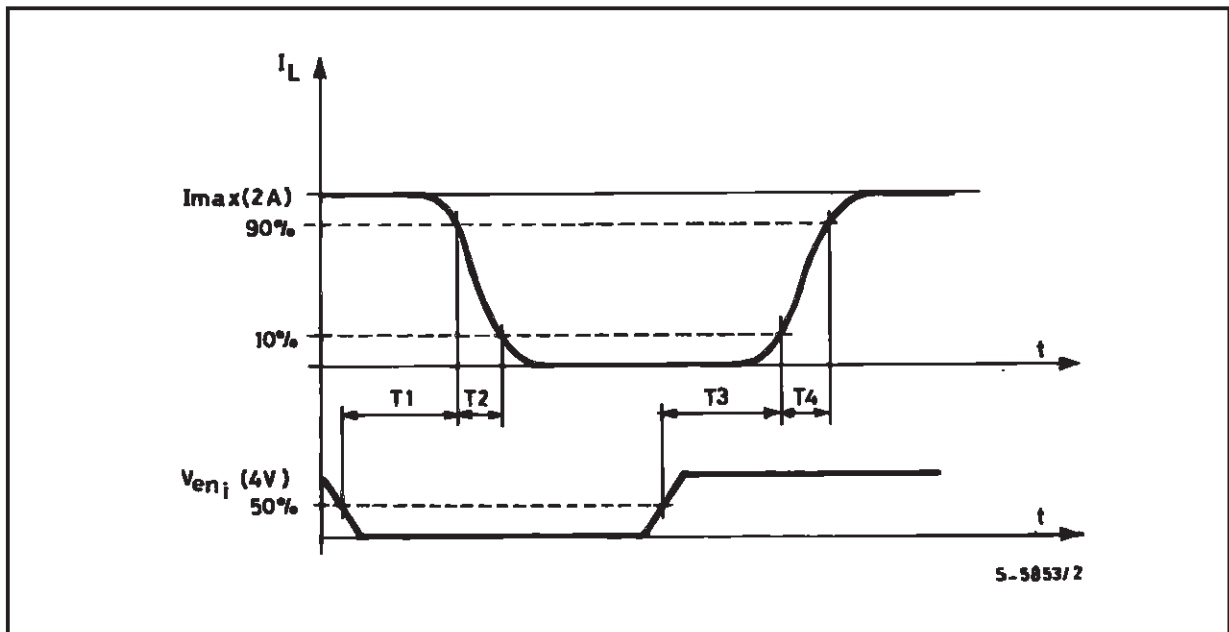
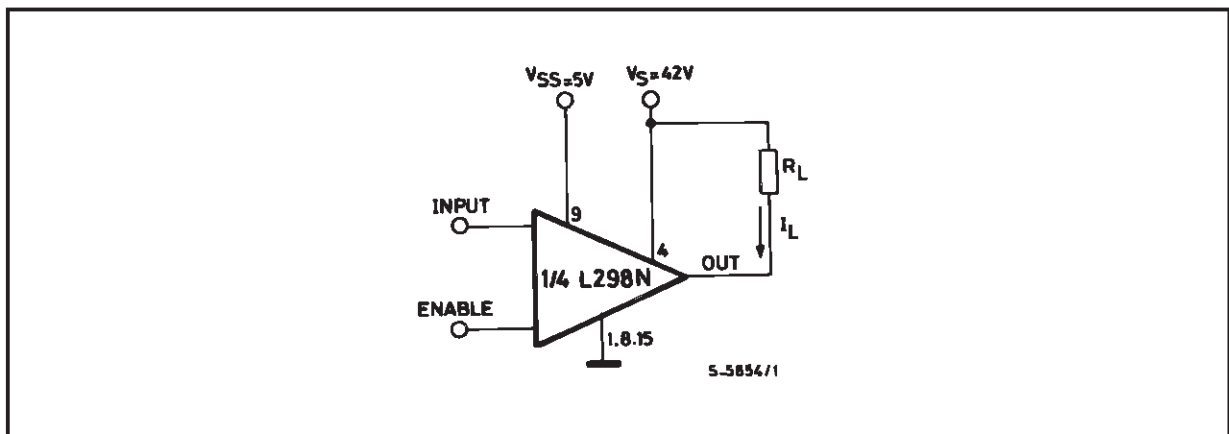


Figure 4 : Switching Times Test Circuits.



Note : For INPUT Switching, set EN = H
For ENABLE Switching, set IN = L

Figure 5 : Sink Current Delay Times vs. Input 0 V Enable Switching.

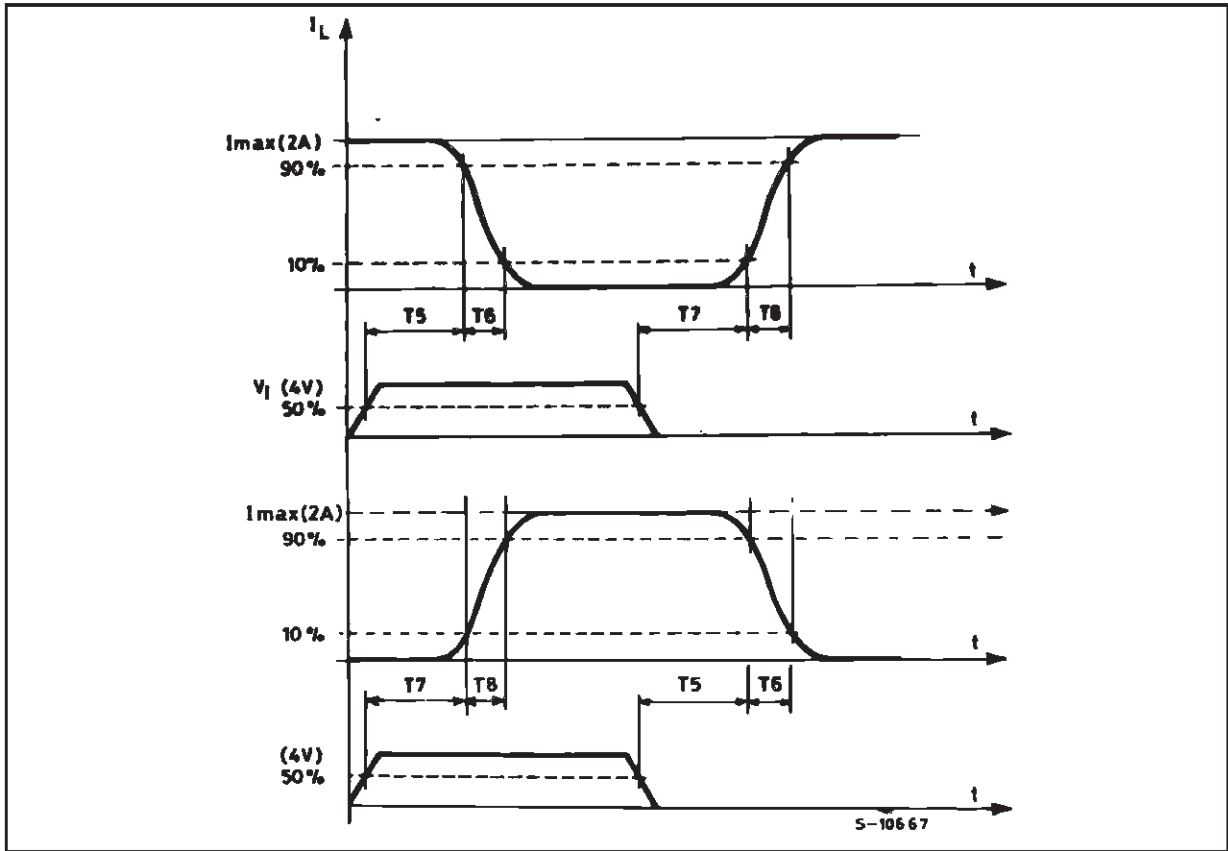


Figure 6 : Bidirectional DC Motor Control.

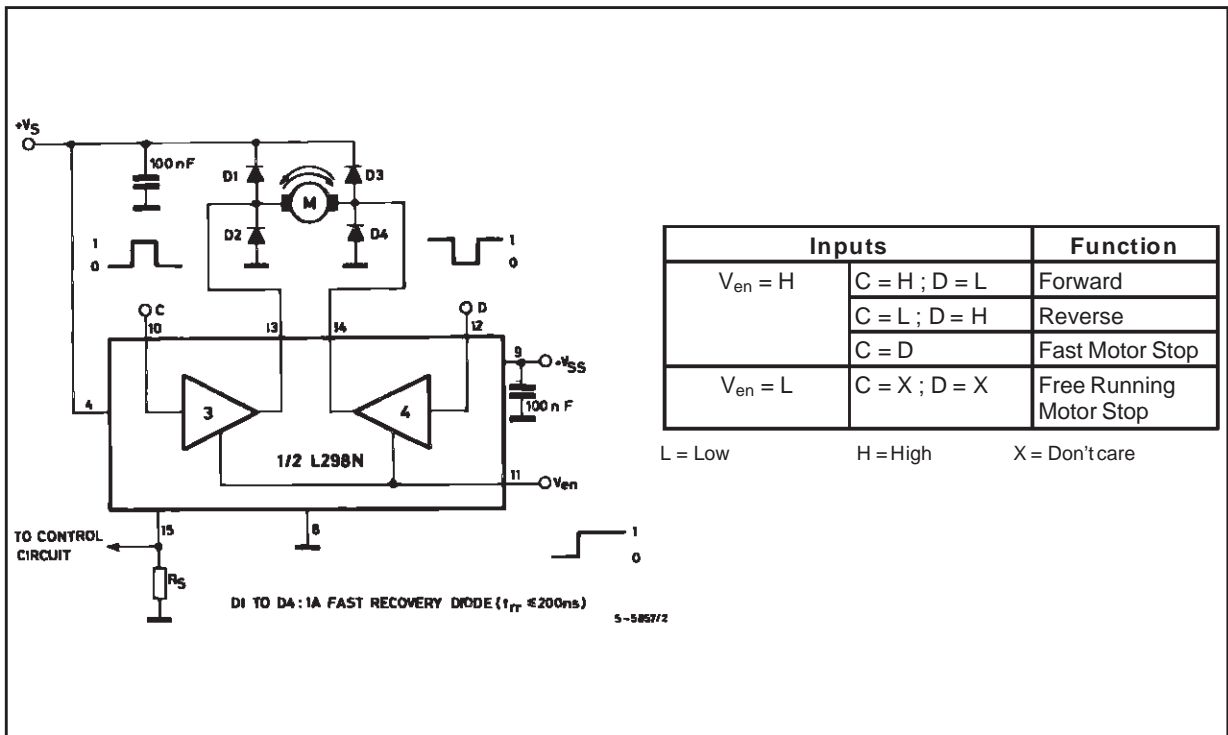
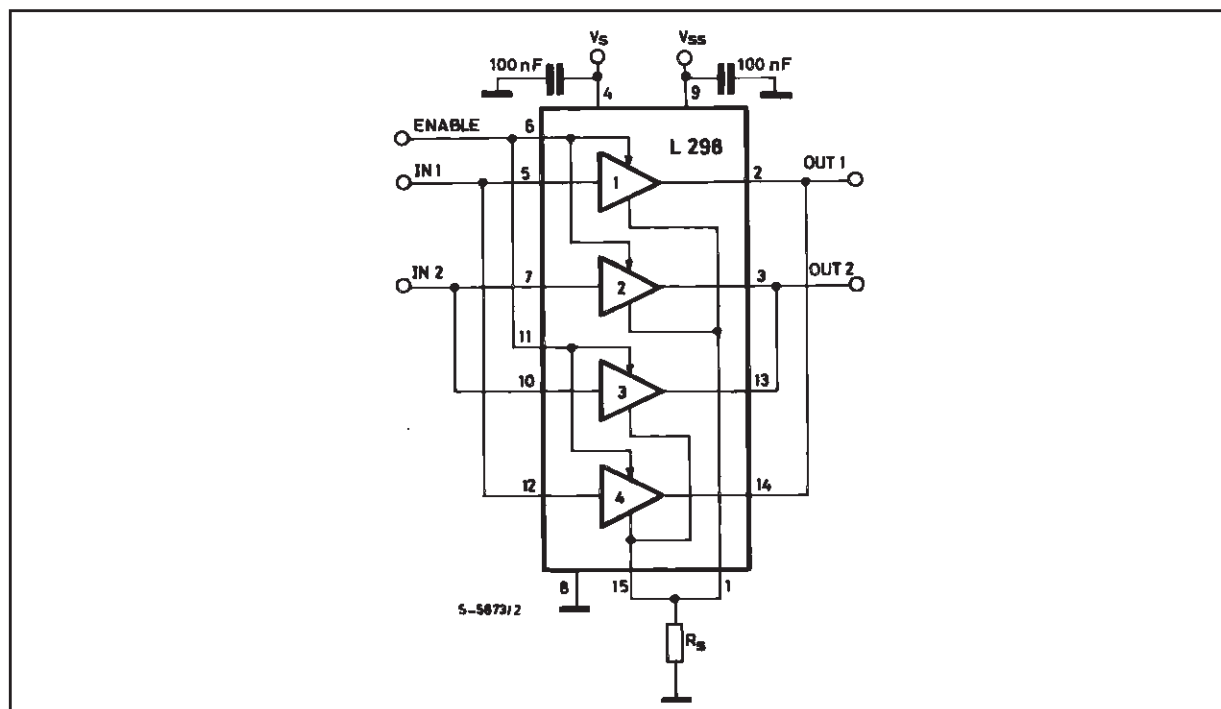


Figure 7 : For higher currents, outputs can be paralleled. Take care to parallel channel 1 with channel 4 and channel 2 with channel 3.



APPLICATION INFORMATION (Refer to the block diagram)

1.1. POWER OUTPUT STAGE

The L298 integrates two power output stages (A; B). The power output stage is a bridge configuration and its outputs can drive an inductive load in common or differential mode, depending on the state of the inputs. The current that flows through the load comes out from the bridge at the sense output: an external resistor (R_{SA} ; R_{SB}) allows to detect the intensity of this current.

1.2. INPUT STAGE

Each bridge is driven by means of four gates the input of which are In_1 ; In_2 ; EnA and In_3 ; In_4 ; EnB . The In inputs set the bridge state when The En input is high; a low state of the En input inhibits the bridge. All the inputs are TTL compatible.

2. SUGGESTIONS

A non inductive capacitor, usually of 100 nF, must be foreseen between both V_s and V_{ss} , to ground, as near as possible to GND pin. When the large capacitor of the power supply is too far from the IC, a second smaller one must be foreseen near the L298.

The sense resistor, not of a wire wound type, must be grounded near the negative pole of V_s that must be near the GND pin of the I.C.

Each input must be connected to the source of the driving signals by means of a very short path.

Turn-On and Turn-Off : Before to Turn-ON the Supply Voltage and before to Turn it OFF, the Enable input must be driven to the Low state.

3. APPLICATIONS

Fig 6 shows a bidirectional DC motor control Schematic Diagram for which only one bridge is needed. The external bridge of diodes D1 to D4 is made by four fast recovery elements ($t_{tr} \leq 200$ nsec) that must be chosen of a V_F as low as possible at the worst case of the load current.

The sense output voltage can be used to control the current amplitude by chopping the inputs, or to provide overcurrent protection by switching low the enable input.

The brake function (Fast motor stop) requires that the Absolute Maximum Rating of 2 Amps must never be overcome.

When the repetitive peak current needed from the load is higher than 2 Amps, a paralleled configuration can be chosen (See Fig.7).

An external bridge of diodes are required when inductive loads are driven and when the inputs of the IC are chopped; Schottky diodes would be preferred.

This solution can drive until 3 Amps In DC operation and until 3.5 Amps of a repetitive peak current.

On Fig 8 it is shown the driving of a two phase bipolar stepper motor ; the needed signals to drive the inputs of the L298 are generated, in this example, from the IC L297.

Fig 9 shows an example of P.C.B. designed for the application of Fig 8.

Figure 8 : Two Phase Bipolar Stepper Motor Circuit.

This circuit drives bipolar stepper motors with winding currents up to 2 A. The diodes are fast 2 A types.

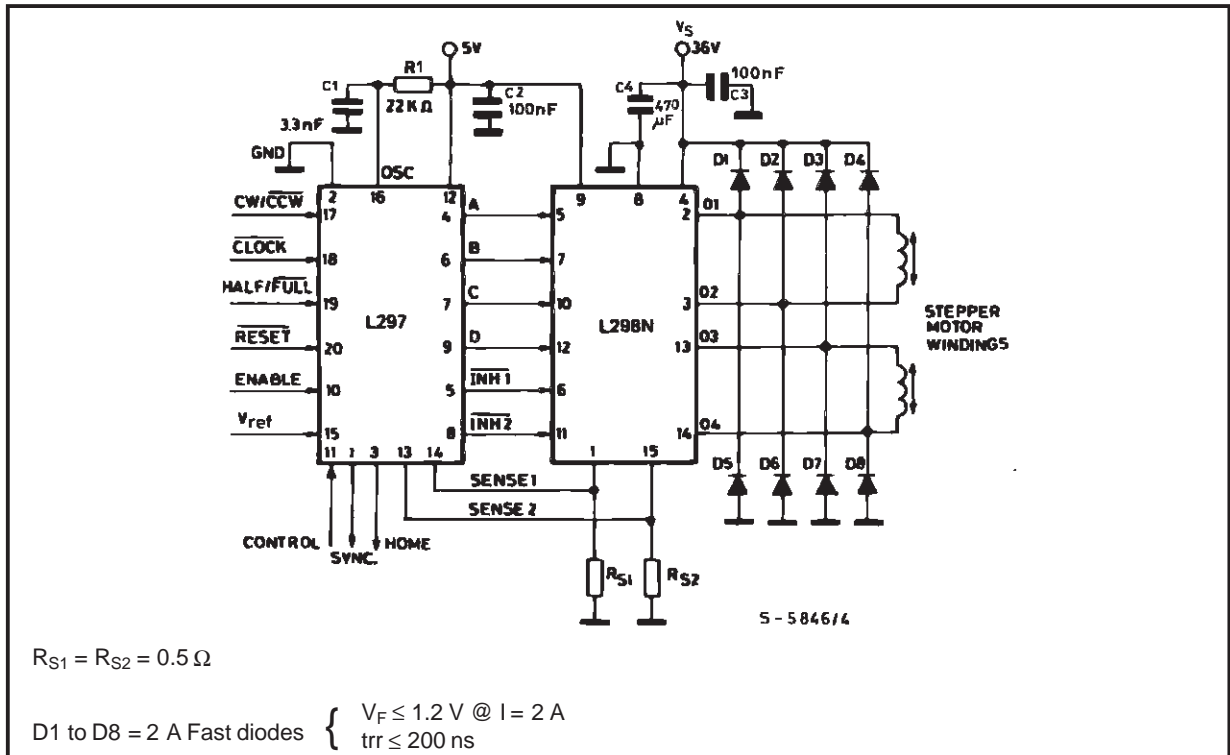


Fig 10 shows a second two phase bipolar stepper motor control circuit where the current is controlled by the I.C. L6506.



Terminal Voltage $\pm 5V$, 32 Taps

X9313

E²POT™ Nonvolatile Digital Potentiometer

FEATURES

- **Low Power CMOS**
 - $V_{CC} = 3V$ to $5.5V$
 - Active Current, $3mA$ Max
 - Standby Current, $500\mu A$ Max
- **31 Resistive Elements**
 - Temperature Compensated
 - $\pm 20\%$ End to End Resistance Range
 - $-5V$ to $+5V$ Range
- **32 Wiper Tap Points**
 - Wiper Positioned via Three-Wire Interface
 - Similar to TTL Up/Down Counter
 - Wiper Position Stored in Nonvolatile Memory and Recalled on Power-Up
- **100 Year Wiper Position Data Retention**
- **X9313Z = $1K\Omega$**
- **X9313W = $10K\Omega$**
- **Packages**
 - 8-Lead MSOP
 - 8-Lead PDIP
 - 8-Lead SOIC

DESCRIPTION

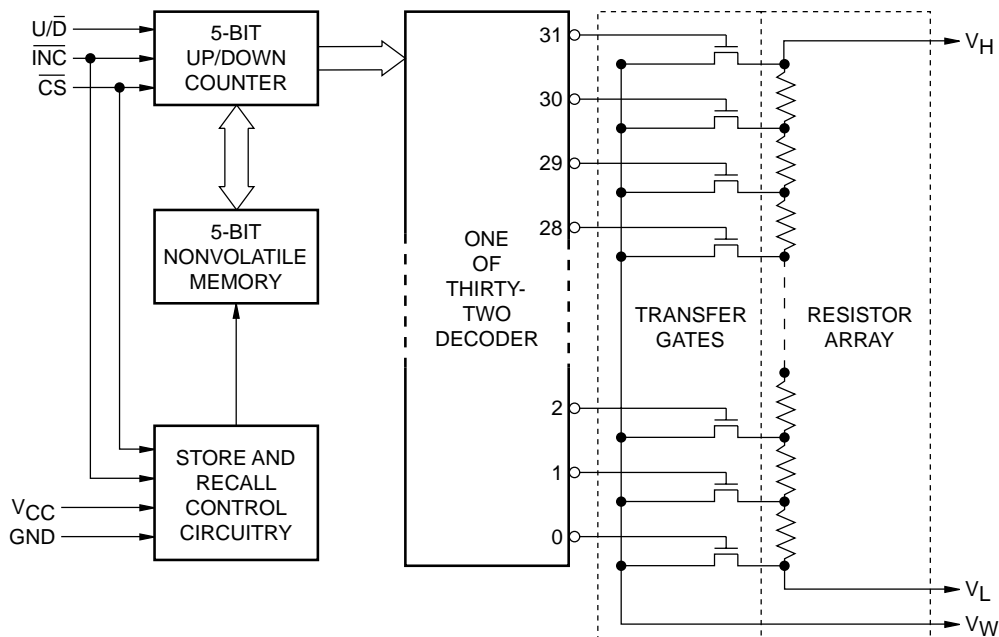
The Xicor X9313 is a solid state nonvolatile potentiometer and is ideal for digitally controlled resistance trimming.

The X9313 is a resistor array composed of 31 resistive elements. Between each element and at either end are tap points accessible to the wiper element. The position of the wiper element is controlled by the \overline{CS} , U/\overline{D} , and \overline{INC} inputs. The position of the wiper can be stored in nonvolatile memory and then be recalled upon a subsequent power-up operation.

The resolution of the X9313 is equal to the maximum resistance value divided by 31. As an example, for the X9313W ($10K\Omega$) each tap point represents 323Ω .

All Xicor nonvolatile memories are designed and tested for applications requiring extended endurance and data retention.

FUNCTIONAL DIAGRAM



3866 FHD F01

E²POT™ is a trademark of Xicor, Inc.

X9313

PIN DESCRIPTIONS

V_H and V_L

The high (V_H) and low (V_L) terminals of the X9313 are equivalent to the fixed terminals of a mechanical potentiometer. The minimum voltage is $-5V$ and the maximum is $+5V$. It should be noted that the terminology of V_L and V_H references the relative position of the terminal in relation to wiper movement direction selected by the U/\bar{D} input and not the voltage potential on the terminal.

V_W

V_W is the wiper terminal, equivalent to the movable terminal of a mechanical potentiometer. The position of the wiper within the array is determined by the control inputs. The wiper terminal series resistance is typically 40Ω .

Up/Down (U/\bar{D})

The U/\bar{D} input controls the direction of the wiper movement and whether the counter is incremented or decremented.

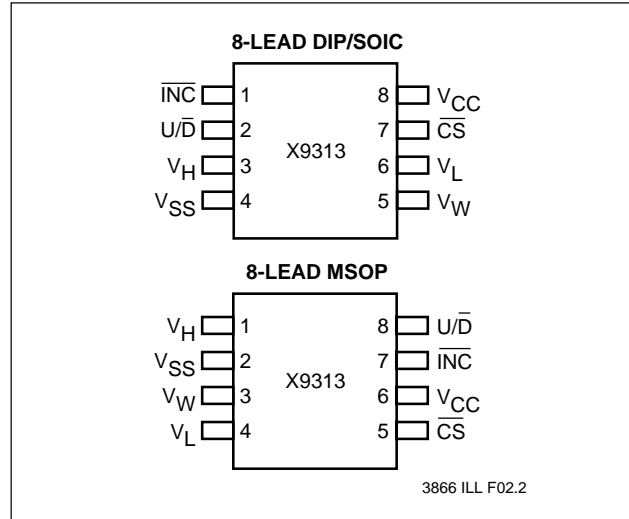
Increment (\bar{INC})

The \bar{INC} input is negative-edge triggered. Toggling \bar{INC} will move the wiper and either increment or decrement the counter in the direction indicated by the logic level on the U/\bar{D} input.

Chip Select (\bar{CS})

The device is selected when the \bar{CS} input is LOW. The current counter value is stored in nonvolatile memory when \bar{CS} is returned HIGH while the \bar{INC} input is also HIGH. After the store operation is complete the X9313 will be placed in the low power standby mode until the device is selected once again.

PIN CONFIGURATION



PIN NAMES

Symbol	Description
V_H	High Terminal
V_W	Wiper Terminal
V_L	Low Terminal
V_{SS}	Ground
V_{CC}	Supply Voltage
U/\bar{D}	Up/Down Input
\bar{INC}	Increment Input
\bar{CS}	Chip Select Input

3866 PGM T01

X9313

DEVICE OPERATION

There are three sections of the X9313: the input control, counter and decode section; the nonvolatile memory; and the resistor array. The input control section operates just like an up/down counter. The output of this counter is decoded to turn on a single electronic switch connecting a point on the resistor array to the wiper output. Under the proper conditions the contents of the counter can be stored in nonvolatile memory and retained for future use. The resistor array is comprised of 31 individual resistors connected in series. At either end of the array and between each resistor is an electronic switch that transfers the potential at that point to the wiper.

The \overline{INC} , U/\overline{D} and \overline{CS} inputs control the movement of the wiper along the resistor array. With \overline{CS} set LOW the X9313 is selected and enabled to respond to the U/\overline{D} and \overline{INC} inputs. HIGH to LOW transitions on \overline{INC} will increment or decrement (depending on the state of the U/\overline{D} input) a seven bit counter. The output of this counter is decoded to select one of thirty two wiper positions along the resistive array.

The wiper, when at either fixed terminal, acts like its mechanical equivalent and does not move beyond the last position. That is, the counter does not wrap around when clocked to either extreme.

The value of the counter is stored in nonvolatile memory whenever \overline{CS} transitions HIGH while the \overline{INC} input is also HIGH.

When the X9313 is powered-down, the last counter position stored will be maintained in the nonvolatile memory. When power is restored, the contents of the memory are recalled and the counter is reset to the value last stored.

Operation Notes

The system may select the X9313, move the wiper and deselect the device without having to store the latest wiper position in nonvolatile memory. The wiper movement is performed as described above; once the new position is reached, the system would keep \overline{INC} LOW while taking \overline{CS} HIGH. The new wiper position would be maintained until changed by the system or until a power-up/down cycle recalled the previously stored data.

This would allow the system to always power-up to a preset value stored in nonvolatile memory; then during system operation minor adjustments could be made. The adjustments might be based on user preference, system parameter changes due to temperature drift, etc...

The state of U/\overline{D} may be changed while \overline{CS} remains LOW. This allows the host system to enable the X9313 and then move the wiper up and down until the proper trim is attained.

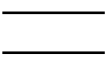


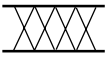
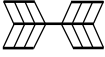
T_{IW}/R_{TOTAL}

The electronic switches on the X9313 operate in a "make before break" mode when the wiper changes tap positions. If the wiper is moved several positions multiple taps are connected to the wiper for t_{IW} (\overline{INC} to V_W change). The R_{TOTAL} value for the device can temporarily be reduced by a significant amount if the wiper is moved several positions.

R_{TOTAL} with V_{CC} Removed

The end to end resistance of the array will fluctuate once V_{CC} is removed.

SYMBOL TABLE

WAVEFORM	INPUTS	OUTPUTS
	Must be steady	Will be steady
	May change from LOW to HIGH	Will change from LOW to HIGH
	May change from HIGH to LOW	Will change from HIGH to LOW
	Don't Care: Changes Allowed	Changing: State Not Known
	N/A	Center Line is High Impedance

X9313

ABSOLUTE MAXIMUM RATINGS*

Temperature under Bias	-65°C to +135°C
Storage Temperature	-65°C to +150°C
Voltage on \overline{CS} , $\overline{IN\overline{C}}$, U/\overline{D} and V_{CC} with Respect to V_{SS}	-1V to +7V
Voltage on V_H and V_L Referenced to V_{SS} $\Delta V = V_H - V_L $	
X9313Z	4V
X9313W, X9313U, X9313T	10V
Lead Temperature (Soldering 10 seconds)	300°C
Wiper Current	±1mA

ANALOG CHARACTERISTICS

Electrical Characteristics

End-to-End Resistance Tolerance	±20%
Power Rating at 25°C	
X9313Z	16mW
X9313W	10mW
Wiper Current	±1mA Max.
Typical Wiper Resistance	40Ω at 1mA
Typical Noise	< -120dB/√Hz Ref: 1V

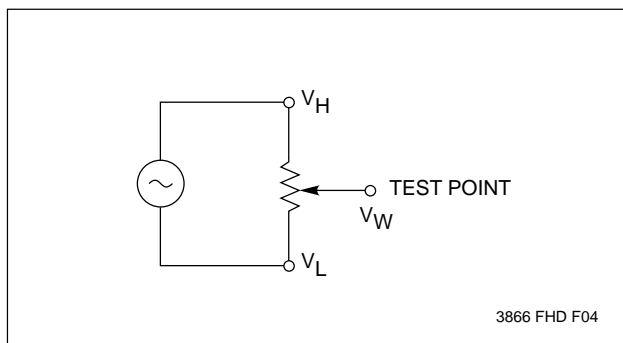
Resolution

Resistance	3%
------------------	----

Linearity

Absolute Linearity ⁽¹⁾	±1.0 MI ⁽²⁾
Relative Linearity ⁽³⁾	±0.2 MI ⁽²⁾

Test Circuit #1



*COMMENT

Stresses above those listed under “Absolute Maximum Ratings” may cause permanent damage to the device. This is a stress rating only and the functional operation of the device at these or any other conditions above those listed in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Temperature Coefficient

(-40°C to +85°C)	
X9313Z	+600 ppm/°C Typical
X9313W, X9313U, X9313T	+300 ppm/°C Typical
Ratiometric Temperature Coefficient	±20 ppm

Wiper Adjustability

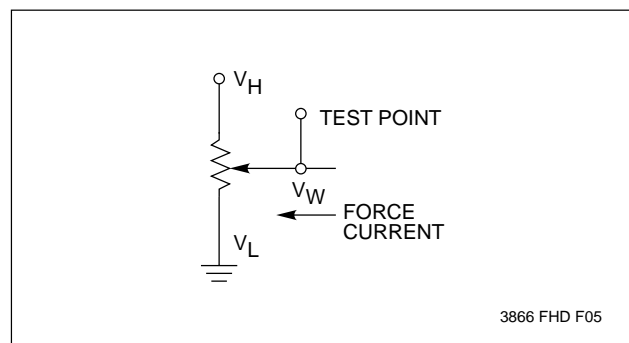
Unlimited Wiper Adjustment (Non-Store operation)	
Wiper Position Store Operations	10,000 Data Changes

Physical Characteristics

Marking Includes

- Manufacturer's Trademark
- Resistance Value or Code
- Date Code

Test Circuit #2



- Notes:** (1) Absolute Linearity is utilized to determine actual wiper voltage versus expected voltage = $(V_{W(n)}(\text{actual}) - V_{W(n)}(\text{expected})) = \pm 1 \text{ MI}$ Maximum.
 (2) 1 MI = Minimum Increment = $R_{TOT}/31$.
 (3) Relative Linearity is a measure of the error in step size between taps = $V_{W(n+1)} - [V_{W(n)} + \text{MI}] = +0.2 \text{ MI}$.

X9313

RECOMMENDED OPERATING CONDITIONS

Temperature	Min.	Max.
Commercial	0°C	+70°C
Industrial	-40°C	+85°C
Military	-55°C	+125°C

3866 PGM T03.1

Supply Voltage	Limits
X9313	5V ±10%
X9313-3	3V to 5.5V

3866 PGM T04.1

D.C. OPERATING CHARACTERISTICS (Over recommended operating conditions unless otherwise specified.)

Symbol	Parameter	Limits			Units	Test Conditions
		Min.	Typ. ⁽⁴⁾	Max.		
I _{CC}	V _{CC} Active Current		1	3	mA	$\overline{CS} = V_{IL}$, $U/\overline{D} = V_{IL}$ or V_{IH} and $\overline{INC} = 0.4V/2.4V$ @ max. t_{CYC}
I _{SB}	Standby Supply Current		200	500	μA	$\overline{CS} = V_{CC} - 0.3V$, U/\overline{D} and $\overline{INC} = V_{SS}$ or $V_{CC} - 0.3V$
I _{LI}	\overline{CS} , \overline{INC} , U/\overline{D} Input Leakage Current			±10	μA	$V_{IN} = V_{SS}$ to V_{CC}
V _{IH}	\overline{CS} , \overline{INC} , U/\overline{D} Input HIGH Voltage	2		V _{CC} + 1	V	
V _{IL}	\overline{CS} , \overline{INC} , U/\overline{D} Input LOW Voltage	-1		0.8	V	
R _W	Wiper Resistance		40	100	Ω	Max. Wiper Current ±1mA
V _{VH}	VH Terminal Voltage	-5		+5	V	
V _{VL}	VL Terminal Voltage	-5		+5	V	
C _{IN} ⁽⁵⁾	\overline{CS} , \overline{INC} , U/\overline{D} Input Capacitance			10	pF	$V_{CC} = 5V$, $V_{IN} = V_{SS}$, $T_A = 25^\circ C$, $f = 1MHz$

3866 PGM T05.3

STANDARD PARTS

Part Number	Maximum Resistance	Wiper Increments	Minimum Resistance
X9313Z	1KΩ	32.3Ω	40Ω
X9313W	10KΩ	323Ω	40Ω
X9313U	50KΩ	2381Ω	40Ω
X9313T	100KΩ	3226Ω	40Ω

3866 PGM T08.1

Notes: (4) Typical values are for $T_A = 25^\circ C$ and nominal supply voltage.

(5) This parameter is periodically sampled and not 100% tested.

X9313

A.C. CONDITIONS OF TEST

Input Pulse Levels	0V to 3V
Input Rise and Fall Times	10ns
Input Reference Levels	1.5V

3866 PGM T05.1

MODE SELECTION

\overline{CS}	\overline{INC}	U/\overline{D}	Mode
L	\downarrow	H	Wiper Up
L	\downarrow	L	Wiper Down
f	H	X	Store Wiper Position
H	X	X	Standby
f	L	X	No Store, Return to Standby

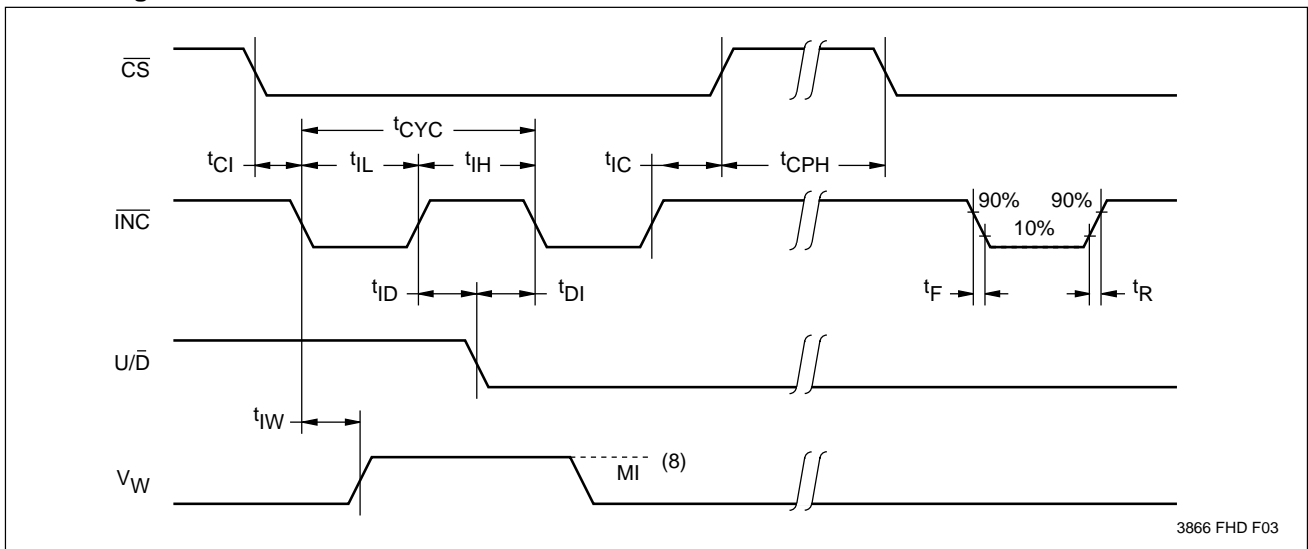
3866 PGM T06

A.C. OPERATING CHARACTERISTICS (Over recommended operating conditions unless otherwise specified)

Symbol	Parameter	Limits			Units
		Min.	Typ.(6)	Max.	
t_{CI}	\overline{CS} to \overline{INC} Setup	100			ns
t_{ID}	\overline{INC} HIGH to U/\overline{D} Change	100			ns
t_{DI}	U/\overline{D} to \overline{INC} Setup	2.9			μ s
t_{IL}	\overline{INC} LOW Period	1			μ s
t_{IH}	\overline{INC} HIGH Period	1			μ s
t_{IC}	\overline{INC} Inactive to \overline{CS} Inactive	1			μ s
t_{CPH}	\overline{CS} Deselect Time	20			ms
t_{IW}	\overline{INC} to V_W Change		100	500	μ s
t_{CYC}	\overline{INC} Cycle Time	4			μ s
$t_R, t_F^{(7)}$	\overline{INC} Input Rise and Fall Time			500	μ s
$t_{PU}^{(7)}$	Power up to Wiper Stable			500	μ s
$t_R V_{CC}^{(7)}$	V_{CC} Power-up Rate	0.2		50	mV/ μ s

3866 PGM T07.3

A.C. Timing



3866 FHD F03

- Notes:** (6) Typical values are for $T_A = 25^\circ\text{C}$ and nominal supply voltage.
 (7) This parameter is periodically sampled and not 100% tested.
 (8) MI in the A.C. timing diagram refers to the minimum incremental change in the V_W output due to a change in the wiper position.

LM555/LM555C Timer

General Description

The LM555 is a highly stable device for generating accurate time delays or oscillation. Additional terminals are provided for triggering or resetting if desired. In the time delay mode of operation, the time is precisely controlled by one external resistor and capacitor. For astable operation as an oscillator, the free running frequency and duty cycle are accurately controlled with two external resistors and one capacitor. The circuit may be triggered and reset on falling waveforms, and the output circuit can source or sink up to 200 mA or drive TTL circuits.

- Adjustable duty cycle
- Output can source or sink 200 mA
- Output and supply TTL compatible
- Temperature stability better than 0.005% per °C
- Normally on and normally off output

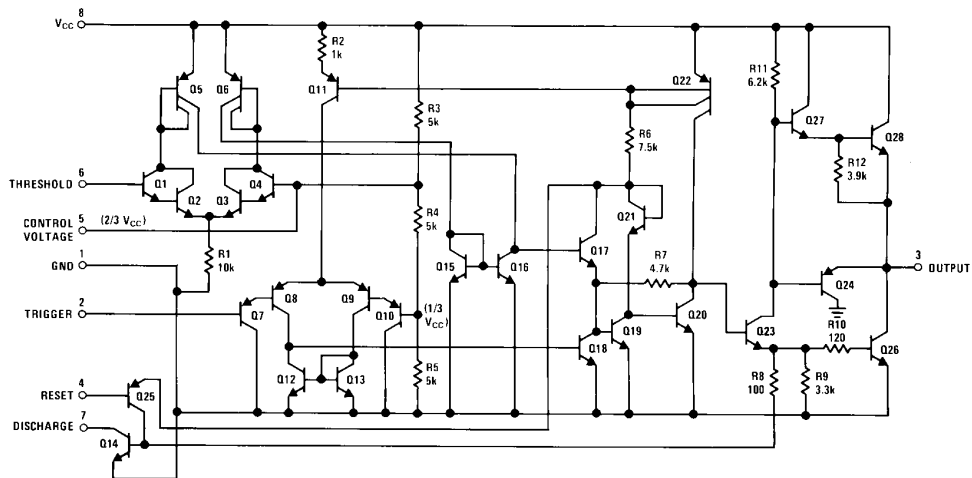
Applications

- Precision timing
- Pulse generation
- Sequential timing
- Time delay generation
- Pulse width modulation
- Pulse position modulation
- Linear ramp generator

Features

- Direct replacement for SE555/NE555
- Timing from microseconds through hours
- Operates in both astable and monostable modes

Schematic Diagram



TL/H/7851-1

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	+ 18V
Power Dissipation (Note 1)	
LM555H, LM555CH	760 mW
LM555, LM555CN	1180 mW
Operating Temperature Ranges	
LM555C	0°C to + 70°C
LM555	-55°C to + 125°C

Storage Temperature Range	-65°C to + 150°C
Soldering Information	
Dual-In-Line Package	
Soldering (10 Seconds)	260°C
Small Outline Package	
Vapor Phase (60 Seconds)	215°C
Infrared (15 Seconds)	220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

Electrical Characteristics (T_A = 25°C, V_{CC} = +5V to +15V, unless otherwise specified)

Parameter	Conditions	Limits						Units
		LM555			LM555C			
		Min	Typ	Max	Min	Typ	Max	
Supply Voltage		4.5		18	4.5		16	V
Supply Current	V _{CC} = 5V, R _L = ∞ V _{CC} = 15V, R _L = ∞ (Low State) (Note 2)		3 10	5 12		3 10	6 15	mA mA
Timing Error, Monostable								
Initial Accuracy	R _A = 1k to 100 kΩ, C = 0.1 μF, (Note 3)		0.5			1		%
Drift with Temperature			30			50		ppm/°C
Accuracy over Temperature			1.5			1.5		%
Drift with Supply			0.05			0.1		%/V
Timing Error, Astable								
Initial Accuracy	R _A , R _B = 1k to 100 kΩ, C = 0.1 μF, (Note 3)		1.5			2.25		%
Drift with Temperature			90			150		ppm/°C
Accuracy over Temperature			2.5			3.0		%
Drift with Supply			0.15			0.30		%/V
Threshold Voltage			0.667			0.667		x V _{CC}
Trigger Voltage	V _{CC} = 15V V _{CC} = 5V	4.8 1.45	5 1.67	5.2 1.9		5 1.67		V V
Trigger Current			0.01	0.5		0.5	0.9	μA
Reset Voltage		0.4	0.5	1	0.4	0.5	1	V
Reset Current			0.1	0.4		0.1	0.4	mA
Threshold Current	(Note 4)		0.1	0.25		0.1	0.25	μA
Control Voltage Level	V _{CC} = 15V V _{CC} = 5V	9.6 2.9	10 3.33	10.4 3.8	9 2.6	10 3.33	11 4	V V
Pin 7 Leakage Output High			1	100		1	100	nA
Pin 7 Sat (Note 5)								
Output Low	V _{CC} = 15V, I ₇ = 15 mA		150			180		mV
Output Low	V _{CC} = 4.5V, I ₇ = 4.5 mA		70	100		80	200	mV

Electrical Characteristics $T_A = 25^\circ\text{C}$, $V_{CC} = +5\text{V}$ to $+15\text{V}$, (unless otherwise specified) (Continued)

Parameter	Conditions	Limits						Units
		LM555			LM555C			
		Min	Typ	Max	Min	Typ	Max	
Output Voltage Drop (Low)	$V_{CC} = 15\text{V}$		0.1	0.15		0.1	0.25	V
	$I_{SINK} = 10\text{ mA}$		0.4	0.5		0.4	0.75	V
	$I_{SINK} = 50\text{ mA}$		2	2.2		2	2.5	V
	$I_{SINK} = 100\text{ mA}$		2.5			2.5		V
	$I_{SINK} = 200\text{ mA}$		0.1	0.25		0.25	0.35	V
Output Voltage Drop (High)	$V_{CC} = 5\text{V}$							V
	$I_{SOURCE} = 8\text{ mA}$							V
	$I_{SOURCE} = 5\text{ mA}$							V
Output Voltage Drop (High)	$I_{SOURCE} = 200\text{ mA}$, $V_{CC} = 15\text{V}$	13	12.5		12.75	12.5		V
	$I_{SOURCE} = 100\text{ mA}$, $V_{CC} = 15\text{V}$	3	13.3		2.75	13.3		V
	$V_{CC} = 5\text{V}$		3.3			3.3		V
Rise Time of Output			100			100		ns
Fall Time of Output			100			100		ns

Note 1: For operating at elevated temperatures the device must be derated above 25°C based on a $+150^\circ\text{C}$ maximum junction temperature and a thermal resistance of $164^\circ\text{C}/\text{w}$ (T0-5), $106^\circ\text{C}/\text{w}$ (DIP) and $170^\circ\text{C}/\text{w}$ (S0-8) junction to ambient.

Note 2: Supply current when output high typically 1 mA less at $V_{CC} = 5\text{V}$.

Note 3: Tested at $V_{CC} = 5\text{V}$ and $V_{CC} = 15\text{V}$.

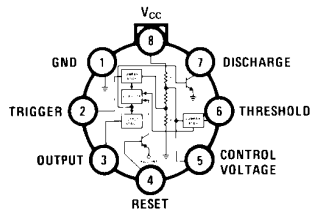
Note 4: This will determine the maximum value of $R_A + R_B$ for 15V operation. The maximum total ($R_A + R_B$) is 20 M Ω .

Note 5: No protection against excessive pin 7 current is necessary providing the package dissipation rating will not be exceeded.

Note 6: Refer to RETS555X drawing of military LM555H and LM555J versions for specifications.

Connection Diagrams

Metal Can Package

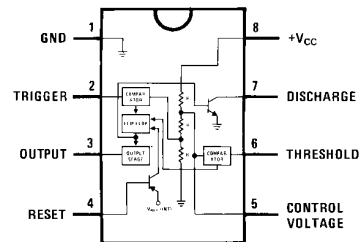


Top View

Order Number LM555H or LM555CH
See NS Package Number H08C

TL/H/7851-2

Dual-In-Line and Small Outline Packages



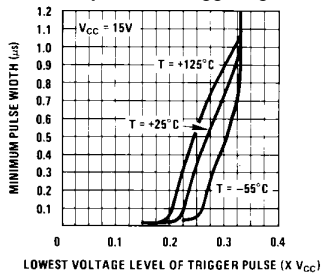
Top View

Order Number LM555J, LM555CJ,
LM555CM or LM555CN
See NS Package Number J08A, M08A or N08E

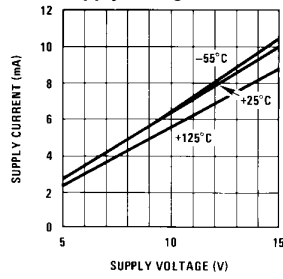
TL/H/7851-3

Typical Performance Characteristics

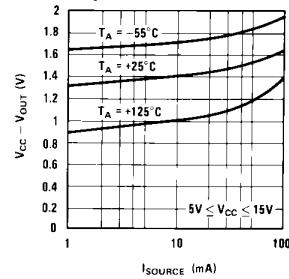
Minimum Pulse Width Required for Triggering



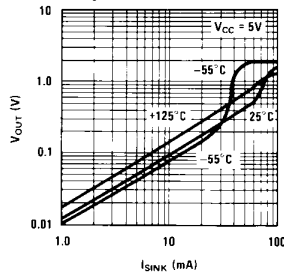
Supply Current vs Supply Voltage



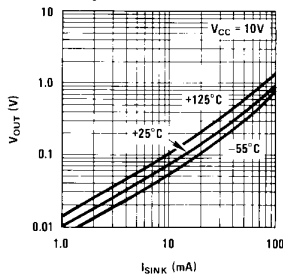
High Output Voltage vs Output Source Current



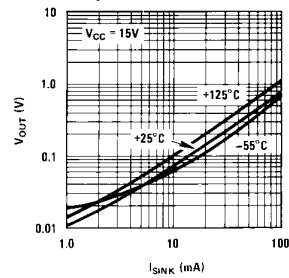
Low Output Voltage vs Output Sink Current



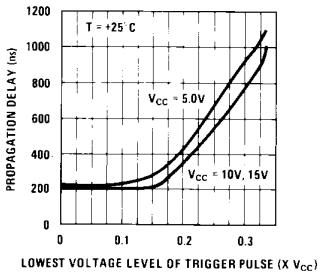
Low Output Voltage vs Output Sink Current



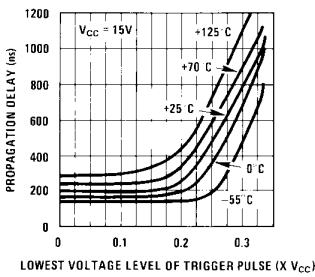
Low Output Voltage vs Output Sink Current



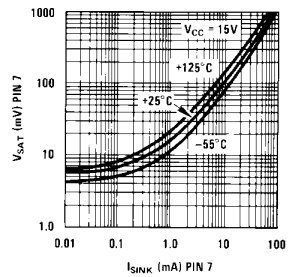
Output Propagation Delay vs Voltage Level of Trigger Pulse



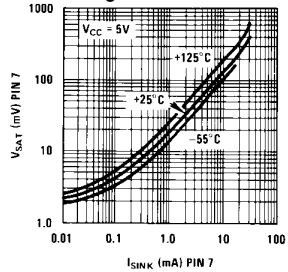
Output Propagation Delay vs Voltage Level of Trigger Pulse



Discharge Transistor (Pin 7) Voltage vs Sink Current



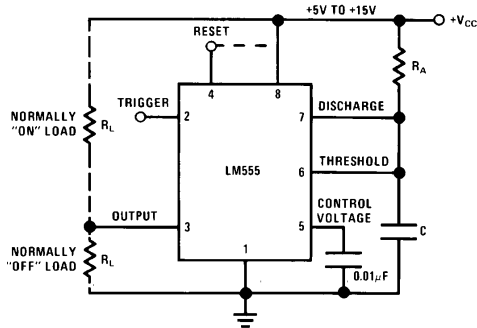
Discharge Transistor (Pin 7) Voltage vs Sink Current



Applications Information

MONOSTABLE OPERATION

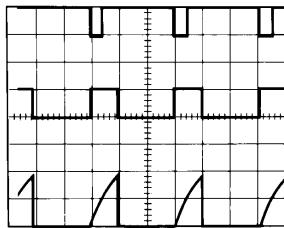
In this mode of operation, the timer functions as a one-shot (Figure 1). The external capacitor is initially held discharged by a transistor inside the timer. Upon application of a negative trigger pulse of less than $1/3 V_{CC}$ to pin 2, the flip-flop is set which both releases the short circuit across the capacitor and drives the output high.



TL/H/7851-5

FIGURE 1. Monostable

The voltage across the capacitor then increases exponentially for a period of $t = 1.1 R_A C$, at the end of which time the voltage equals $2/3 V_{CC}$. The comparator then resets the flip-flop which in turn discharges the capacitor and drives the output to its low state. Figure 2 shows the waveforms generated in this mode of operation. Since the charge and the threshold level of the comparator are both directly proportional to supply voltage, the timing internal is independent of supply.



TL/H/7851-6

$V_{CC} = 5V$
 TIME = 0.1 ms/DIV.
 $R_A = 9.1 k\Omega$
 $C = 0.01 \mu F$

Top Trace: Input 5V/Div.
 Middle Trace: Output 5V/Div.
 Bottom Trace: Capacitor Voltage 2V/Div.

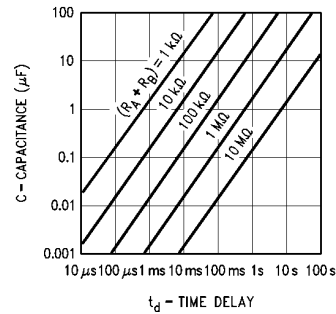
FIGURE 2. Monostable Waveforms

During the timing cycle when the output is high, the further application of a trigger pulse will not effect the circuit so long as the trigger input is returned high at least $10 \mu s$ before the end of the timing interval. However the circuit can be reset during this time by the application of a negative pulse to the reset terminal (pin 4). The output will then remain in the low state until a trigger pulse is again applied.

When the reset function is not in use, it is recommended that it be connected to V_{CC} to avoid any possibility of false triggering.

Figure 3 is a nomograph for easy determination of R, C values for various time delays.

NOTE: In monostable operation, the trigger should be driven high before the end of timing cycle.

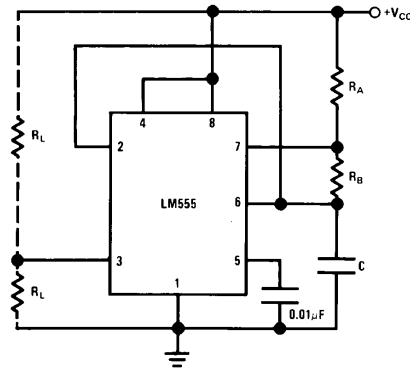


TL/H/7851-7

FIGURE 3. Time Delay

ASTABLE OPERATION

If the circuit is connected as shown in Figure 4 (pins 2 and 6 connected) it will trigger itself and free run as a multivibrator. The external capacitor charges through $R_A + R_B$ and discharges through R_B . Thus the duty cycle may be precisely set by the ratio of these two resistors.



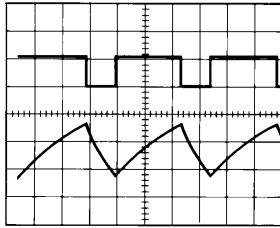
TL/H/7851-8

FIGURE 4. Astable

In this mode of operation, the capacitor charges and discharges between $1/3 V_{CC}$ and $2/3 V_{CC}$. As in the triggered mode, the charge and discharge times, and therefore the frequency are independent of the supply voltage.

Applications Information (Continued)

Figure 5 shows the waveforms generated in this mode of operation.



TL/H/7851-9

$V_{CC} = 5V$
 TIME = 20 μs /DIV.
 $R_A = 3.9 k\Omega$
 $R_B = 3 k\Omega$
 $C = 0.01 \mu F$

Top Trace: Output 5V/Div.
 Bottom Trace: Capacitor Voltage 1V/Div.

FIGURE 5. Astable Waveforms

The charge time (output high) is given by:

$$t_1 = 0.693 (R_A + R_B) C$$

And the discharge time (output low) by:

$$t_2 = 0.693 (R_B) C$$

Thus the total period is:

$$T = t_1 + t_2 = 0.693 (R_A + 2R_B) C$$

The frequency of oscillation is:

$$f = \frac{1}{T} = \frac{1.44}{(R_A + 2R_B) C}$$

Figure 6 may be used for quick determination of these RC values.

The duty cycle is: $D = \frac{R_B}{R_A + 2R_B}$

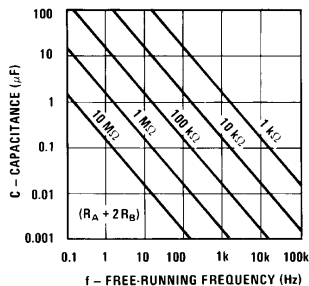
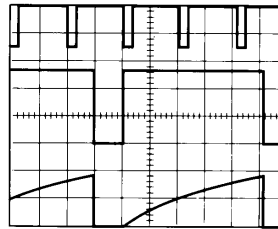


FIGURE 6. Free Running Frequency

FREQUENCY DIVIDER

The monostable circuit of Figure 1 can be used as a frequency divider by adjusting the length of the timing cycle. Figure 7 shows the waveforms generated in a divide by three circuit.



TL/H/7851-11

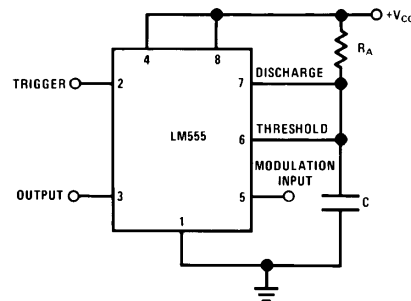
$V_{CC} = 5V$
 TIME = 20 μs /DIV.
 $R_A = 9.1 k\Omega$
 $C = 0.01 \mu F$

Top Trace: Input 4V/Div.
 Middle Trace: Output 2V/Div.
 Bottom Trace: Capacitor 2V/Div.

FIGURE 7. Frequency Divider

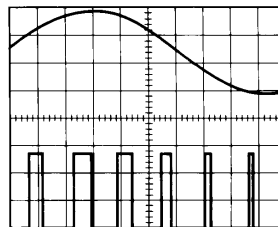
PULSE WIDTH MODULATOR

When the timer is connected in the monostable mode and triggered with a continuous pulse train, the output pulse width can be modulated by a signal applied to pin 5. Figure 8 shows the circuit, and in Figure 9 are some waveform examples.



TL/H/7851-12

FIGURE 8. Pulse Width Modulator



TL/H/7851-13

$V_{CC} = 5V$
 TIME = 0.2 ms/DIV.
 $R_A = 9.1 k\Omega$
 $C = 0.01 \mu F$

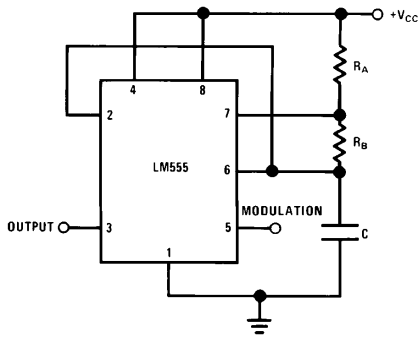
Top Trace: Modulation 1V/Div.
 Bottom Trace: Output Voltage 2V/Div.

FIGURE 9. Pulse Width Modulator

PULSE POSITION MODULATOR

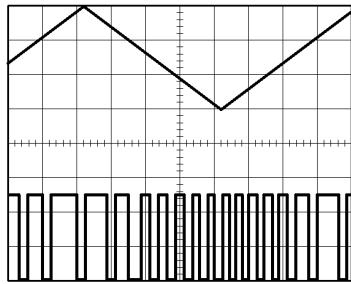
This application uses the timer connected for astable operation, as in Figure 10, with a modulating signal again applied to the control voltage terminal. The pulse position varies with the modulating signal, since the threshold voltage and hence the time delay is varied. Figure 11 shows the waveforms generated for a triangle wave modulation signal.

Applications Information (Continued)



TL/H/7851-14

FIGURE 10. Pulse Position Modulator



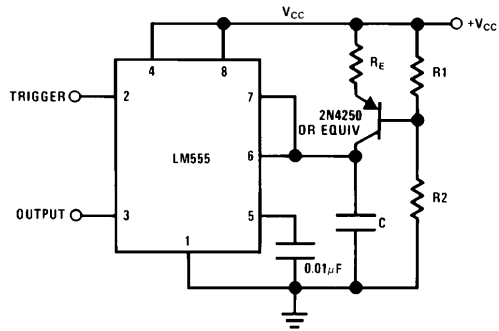
TL/H/7851-15

$V_{CC} = 5V$
 TIME = 0.1 ms/DIV. Top Trace: Modulation Input 1V/Div.
 $R_A = 3.9 k\Omega$ Bottom Trace: Output 2V/Div.
 $R_B = 3 k\Omega$
 $C = 0.01 \mu F$

FIGURE 11. Pulse Position Modulator

LINEAR RAMP

When the pullup resistor, R_A , in the monostable circuit is replaced by a constant current source, a linear ramp is generated. *Figure 12* shows a circuit configuration that will perform this function.



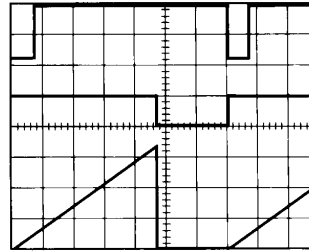
TL/H/7851-16

FIGURE 12

Figure 13 shows waveforms generated by the linear ramp. The time interval is given by:

$$T = \frac{2/3 V_{CC} R_E (R_1 + R_2) C}{R_1 V_{CC} - V_{BE} (R_1 + R_2)}$$

$$V_{BE} \approx 0.6V$$



TL/H/7851-17

$V_{CC} = 5V$ Top Trace: Input 3V/Div.
 TIME = 20 μs /DIV. Middle Trace: Output 5V/Div.
 $R_1 = 47 k\Omega$ Bottom Trace: Capacitor Voltage 1V/Div.
 $R_2 = 100 k\Omega$
 $R_E = 2.7 k\Omega$
 $C = 0.01 \mu F$

FIGURE 13. Linear Ramp

50% DUTY CYCLE OSCILLATOR

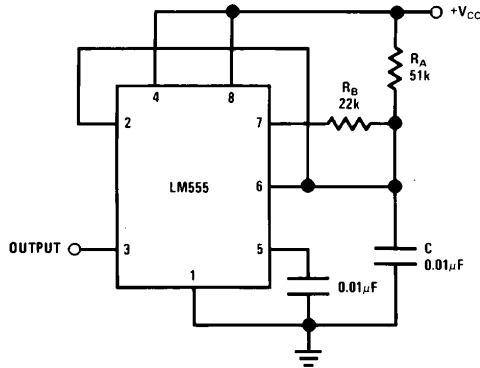
For a 50% duty cycle, the resistors R_A and R_B may be connected as in *Figure 14*. The time period for the out-

Applications Information (Continued)

put high is the same as previous, $t_1 = 0.693 R_A C$. For the output low it is $t_2 =$

$$\left[\frac{R_A R_B}{(R_A + R_B)} \right] C \ln \left[\frac{R_B - 2R_A}{2R_B - R_A} \right]$$

Thus the frequency of oscillation is $f = \frac{1}{t_1 + t_2}$



TL/H/7851-18

FIGURE 14. 50% Duty Cycle Oscillator

Note that this circuit will not oscillate if R_B is greater than $1/2 R_A$ because the junction of R_A and R_B cannot bring pin 2 down to $1/3 V_{CC}$ and trigger the lower comparator.

ADDITIONAL INFORMATION

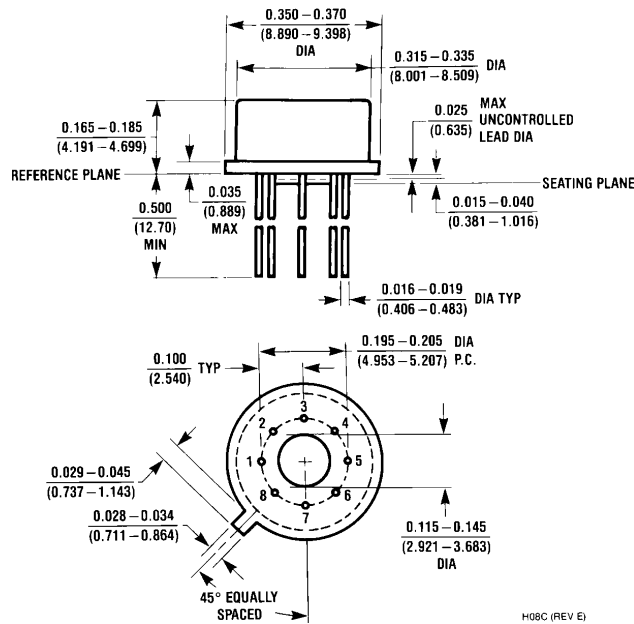
Adequate power supply bypassing is necessary to protect associated circuitry. Minimum recommended is $0.1 \mu\text{F}$ in parallel with $1 \mu\text{F}$ electrolytic.

Lower comparator storage time can be as long as $10 \mu\text{s}$ when pin 2 is driven fully to ground for triggering. This limits the monostable pulse width to $10 \mu\text{s}$ minimum.

Delay time reset to output is $0.47 \mu\text{s}$ typical. Minimum reset pulse width must be $0.3 \mu\text{s}$, typical.

Pin 7 current switches within 30 ns of the output (pin 3) voltage.

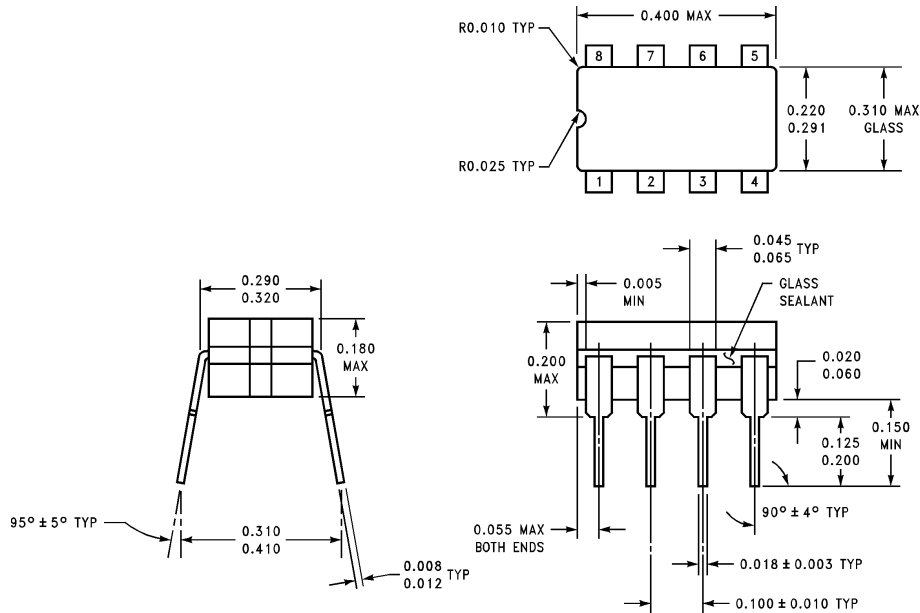
Physical Dimensions inches (millimeters)



Metal Can Package (H)
Order Number LM555H or LM555CH
NS Package Number H08C

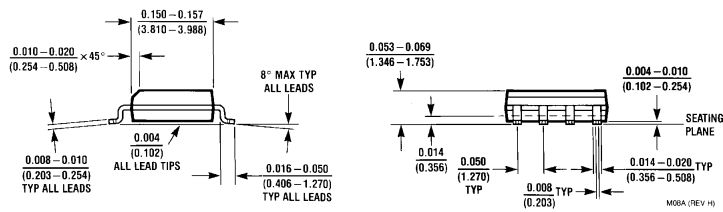
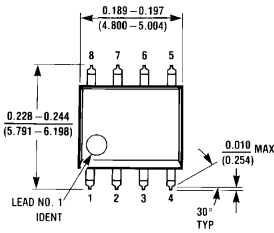
H08C (REV E)

Physical Dimensions inches (millimeters) (Continued)



Ceramic Dual-In-Line Package (J)
Order Number LM555J or LM555CJ
NS Package Number J08A

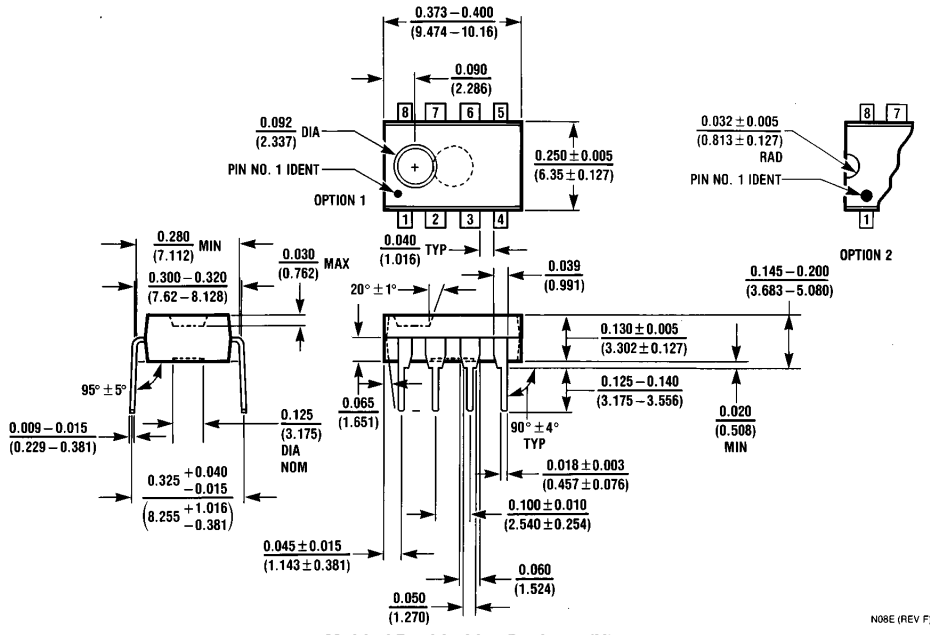
J08A (REV K)



Small Outline Package (M)
Order Number LM555CM
NS Package Number M08A

M08A (REV H)

Physical Dimensions inches (millimeters) (Continued)



Molded Dual-In-Line Package (N)
Order Number LM555CN
NS Package Number N08E

N08E (REV F)

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.



National Semiconductor Corporation
 1111 West Bardin Road
 Arlington, TX 76017
 Tel: 1(800) 272-9959
 Fax: 1(800) 737-7018

National Semiconductor Europe
 Fax: (+49) 0-180-530 85 86
 Email: cnjwge@tevm2.nsc.com
 Deutsch Tel: (+49) 0-180-530 85 85
 English Tel: (+49) 0-180-532 78 32
 Français Tel: (+49) 0-180-532 93 58
 Italiano Tel: (+49) 0-180-534 16 80

National Semiconductor Hong Kong Ltd.
 19th Floor, Straight Block,
 Ocean Centre, 5 Canton Rd.
 Tsimshatsui, Kowloon
 Hong Kong
 Tel: (852) 2737-1600
 Fax: (852) 2736-9960

National Semiconductor Japan Ltd.
 Tel: 81-043-299-2309
 Fax: 81-043-299-2408

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

Timer

NE/SA/SE555/SE555C

DESCRIPTION

The 555 monolithic timing circuit is a highly stable controller capable of producing accurate time delays, or oscillation. In the time delay mode of operation, the time is precisely controlled by one external resistor and capacitor. For a stable operation as an oscillator, the free running frequency and the duty cycle are both accurately controlled with two external resistors and one capacitor. The circuit may be triggered and reset on falling waveforms, and the output structure can source or sink up to 200mA.

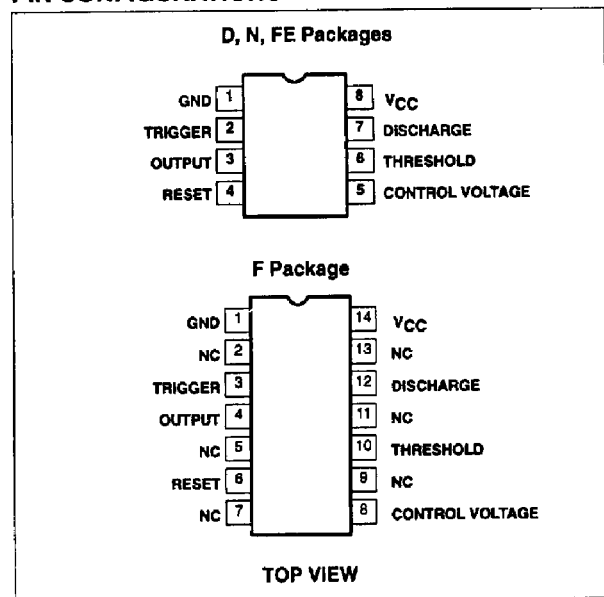
FEATURES

- Turn-off time less than 2µs
- Max. operating frequency greater than 500kHz
- Timing from microseconds to hours
- Operates in both astable and monostable modes
- High output current
- Adjustable duty cycle
- TTL compatible
- Temperature stability of 0.005% per °C

APPLICATIONS

- Precision timing
- Pulse generation
- Sequential timing
- Time delay generation
- Pulse width modulation

PIN CONFIGURATIONS



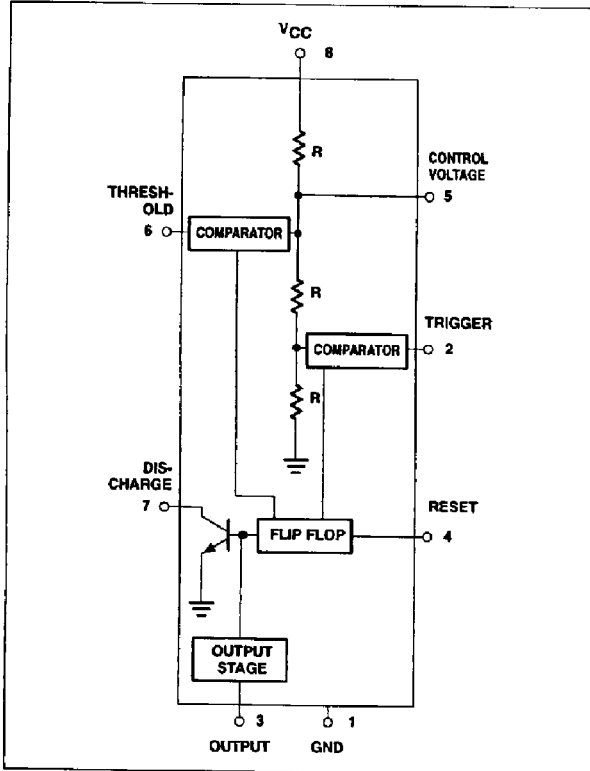
ORDERING INFORMATION

DESCRIPTION	TEMPERATURE RANGE	ORDER CODE	DWG #
8-Pin Plastic Small Outline (SO) Package	0 to +70°C	NE555D	0174C
8-Pin Plastic Dual In-Line Package (DIP)	0 to +70°C	NE555N	0404B
8-Pin Plastic Dual In-Line Package (DIP)	-40°C to +85°C	SA555N	0404B
8-Pin Plastic Small Outline (SO) Package	-40°C to +85°C	SA555D	0174C
8-Pin Hermetic Ceramic Dual In-Line Package (CERDIP)	-55°C to +125°C	SE555CFE	
8-Pin Plastic Dual In-Line Package (DIP)	-55°C to +125°C	SE555CN	0404B
14-Pin Plastic Dual In-Line Package (DIP)	-55°C to +125°C	SE555N	0405B
8-Pin Hermetic Cerdip	-55°C to +125°C	SE555FE	
14-Pin Ceramic Dual In-Line Package (CERDIP)	0 to +70°C	NE555F	0581B
14-Pin Ceramic Dual In-Line Package (CERDIP)	-55°C to +125°C	SE555F	0581B
14-Pin Ceramic Dual In-Line Package (CERDIP)	-55°C to +125°C	SE555CF	0581B

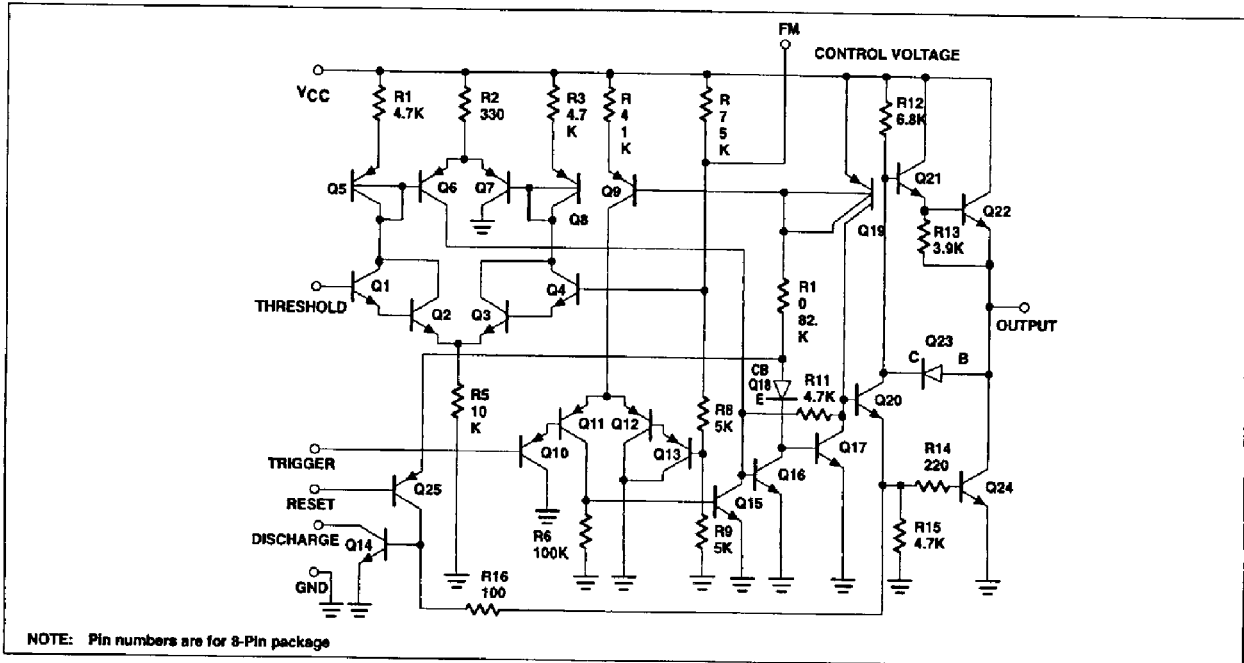
Timer

NE/SA/SE555/SE555C

BLOCK DIAGRAM



EQUIVALENT SCHEMATIC



Timer

NE/SA/SE555/SE555C

ABSOLUTE MAXIMUM RATINGS

SYMBOL	PARAMETER	RATING	UNIT
V _{CC}	Supply voltage		
	SE555	+18	V
	NE555, SE555C, SA555	+16	V
P _D	Maximum allowable power dissipation ¹	600	mW
T _A	Operating ambient temperature range		
	NE555	0 to +70	°C
	SA555	-40 to +85	°C
	SE555, SE555C	-55 to +125	°C
T _{STG}	Storage temperature range	-65 to +150	°C
T _{SOLD}	Lead soldering temperature (10sec max)	+300	°C

NOTES:

1. The junction temperature must be kept below 125°C for the D package and below 150°C for the FE, N and F packages. At ambient temperatures above 25°C, where this limit would be derated by the following factors:

- D package 160°C/W
- FE package 150°C/W
- N package 100°C/W
- F package 105°C/W

Timer

NE/SA/SE555/SE555C

DC AND AC ELECTRICAL CHARACTERISTICS

$T_A = 25^\circ\text{C}$, $V_{CC} = +5\text{V}$ to $+15$ unless otherwise specified.

SYMBOL	PARAMETER	TEST CONDITIONS	SE555			NE555/SE555C			UNIT
			Min	Typ	Max	Min	Typ	Max	
V_{CC}	Supply voltage		4.5		18	4.5		16	V
I_{CC}	Supply current (low state) ¹	$V_{CC}=5\text{V}$, $R_L=\infty$ $V_{CC}=15\text{V}$, $R_L=\infty$		3 10	5 12		3 10	6 15	mA mA
t_M $\Delta t_M/\Delta T$ $\Delta t_M/\Delta V_S$	Timing error (monostable) Initial accuracy ² Drift with temperature Drift with supply voltage	$R_A=2\text{k}\Omega$ to $100\text{k}\Omega$ $C=0.1\mu\text{F}$		0.5 30 0.05	2.0 100 0.2		1.0 50 0.1	3.0 150 0.5	% ppm/ $^\circ\text{C}$ %/V
t_A $\Delta t_A/\Delta T$ $\Delta t_A/\Delta V_S$	Timing error (astable) Initial accuracy ² Drift with temperature Drift with supply voltage	$R_A, R_B=1\text{k}\Omega$ to $100\text{k}\Omega$ $C=0.1\mu\text{F}$ $V_{CC}=15\text{V}$		4 0.15	6 500 0.6		5 0.3	13 500 1	% ppm/ $^\circ\text{C}$ %/V
V_C	Control voltage level	$V_{CC}=15\text{V}$ $V_{CC}=5\text{V}$	9.6 2.9	10.0 3.33	10.4 3.8	9.0 2.6	10.0 3.33	11.0 4.0	V V
V_{TH}	Threshold voltage	$V_{CC}=15\text{V}$ $V_{CC}=5\text{V}$	9.4 2.7	10.0 3.33	10.6 4.0	8.8 2.4	10.0 3.33	11.2 4.2	V V
I_{TH}	Threshold current ³			0.1	0.25		0.1	0.25	μA
V_{TRIG}	Trigger voltage	$V_{CC}=15\text{V}$ $V_{CC}=5\text{V}$	4.8 1.45	5.0 1.67	5.2 1.9	4.5 1.1	5.0 1.67	5.6 2.2	V V
I_{TRIG}	Trigger current	$V_{TRIG}=0\text{V}$		0.5	0.9		0.5	2.0	μA
V_{RESET}	Reset voltage ⁴	$V_{CC}=15\text{V}$, $V_{TH}=10.5\text{V}$	0.3		1.0	0.3		1.0	V
I_{RESET}	Reset current Reset current	$V_{RESET}=0.4\text{V}$ $V_{RESET}=0\text{V}$		0.1 0.4	0.4 1.0		0.1 0.4	0.4 1.5	mA mA
V_{OL}	Output voltage (low)	$V_{CC}=15\text{V}$ $I_{SINK}=10\text{mA}$ $I_{SINK}=50\text{mA}$ $I_{SINK}=100\text{mA}$ $I_{SINK}=200\text{mA}$ $V_{CC}=5\text{V}$ $I_{SINK}=8\text{mA}$ $I_{SINK}=5\text{mA}$		0.1 0.4 2.0 2.5	0.15 0.5 2.2		0.1 0.4 2.0 2.5	0.25 0.75 2.5	V V V V
V_{OH}	Output voltage (high)	$V_{CC}=15\text{V}$ $I_{SOURCE}=200\text{mA}$ $I_{SOURCE}=100\text{mA}$ $V_{CC}=5\text{V}$ $I_{SOURCE}=100\text{mA}$	13.0 3.0	13.3 3.3		12.75 2.75	13.3 3.3		V V V
t_{OFF}	Turn-off time ⁵	$V_{RESET}=V_{CC}$		0.5	2.0		0.5	2.0	μs
t_R	Rise time of output			100	200		100	300	ns
t_F	Fall time of output			100	200		100	300	ns
	Discharge leakage current			20	100		20	100	nA

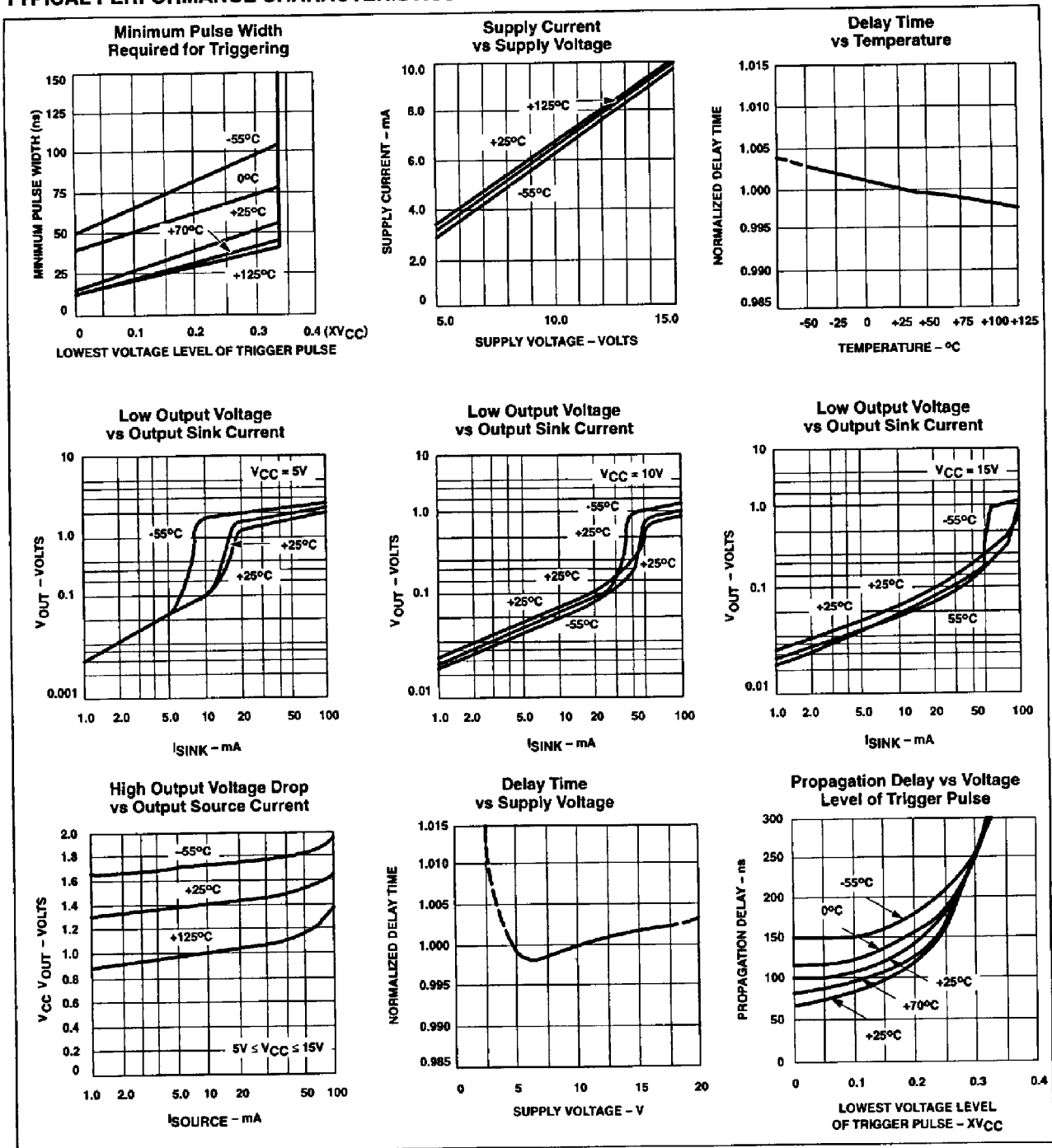
NOTES:

- Supply current when output high typically 1mA less.
- Tested at $V_{CC}=5\text{V}$ and $V_{CC}=15\text{V}$.
- This will determine the max value of R_A+R_B , for 15V operation, the max total $R=10\text{M}\Omega$, and for 5V operation, the max. total $R=3.4\text{M}\Omega$.
- Specified with trigger input high.
- Time measured from a positive going input pulse from 0 to $0.8 \times V_{CC}$ into the threshold to the drop from high to low of the output. Trigger is tied to threshold.

Timer

NE/SA/SE555/SE555C

TYPICAL PERFORMANCE CHARACTERISTICS



August 31, 1994

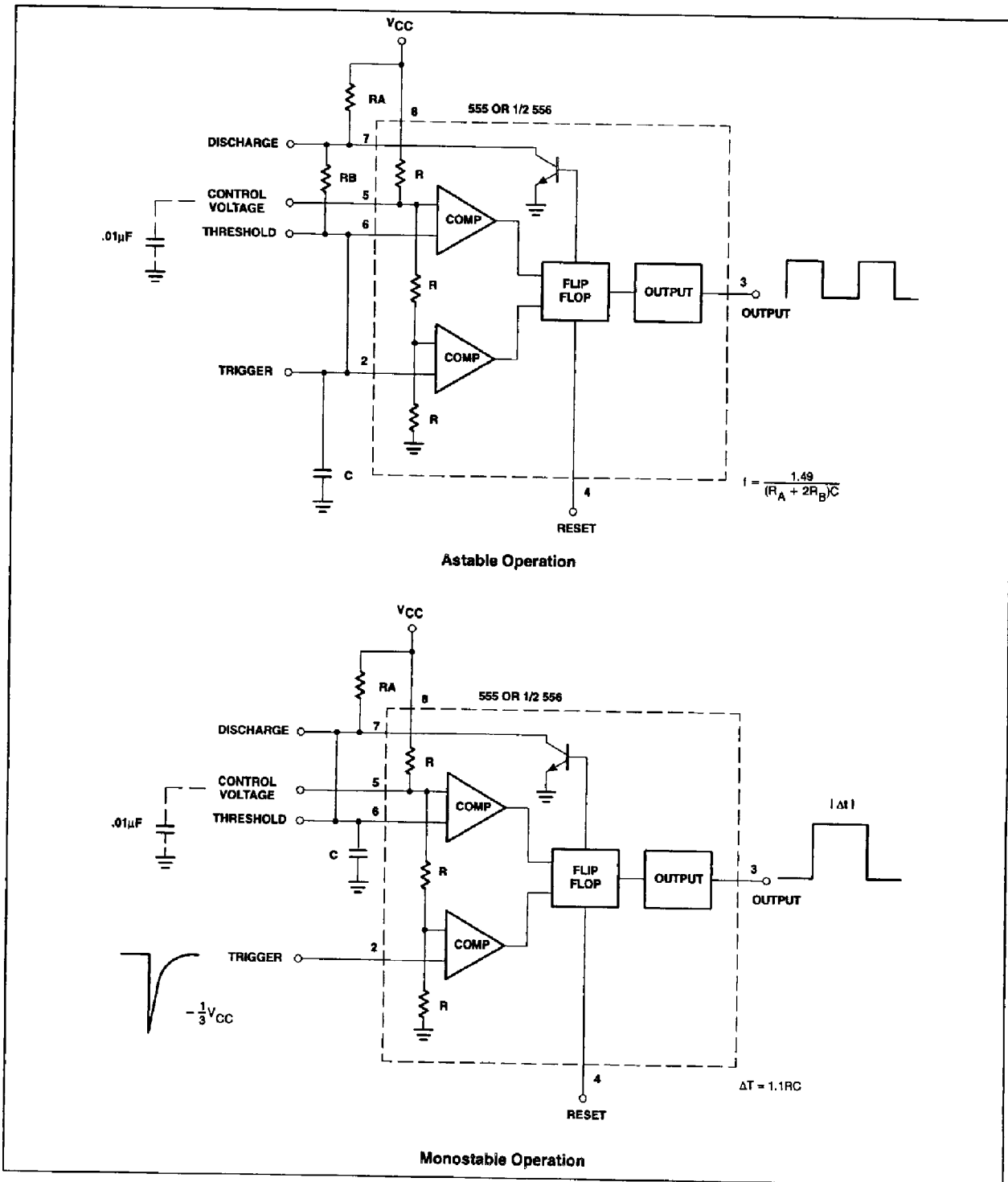
350

7110826 0078696 560

Timer

NE/SA/SE555/SE555C

TYPICAL APPLICATIONS



Timer

NE/SA/SE555/SE555C

TYPICAL APPLICATIONS

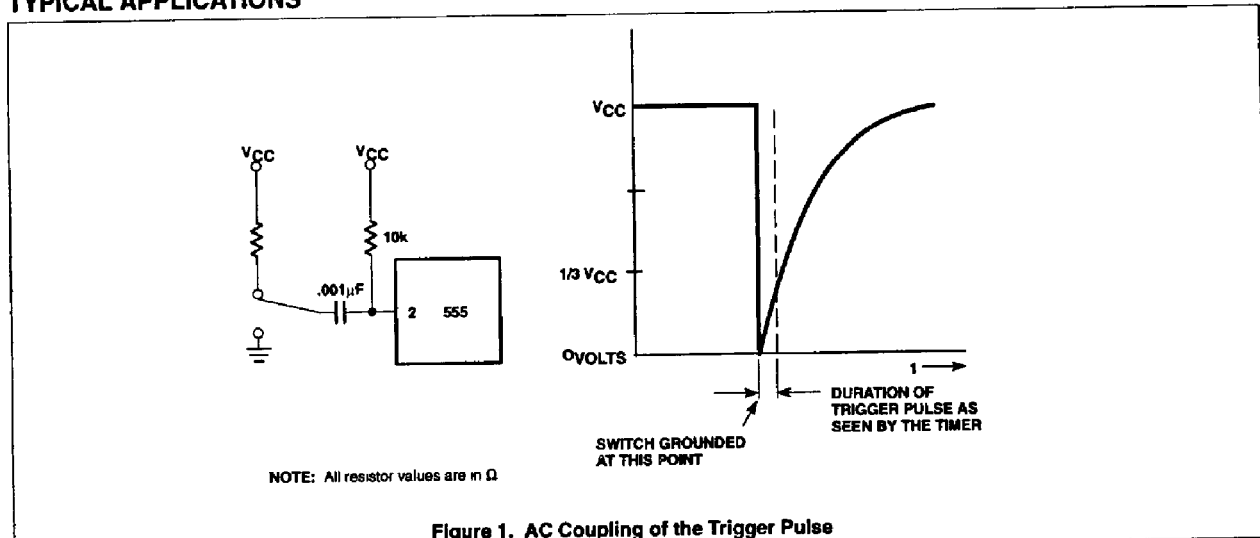


Figure 1. AC Coupling of the Trigger Pulse

Trigger Pulse Width Requirements and Time Delays

Due to the nature of the trigger circuitry, the timer will trigger on the negative going edge of the input pulse. For the device to time out properly, it is necessary that the trigger voltage level be returned to some voltage greater than one third of the supply before the time out period. This can be achieved by making either the trigger pulse sufficiently short or by AC coupling into the trigger. By AC coupling the trigger, see Figure 1, a short negative going pulse is achieved when the trigger signal goes to ground. AC coupling is most frequently used in conjunction with a switch or a signal that goes to ground which initiates the timing cycle. Should the trigger be held low, without AC coupling, for a longer duration than the timing cycle the output will remain in a high state for the duration of the low trigger signal, without regard to the threshold comparator state. This is due to the predominance of Q_{15} on the base of Q_{16} , controlling the state of the bi-stable flip-flop. When the trigger signal then returns to a high level, the output will fall immediately. Thus, the output signal will follow the trigger signal in this case.

Another consideration is the "turn-off time". This is the measurement of the amount of time required after the threshold reaches $2/3 V_{CC}$ to turn the output low. To explain further, Q_1 at the threshold input turns on after reaching $2/3 V_{CC}$, which then turns on Q_5 , which turns on Q_6 . Current from Q_6 turns on Q_{16} which turns Q_{17} off. This allows current from Q_{19} to turn on Q_{20} and Q_{24} to give an output low. These steps cause the $2\mu s$ max. delay as stated in the data sheet.

Also, a delay comparable to the turn-off time is the trigger release time. When the trigger is low, Q_{10} is on and turns on Q_{11} which turns on Q_{15} . Q_{15} turns off Q_{16} and allows Q_{17} to turn on. This turns off current to Q_{20} and Q_{24} , which results in output high. When the trigger is released, Q_{10} and Q_{11} shut off, Q_{15} turns off, Q_{16} turns on and the circuit then follows the same path and time delay explained as "turn off time". This trigger release time is very important in designing the trigger pulse width so as not to interfere with the output signal as explained previously.

SMPS control circuit

SG3524

DESCRIPTION

This monolithic integrated circuit contains all the control circuitry for a regulating power supply inverter or switching regulator. Included in a 16-pin dual-in-line package is the voltage reference, error amplifier, oscillator, pulse-width modulator, pulse steering flip-flop, dual alternating output switches and current-limiting and shut-down circuitry. This device can be used for switching regulators of either polarity, transformer-coupled DC-to-DC converters, transformerless voltage doublers and polarity converters, as well as other power control applications. The SG3524 is designed for commercial applications of 0°C to +70°C.

FEATURES

- Complete PWM power control circuitry
- Single ended or push-pull outputs
- Line and load regulation of 0.2%
- 1% maximum temperature variation
- Total supply current is less than 10mA
- Operation beyond 100kHz

PIN CONFIGURATION

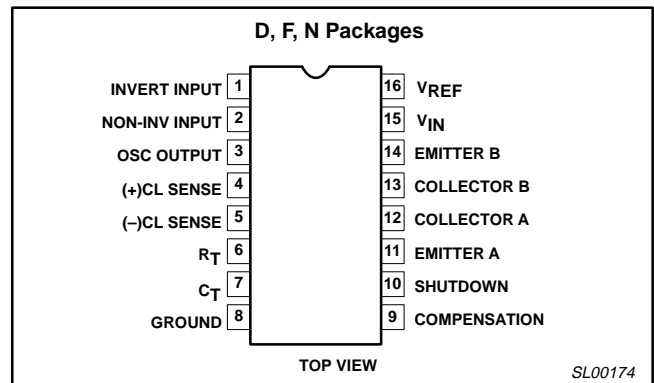


Figure 1. Pin Configuration

ORDERING INFORMATION

DESCRIPTION	TEMPERATURE RANGE	ORDER CODE	DWG #
16-Pin Plastic Dual In-Line Package (DIP)	0 to +70°C	SG3524N	SOT38-4
16-Pin Ceramic Dual In-Line Package (CERDIP)	0 to +70°C	SG3524F	0582B
16-Pin Small Outline (SO) Package	0 to +70°C	SG3524D	SOT109-1

BLOCK DIAGRAM

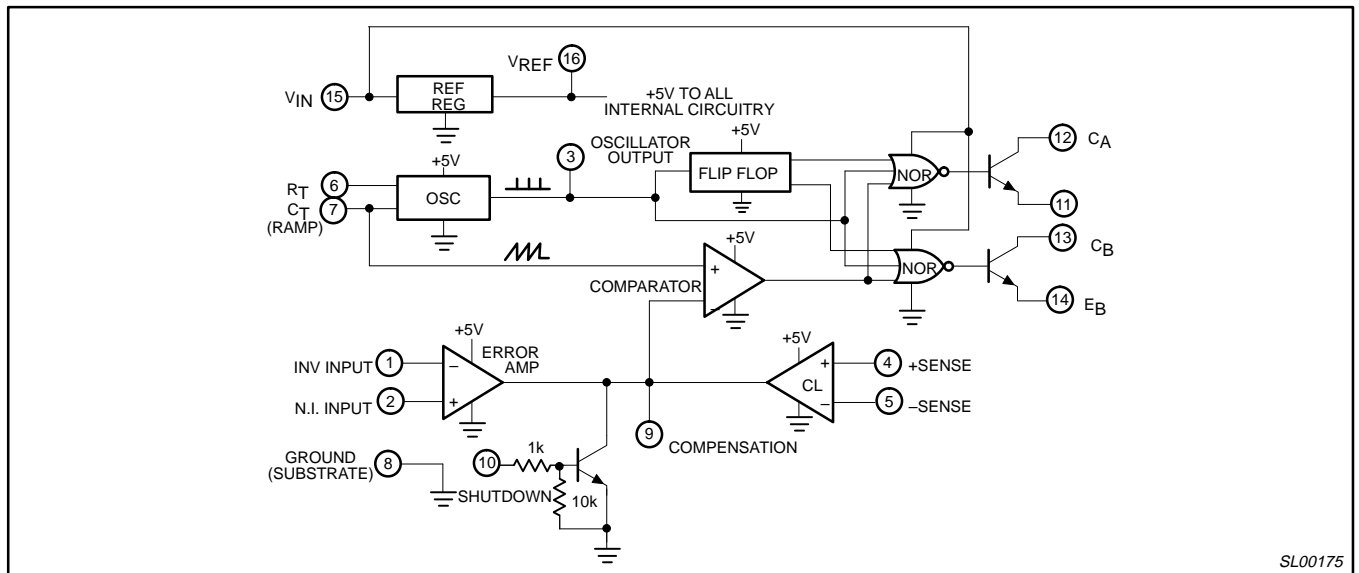


Figure 2. Block Diagram

SMPS control circuit

SG3524

ABSOLUTE MAXIMUM RATINGS

SYMBOL	PARAMETER	RATING	UNIT
V_{IN}	Input voltage	40	V
I_{OUT}	Output current (each output)	100	mA
I_{REF}	Reference output current	50	mA
	Oscillator charging current	5	mA
P_D	Power dissipation Package limitation Derate above 25°C	1000 8	mW mW/°C
T_A	Operating temperature range	0 to +70	°C
T_{STG}	Storage temperature range	-65 to +150	°C

DC ELECTRICAL CHARACTERISTICS

$T_A=0^\circ\text{C}$ to $+70^\circ\text{C}$, $V_{IN}=20\text{V}$, and $f=20\text{kHz}$, unless otherwise specified.

SYMBOL	PARAMETER	TEST CONDITIONS	LIMITS			UNIT
			Min	Typ	Max	
Reference section						
V_{OUT}	Output voltage		4.6	5.0	5.4	V
	Line regulation	$V_{IN}=8$ to 40V		10	30	mV
	Load regulation	$I_L=0$ to 20mA		20	50	mV
	Ripple rejection	$f=120\text{Hz}$, $T_A=25^\circ\text{C}$		66		dB
I_{SC}	Short circuit current limit	$V_{REF}=0$, $T_A=25^\circ\text{C}$		100		mA
	Temperature stability	Over operating temperature range		0.3	1	%
	Long-term stability	$T_A=25^\circ\text{C}$		20		mV/kHz
Oscillator section						
f_{MAX}	Maximum frequency	$C_T=0.001\ \mu\text{F}$, $R_T=2\text{k}\Omega$		300		kHz
	Initial accuracy	R_T and C_T constant		5		%
	Voltage stability	$V_{IN}=8$ to 40V , $T_A=25^\circ\text{C}$			1	%
	Temperature stability	Over operating temperature range			2	%
	Output amplitude	Pin 3, $T_A=25^\circ\text{C}$		3.5		V_P
	Output pulse width	$C_T=0.01\ \mu\text{F}$, $T_A=25^\circ\text{C}$		0.5		μs
Error amplifier section						
V_{OS}	Input offset voltage	$V_{CM}=2.5\text{V}$		2	10	mV
I_{BIAS}	Input bias current	$V_{CM}=2.5\text{V}$		2	10	μA
	Open-loop voltage gain		68	80		dB
V_{CM}	Common-mode voltage	$T_A=25^\circ\text{C}$	1.8		3.4	V
CMRR	Common-mode rejection ratio	$T_A=25^\circ\text{C}$		70		dB
BW	Small-signal bandwidth	$A_V=0\text{dB}$, $T_A=25^\circ\text{C}$		3		MHz
V_{OUT}	Output voltage	$T_A=25^\circ\text{C}$	0.5		3.8	V
Comparator section						
	Duty cycle	% each output "ON"	0		45	%
	Input threshold	Zero duty cycle		1		V
	Input threshold	Maximum duty cycle		3.5		V
I_{BIAS}	Input bias current			1		μA
Current limiting section						
	Sense voltage	Pin 9=2V with error amplifier set for maximum out, $T_A=25^\circ\text{C}$	180	200	220	mV
	Sense voltage T.C.			0.2		mV/°C
V_{CM}	Common-mode voltage		-1		+1	V

SMPS control circuit

SG3524

DC ELECTRICAL CHARACTERISTICS (Continued)

$T_A = 0^\circ\text{C}$ to $+70^\circ\text{C}$, $V_{IN} = 20\text{V}$, and $f = 20\text{kHz}$, unless otherwise specified.

SYMBOL	PARAMETER	TEST CONDITIONS	LIMITS			UNIT
			Min	Typ	Max	
Output section (each output)						
	Collector-emitter voltage (breakdown)		40			V
	Collector-leakage current	$V_{CE}=40\text{V}$		0.1	50	μA
	Saturation voltage	$I_C=50\text{mA}$		1	2	V
	Emitter output voltage	$V_{IN}=20\text{V}$	17	18		V
t_R	Rise time	$R_C=2\text{k}\Omega$, $T_A=25^\circ\text{C}$		0.2		μs
t_F	Fall time	$R_C=2\text{k}\Omega$, $T_A=25^\circ\text{C}$		0.1		μs
Total standby current						
	(excluding oscillator charging current, error and current limit dividers, and with outputs open)	$V_{IN}=40\text{V}$		8	10	mA

THEORY OF OPERATION

Voltage Reference

An internal series regulator provides a nominal 5V output which is used both to generate a reference voltage and is the regulated source for all the internal timing and controlling circuitry. This regulator may be bypassed for operation from a fixed 5V supply by

connecting Pins 15 and 16 together to the input voltage. In this configuration, the maximum input voltage is 6.0V.

This reference regulator may be used as a 5V source for other circuitry. It will provide up to 50mA of current itself and can easily be expanded to higher currents with an external PNP as shown in Figure 3.

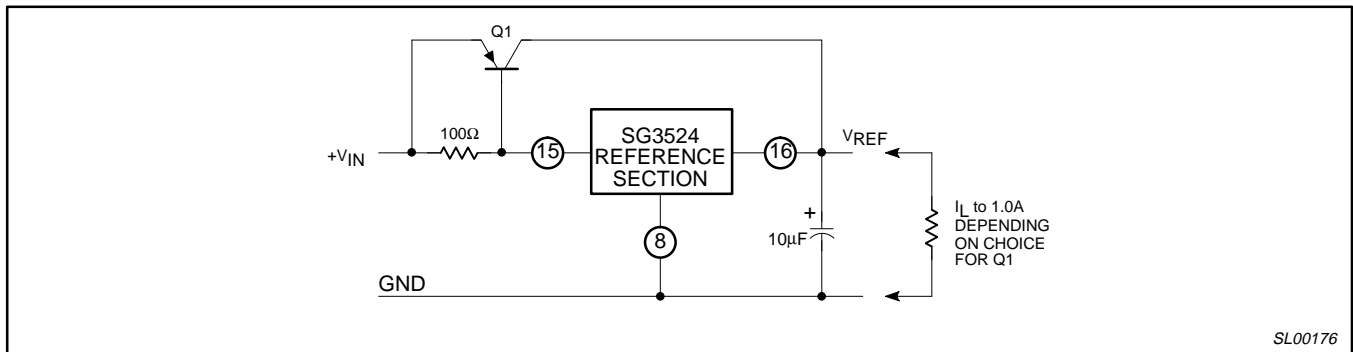


Figure 3. Expanded Reference Current Capability

TEST CIRCUIT

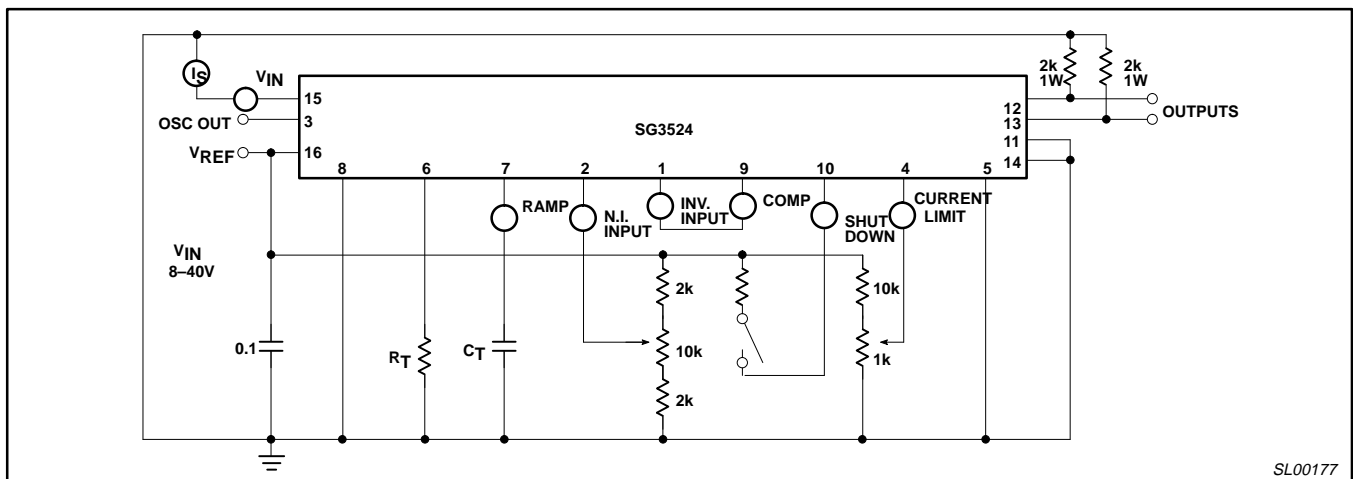


Figure 4. Test Circuit

SMPS control circuit

SG3524

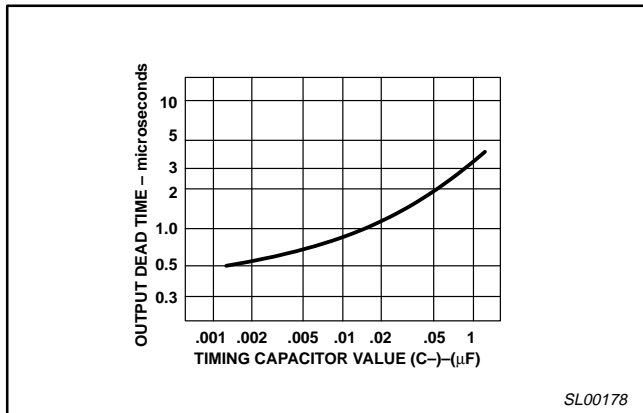


Figure 5. Output Stage Dead Time as a Function of the Timing Capacitor Value

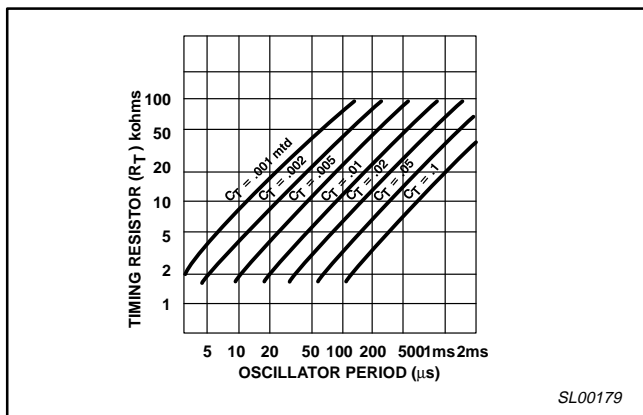


Figure 6. Oscillator Period as a Function of R_T and C_T

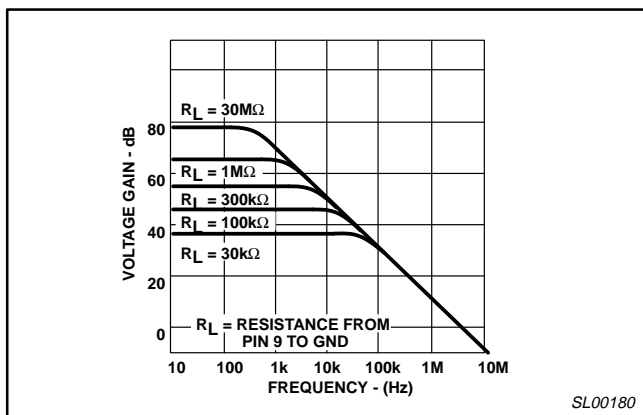


Figure 7. Amplifiers Open-Loop Gain as a Function of Frequency and Loading on Pin 9

Oscillator

The oscillator in the SG3524 uses an external resistor (R_T) to establish a constant charging current into an external capacitor (C_T). While this uses more current than a series-connected RC, it provides a linear ramp voltage on the capacitor which is also used as a reference for the comparator. The charging current is equal to

$3.6 V \div R_T$ and should be kept within the approximate range of $30\mu A$ to $2mA$; i.e., $1.8k < R_T < 100k$.

The range of values for C_T also has limits as the discharge time of C_T determines the pulse-width of the oscillator output pulse. This pulse is used (among other things) as a blanking pulse to both outputs to insure that there is no possibility of having both outputs on simultaneously during transitions. This output dead time relationship is shown in Figure 5. A pulse width below approximately $0.5\mu s$ may allow false triggering of one output by removing the blanking pulse prior to the flip-flop's reaching a stable state. If small values of C_T must be used, the pulse-width may still be expanded by adding a shunt capacitance ($\approx 100pF$) to ground at the oscillator output. [(Note: Although the oscillator output is a convenient oscilloscope sync input, the cable and input capacitance may increase the blanking pulse-width slightly.)] Obviously, the upper limit to the pulse width is determined by the maximum duty cycle acceptable. Practical values of C_T fall between 0.001 and $0.1\mu F$.

The oscillator period is approximately $t = R_T C_T$ where t is in microseconds when $R_T = \Omega$ and $C_T = \mu F$. The use of Figure 6 will allow selection of R_T and C_T for a wide range of operating frequencies. Note that for series regulator applications, the two outputs can be connected in parallel for an effective 0-90% duty cycle and the frequency of the oscillator is the frequency of the output. For push-pull applications, the outputs are separated and the flip-flop divides the frequency such that each output's duty cycle is 0-45% and the overall frequency is one-half that of the oscillator.

External Synchronization

If it is desired to synchronize the SG3524 to an external clock, a pulse of $\approx +3V$ may be applied to the oscillator output terminal with $R_T C_T$ set slightly greater than the clock period. The same considerations of pulse-width apply. The impedance to ground at this point is approximately $2k\Omega$.

If two or more SG3524s must be synchronized together, one must be designated as master with its $R_T C_T$ set for the correct period. The slaves should each have an $R_T C_T$ set for approximately 10% longer period than the master with the added requirement that $C_T(\text{slave}) = \text{one-half } C_T(\text{master})$. Then connecting Pin 3 on all units together will insure that the master output pulse—which occurs first and has a wider pulse width—will reset the slave units.

Error Amplifier

This circuit is a simple differential input transconductance amplifier. The output is the compensation terminal, Pin 9, which is a high-impedance node ($R_L \approx 5M\Omega$). The gain is

$$A_v = g_m R_L = \frac{8 I_C R_L}{2kT} \approx 0.002 R_L$$

and can easily be reduced from a nominal of 10,000 by an external shunt resistance from Pin 9 to ground, as shown in Figure 7.

In addition to DC gain control, the compensation terminal is also the place for AC phase compensation. The frequency response curves of Figure 7 show the uncompensated amplifier with a single pole at approximately 200Hz and a unity gain crossover at 5MHz.

Typically, most output filter designs will introduce one or more additional poles at a significantly lower frequency. Therefore, the best stabilizing network is a series RC combination between Pin 9 and ground which introduces a zero to cancel one of the output filter poles. A good starting point is $50k\Omega$ plus $0.001\mu F$.

SMPS control circuit

SG3524

One final point on the compensation terminal is that this is also a convenient place to insert any programming signal which is to override the error amplifier. Internal shutdown and current limit circuits are connected here, but any other circuit which can sink 200µA can pull this point to ground, thus shutting off both outputs.

While feedback is normally applied around the entire regulator, the error amplifier can be used with conventional operational amplifier feedback and is stable in either the inverting or non-inverting mode. Regardless of the connections, however, input common-mode limits must be observed or output signal inversions may result. For conventional regulator applications, the 5V reference voltage must be divided down as shown in Figure 8. The error amplifier may also be used in fixed duty cycle applications by using the unity gain configuration shown in the open-loop test circuit.

Current Limiting

The current limiting circuitry of the SG3524 is shown in Figure 9.

By matching the base-emitter voltages of Q1 and Q2, and assuming a negligible voltage drop across R₁:

$$\text{Threshold} = V_{BE}(Q1) + I_1 R_2 - V_{BE}(Q2)$$

$$= I_1 R_2 \cong 200\text{mV}$$

Although this circuit provides a relatively small threshold with a negligible temperature coefficient, there are some limitations to its use, the most important of which is the ±1V common-mode range which requires sensing in the ground line. Another factor to consider is that the frequency compensation provided by R₁C₁ and Q1 provides a roll-off pole at approximately 300Hz.

Since the gain of this circuit is relatively low, there is a transition region as the current limit amplifier takes over pulse width control from the error amplifier. For testing purposes, threshold is defined as the input voltage required to get 25% duty cycle with the error amplifier signaling maximum duty cycle.

In addition to constant current limiting, Pins 4 and 5 may also be used in transformer-coupled circuits to sense primary current and to shorten an output pulse, should transformer saturation occur. Another application is to ground Pin 5 and use Pin 4 as an additional shutdown terminal: i.e., the output will be off with Pin 4 open and on when it is grounded. Finally, foldback current limiting can be provided with the network of Figure 10. This circuit can reduce the short-circuit current (I_{SC}) to approximately one-third the maximum available output current (I_{MAX}).

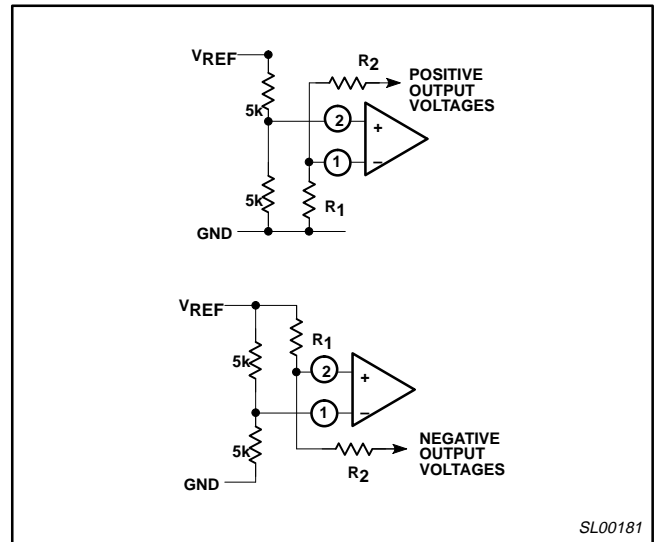


Figure 8. Error Amplifier Biasing Circuits

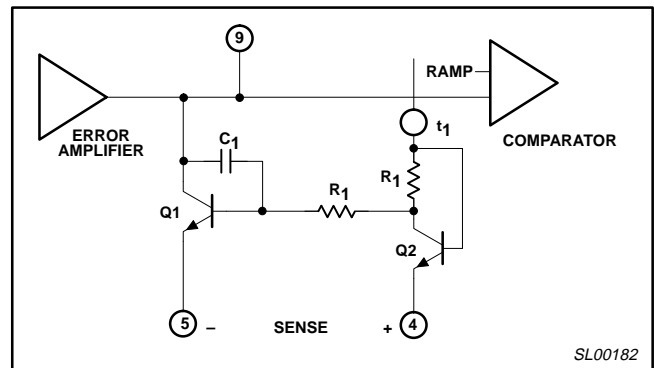


Figure 9. Current Limiting Circuitry of the SG3524

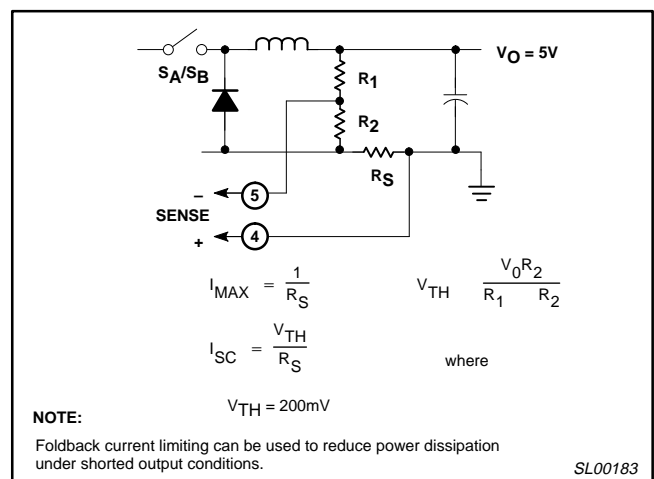


Figure 10. Foldback Current Limiting

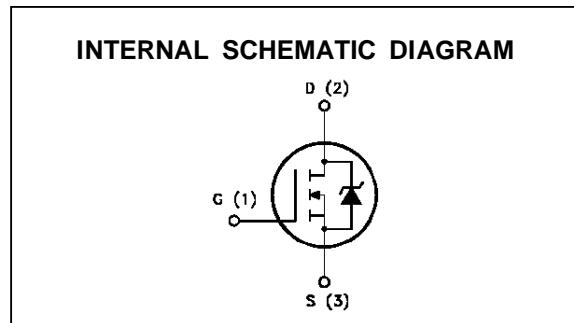
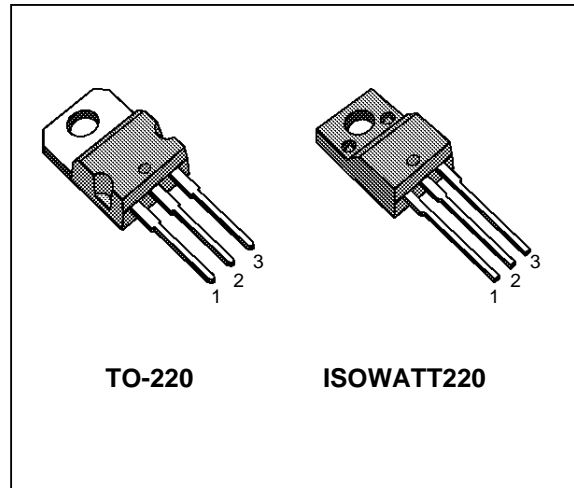
N - CHANNEL ENHANCEMENT MODE POWER MOS TRANSISTORS

TYPE	V _{DSS}	R _{DS(on)}	I _D
BUZ71	50 V	< 0.1 Ω	18 A
BUZ71FI	50 V	< 0.1 Ω	12 A

- TYPICAL R_{DS(on)} = 0.06 Ω
- AVALANCHE RUGGED TECHNOLOGY
- 100% AVALANCHE TESTED
- REPETITIVE AVALANCHE DATA AT 100°C
- LOW GATE CHARGE
- HIGH CURRENT CAPABILITY
- 175°C OPERATING TEMPERATURE

APPLICATIONS

- HIGH CURRENT, HIGH SPEED SWITCHING
- SOLENOID AND RELAY DRIVERS
- REGULATORS
- DC-DC & DC-AC CONVERTERS
- MOTOR CONTROL, AUDIO AMPLIFIERS
- AUTOMOTIVE ENVIRONMENT (INJECTION, ABS, AIR-BAG, LAMPDRIVERS, Etc.)



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value		Unit
		BUZ71	BUZ71FI	
V _{DS}	Drain-source Voltage (V _{GS} = 0)	50		V
V _{DGR}	Drain- gate Voltage (R _{GS} = 20 kΩ)	50		V
V _{GS}	Gate-source Voltage	± 20		V
I _D	Drain Current (continuous) at T _c = 25 °C	18	12	A
I _{DM}	Drain Current (pulsed)	72	72	A
P _{tot}	Total Dissipation at T _c = 25 °C	80	35	W
V _{ISO}	Insulation Withstand Voltage (DC)	—	2000	V
T _{stg}	Storage Temperature	-65 to 175		°C
T _j	Max. Operating Junction Temperature	175		°C
	DIN Humidity Category (DIN 40040)	E		
	IEC Climatic Category (DIN IEC 68-1)	55/150/56		

BUZ71/FI

THERMAL DATA

			TO-220	ISOWATT220	
R _{thj-case}	Thermal Resistance Junction-case	Max	1.88	4.29	°C/W
R _{thj-amb}	Thermal Resistance Junction-ambient	Max	62.5		°C/W

AVALANCHE CHARACTERISTICS

Symbol	Parameter	Value	Unit
I _{AR}	Avalanche Current, Repetitive or Not-Repetitive (pulse width limited by T _j max, δ < 1%)	18	A
E _{AS}	Single Pulse Avalanche Energy (starting T _j = 25 °C, I _D = I _{AR} , V _{DD} = 25 V)	60	mJ
E _{AR}	Repetitive Avalanche Energy (pulse width limited by T _j max, δ < 1%)	15	mJ
I _{AR}	Avalanche Current, Repetitive or Not-Repetitive (T _c = 100 °C, pulse width limited by T _j max, δ < 1%)	12	A

ELECTRICAL CHARACTERISTICS (T_{case} = 25 °C unless otherwise specified)

OFF

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
V _{(BR)DSS}	Drain-source Breakdown Voltage	I _D = 250 μA V _{GS} = 0	50			V
I _{DSS}	Zero Gate Voltage Drain Current (V _{GS} = 0)	V _{DS} = Max Rating V _{DS} = Max Rating T _j = 125 °C			250 1000	μA μA
I _{GSS}	Gate-body Leakage Current (V _{DS} = 0)	V _{GS} = ± 20 V			± 100	nA

ON (*)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
V _{GS(th)}	Gate Threshold Voltage	V _{DS} = V _{GS} I _D = 1 mA	2.1	3	4	V
R _{DS(on)}	Static Drain-source On Resistance	V _{GS} = 10 V I _D = 9 A		0.06	0.1	Ω

DYNAMIC

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
g _{fs} (*)	Forward Transconductance	V _{DS} = 25 V I _D = 9 A	5	8		S
C _{iss}	Input Capacitance	V _{DS} = 25 V f = 1 MHz V _{GS} = 0		520	700	pF
C _{oss}	Output Capacitance			250	350	pF
C _{rss}	Reverse Transfer Capacitance			80	120	pF

SWITCHING

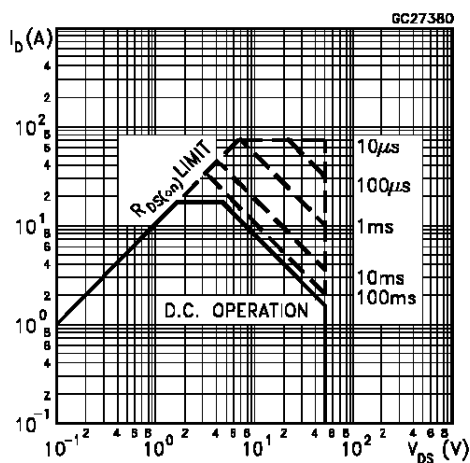
Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
t _{d(on)}	Turn-on Time	V _{DD} = 30 V I _D = 3 A R _{GS} = 50 Ω V _{GS} = 10 V		45	65	ns
t _r	Rise Time			65	95	ns
t _{d(off)}	Turn-off Delay Time			115	160	ns
t _f	Fall Time			80	120	ns

ELECTRICAL CHARACTERISTICS (continued)
SOURCE DRAIN DIODE

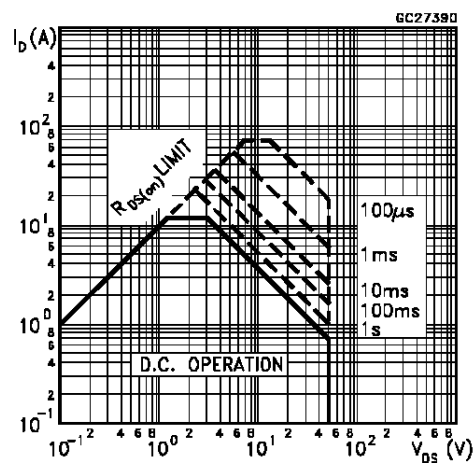
Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
I_{SD}	Source-drain Current				18	A
I_{SDM}	Source-drain Current (pulsed)				72	A
$V_{SD} (*)$	Forward On Voltage	$I_{SD} = 36\text{ A}$ $V_{GS} = 0$			2	V
t_{rr}	Reverse Recovery Time	$I_{SD} = 18\text{ A}$ $di/dt = 100\text{ A}/\mu\text{s}$ $V_{DD} = 15\text{ V}$ $T_j = 150\text{ }^\circ\text{C}$		85		ns
Q_{rr}	Reverse Recovery Charge			0.13		μC

(*) Pulsed: Pulse duration = 300 μs , duty cycle 1.5 %

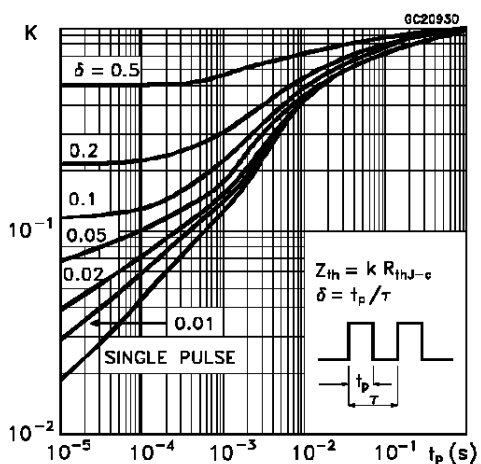
Safe Operating Area For TO-220 Package



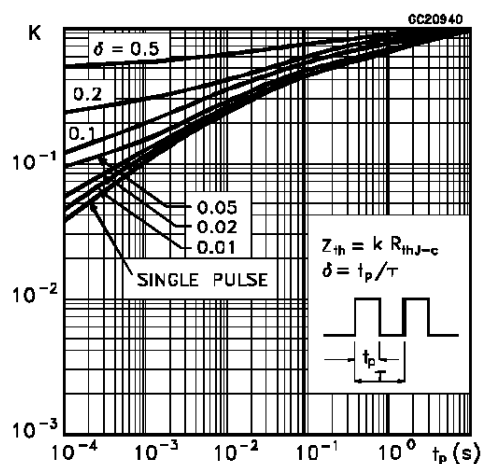
Safe Operating Area For ISOWATT220 Package



Thermal Impedance For TO-220 Package

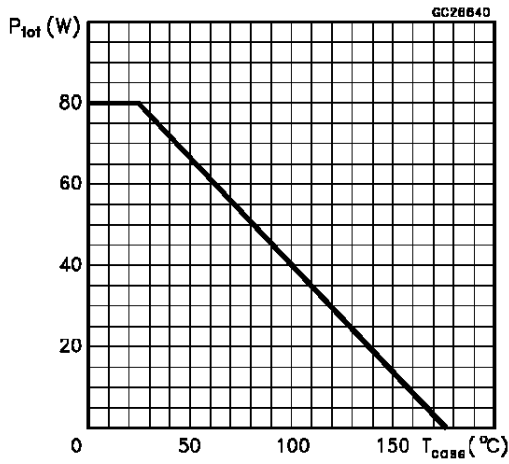


Thermal Impedance For ISOWATT220 Package

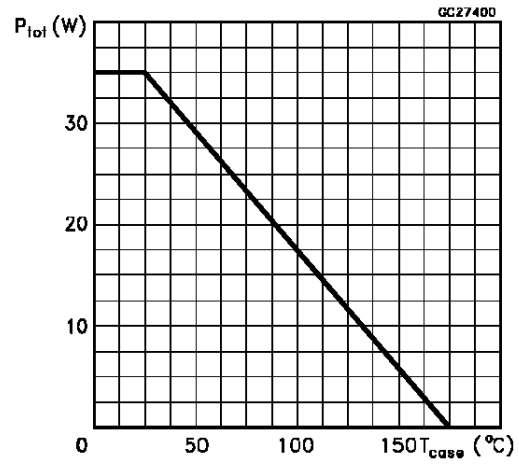


BUZ71/FI

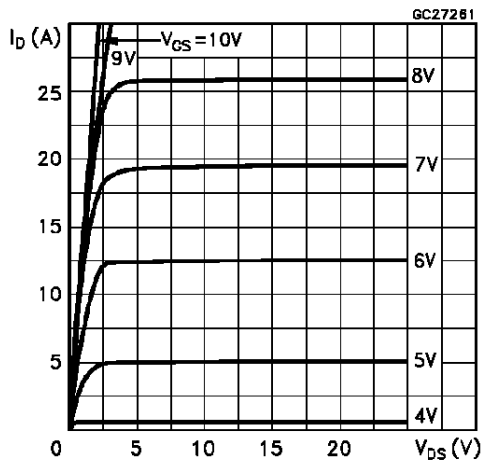
Derating Curve For TO-220 Package



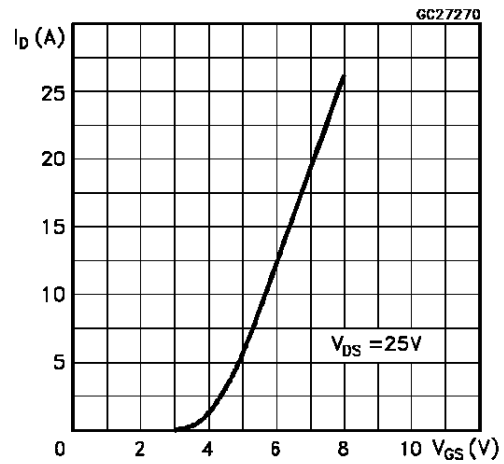
Derating Curve For ISOWATT220 Package



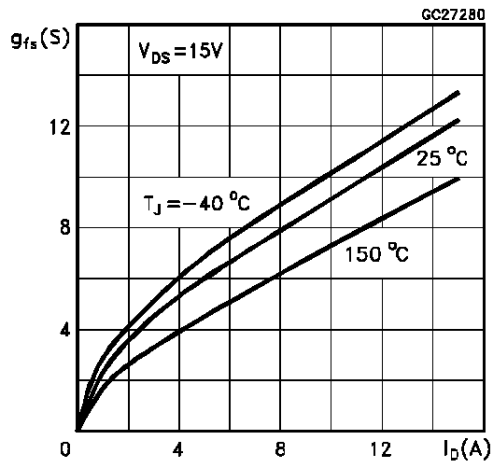
Output Characteristics



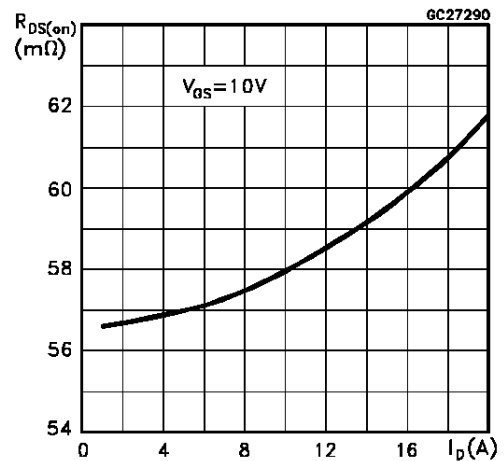
Transfer Characteristics



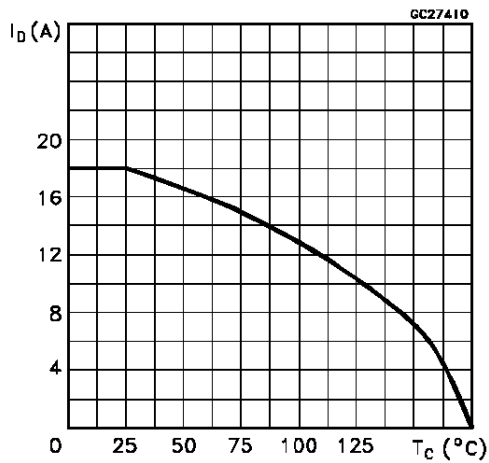
Transconductance



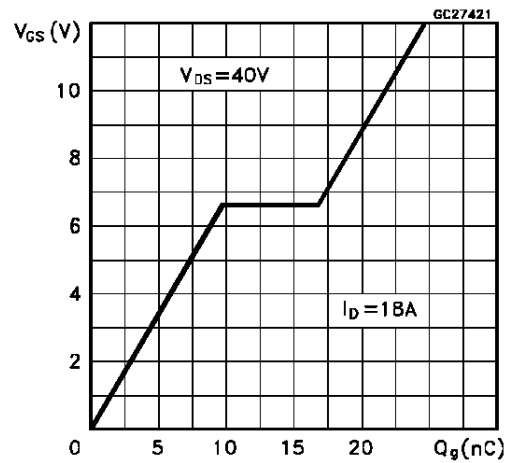
Static Drain-Source On Resistance



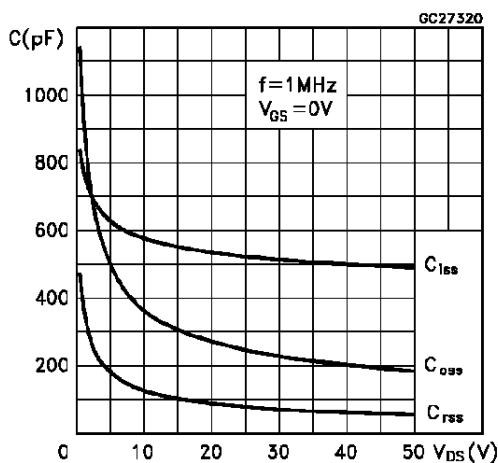
Maximum Drain Current vs Temperature



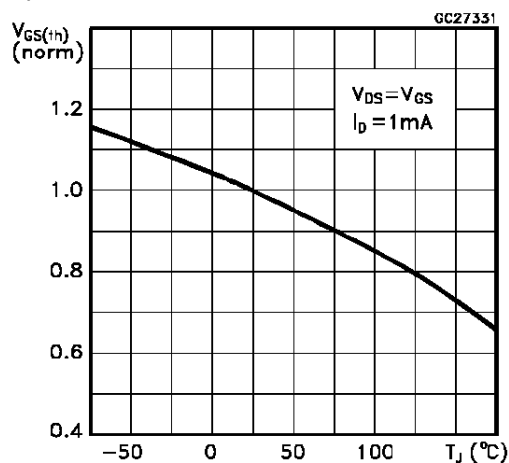
Gate Charge vs Gate-Source Voltage



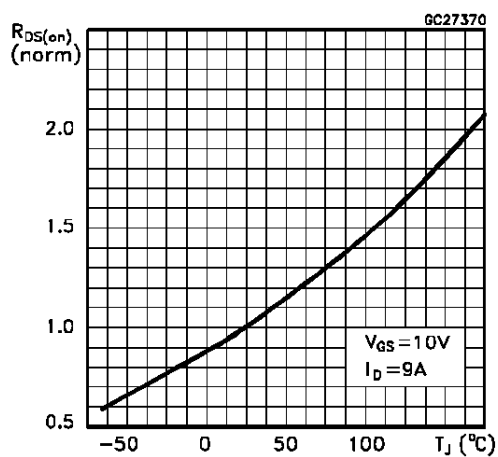
Capacitance Variation



Normalized Gate Threshold Voltage vs Temperature



Normalized On Resistance vs Temperature



Source-Drain Diode Forward Characteristics

