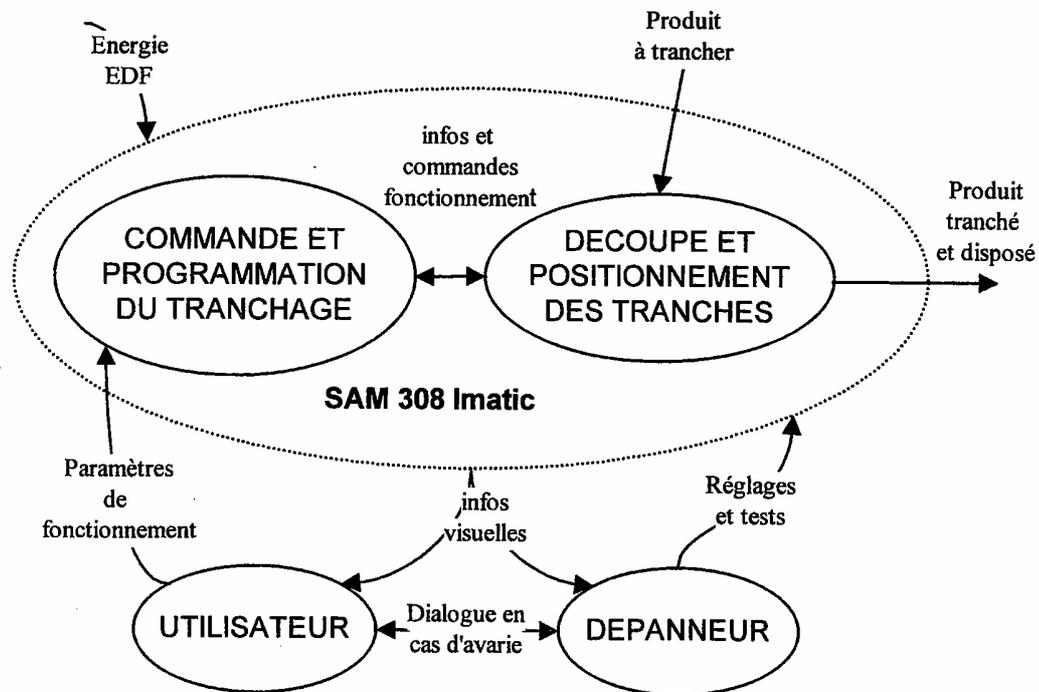


I. PRESENTATION DU SYSTEME

a) Description

Le système étudié est utilisé dans le domaine agroalimentaire, les supermarchés, les collectivités, les industries de salaisons et celles du saumon. Il permet de trancher et de disposer différents produits.

b) Diagramme sagittal

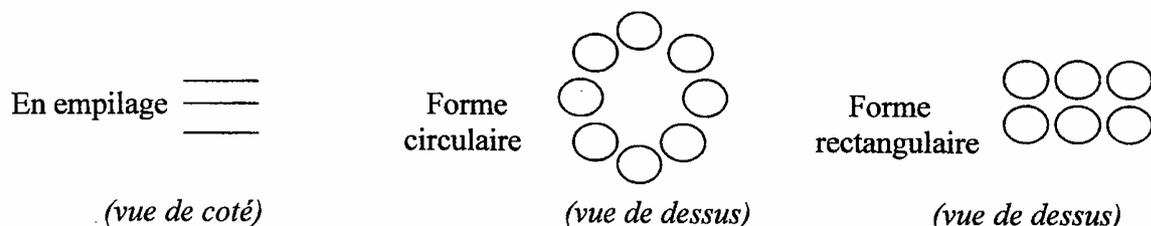


II. PRESENTATION DE L'OBJET TECHNIQUE

a) Description

Le trancheur **SAM 308 Imatic** permet de découper et de disposer des tranches, il est programmable par commande électronique, il peut fonctionner en régime automatique ou en régime manuel. Il permet de déposer les produits tranchés selon le format voulu sur un plateau, une assiette ou une bande de transport.

La dépose des tranches peut se faire selon 3 formes géométriques :



- Remarques :**
- dans la forme rectangulaire, il est possible de le faire avec 1, 2 ou 3 lignes ou encore 1, 2 ou 3 colonnes
 - dans la forme circulaire, il est possible de faire des cercles de diamètre 14, 21 et 25cm.

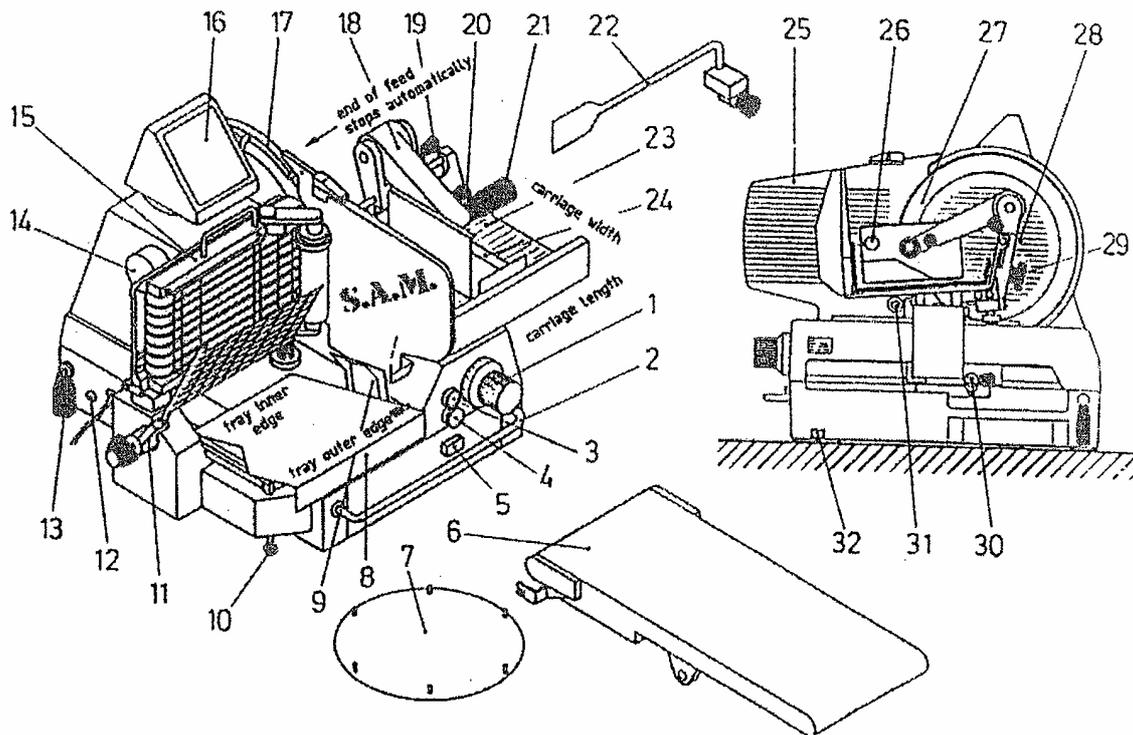
La programmation des formes est faite par l'intermédiaire d'un clavier.

Au moment de la coupe, un œil électronique perçoit le diamètre de la tranche de sorte que même si la taille varie, la tranche est automatiquement déposée de façon exacte avec le même décalage.

b) Fonction d'usage

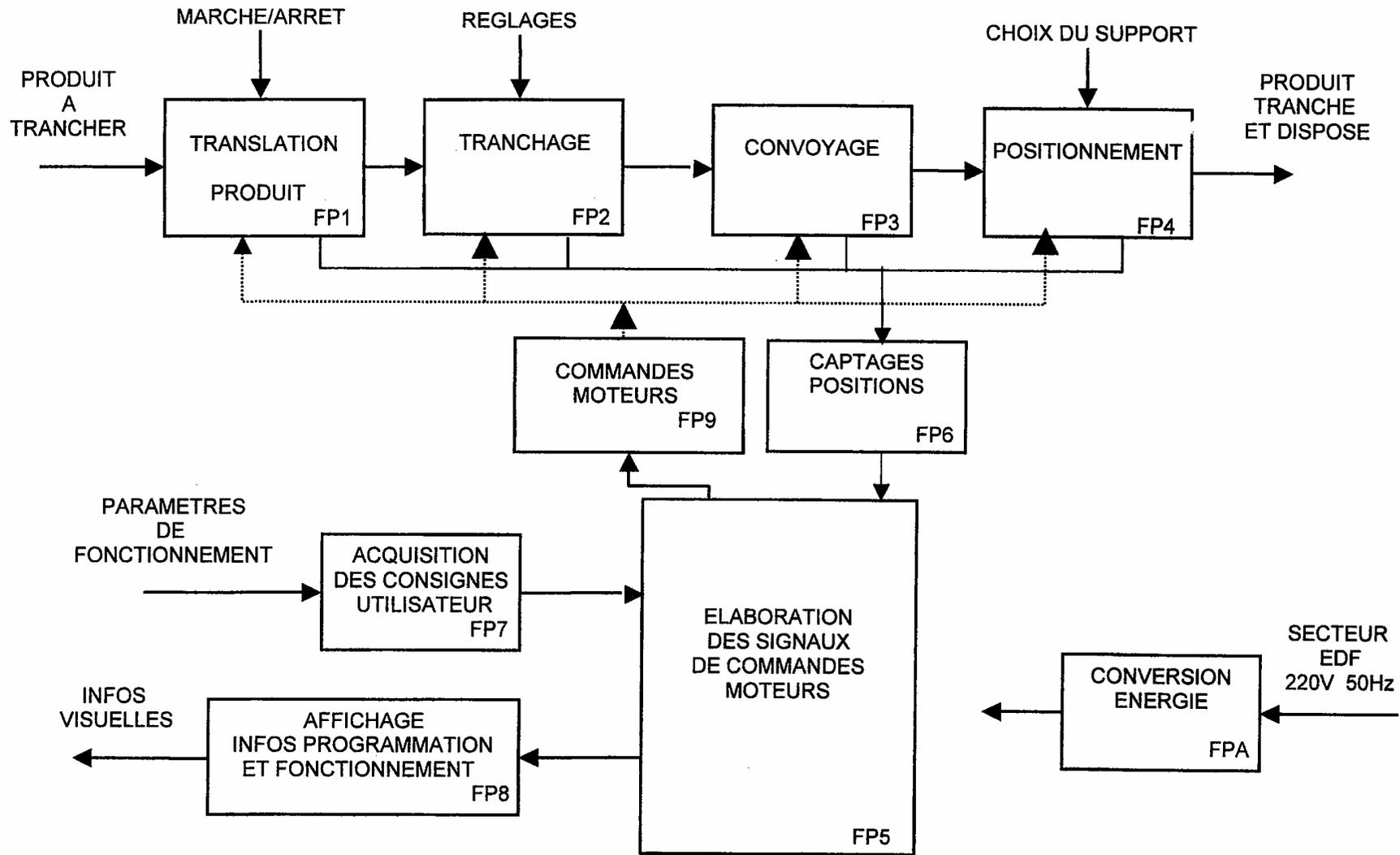
L'objet technique SAM 308 permet de trancher un produit de façon manuelle ou automatique et de positionner les tranches sur un plateau fixe, un plateau tournant, ou une bande transporteuse.

c) Vue d'ensemble du SAM 308



- | | |
|------------------------------------|--|
| 1 : réglage épaisseur tranche | 2 : poignée de transport |
| 3 : interrupteur marche | 4 : interrupteur arrêt |
| 5 : marche /arrêt chariot | 6 : tapis transporteur |
| 7 : plateau tournant | 8 : plateau |
| 9 : bande de distribution | 10 : verrouillage plateau |
| 11 : système de dépose | 12 : fusible |
| 13 : poignée | 14 : verrouillage système |
| 15 : convoyeur de tranche | 16 : clavier |
| 17 : protecteur de lame | 18 : maintien du produit |
| 19 : loquet déverrouillage produit | 20 : loquet réglage hauteur produit |
| 21 : poignée utilisation manuelle | 22 : stabilisateur produit |
| 23 : chariot | 24 : système de déplacement du produit |
| 25 : plateau épaisseur produit | 26 : détection fin de produit |
| 27 : lame | 28 : butée mini hauteur produit |
| 29 : blocage déplacement produit | 30 : sélection chariot manu/auto |
| 31 : capteur épaisseur | 32 : sélection vitesse |

d) Schéma fonctionnel de premier degré



06IEELMEJ

Remarques :

- ☞ Les 5 parties sont indépendantes.
- ☞ Respecter bien la numérotation des questions pour répondre sur la copie.
- ☞ Ne pas oublier pas de rendre les documents réponse CR1 à CR6 avec la copie même si tous les documents ne sont pas complétés.
- ☞ La documentation nécessaire se trouve en annexe pages CAN1 à CAN15.
- ☞ Tous les calculs devront être justifiés sans oublier les unités adéquates.

06IEELMEJ

A) ANALYSE FONCTIONNELLE

On se propose, au cours de cette partie de l'étude, de repérer les organes du trancheur SAM 308 permettant, à partir d'un produit entier, d'obtenir et de disposer un ensemble de tranches.

- Q1)** A partir de la vue d'ensemble du SAM308 (analyse fonctionnelle page A2/3) et de son schéma fonctionnel de premier degré (analyse fonctionnelle page A3/3), indiquer sur le document réponse CR1, à quelles fonctions sont associés les éléments repérés 1, 15, 16, 24 et 27.

B) ACQUISITION DES CONSIGNES UTILISATEUR FP7

La structure associée à la fonction ACQUISITION DES CONSIGNES UTILISATEUR a pour but d'envoyer un signal de détection et un code (sur 8 bits) représentatif de la touche appuyée.

On se propose au cours de cette partie d'étude, d'établir les relations entre les touches appuyées et les codes envoyés à la fonction ELABORATION des SIGNAUX de COMMANDES MOTEURS (FP5).

A partir du schéma structurel fourni en annexe (CAN 1/15), on demande de :

- Q2)** A l'aide de la documentation constructeur du 74LS14 (CAN11/15), tracer sur le document réponse CR1, quelques périodes des allures des signaux UC1 (prélevé sur la broche 1 du circuit U2:A) et HORLOGE (prélevé sur la broche 2 de ce même circuit). Indiquer les tensions remarquables.

Remarque : On supposera qu'à l'instant t0, la tension UC1 est égale à zéro et on négligera le courant d'entrée du circuit U2 : A.

- Q3)** En régime établi, calculer :

- la durée de l'état haut du signal HORLOGE ;
- la durée à l'état bas de ce même signal ;
- en déduire la période et la fréquence de ce signal.

On rappelle la relation associée au phénomène de charge et de décharge du condensateur :

$$\Delta t = \tau * \ln\left(\frac{U_{\infty} - U_0}{U_{\infty} - U_c}\right)$$

Avec : U_{∞} = valeur finale (obtenue au bout d'un temps infini),

U_0 = valeur initiale (à l'instant d'origine du phénomène de charge ou de décharge),

U_c = valeur à l'issue de Δt .

- Q4)** A partir de la documentation constructeur du 74LS290 (CAN9/15), tracer sur le document réponse CR2 les chronogrammes de PB0, PB1, PB2.

- Q5)** A partir de la documentation constructeur du 74LS138 (CAN8/15), donner la combinaison sur les entrées PB0, PB1 et PB2 du 74LS138 permettant d'obtenir un niveau logique "0" en C2.

- Q6)** Tracer sur le document réponse CR2, les chronogrammes de C5, C4, C3, C2, C1.

- Q7)** Tracer sur le document réponse CR2, le chronogramme de la sortie DETECTION si l'on appuie sur la « touche PROG ».

- Q8)** Le code de la touche est lu par la fonction ELABORATION des SIGNAUX de COMMANDES MOTEURS lorsque la sortie DETECTION (PC0) est au niveau haut. Donner dans ce cas, sur le document réponse CR2, le code de PB7 à PB0 en binaire et en hexadécimal de la touche « PROG ».

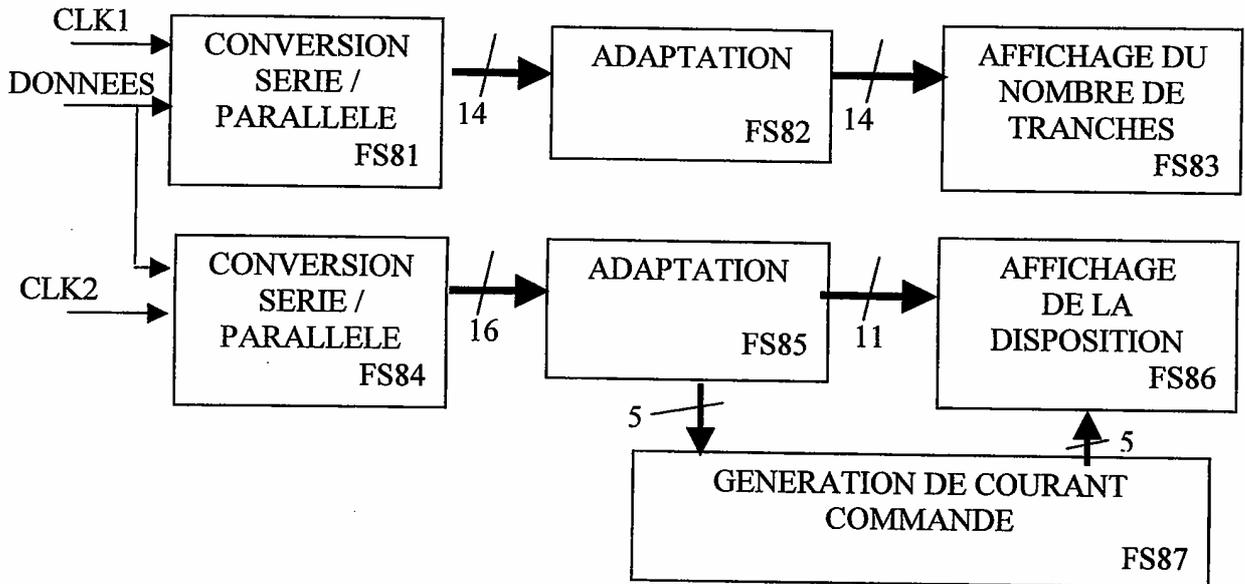
- Q9)** Montrer en quoi les diodes D1 à D5 protègent le circuit U3 dans le cas d'un appui simultané sur 2 touches d'une même ligne du clavier (exemple touches 3 et 4).

C) **AFFICHAGE INFOS PROGRAMMATION ET FONCTIONNEMENT - FP8**

La fonction **AFFICHAGE INFOS PROGRAMMATION ET FONCTIONNEMENT** permet à l'utilisateur de visualiser les différentes dispositions des tranches (rectangulaire ou circulaire) ainsi que les différents diamètres. Elle permet aussi de visualiser le nombre de tranches par pile.

On se propose, dans cette partie, de valider l'agencement structurel associé à l'affichage de la disposition des tranches.

Schéma fonctionnel de second degré :



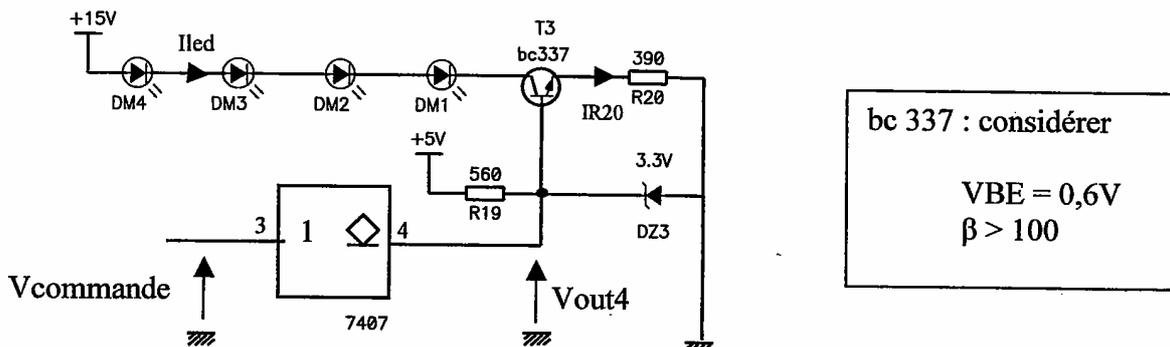
Q10) Selon l'implantation de la carte AFFICHAGE (document annexe CAN 5/15) :

Indiquer pour quel(s) format(s) de produits tranchés (tranches en cercle et/ou en ligne et/ou en colonne) l'indicateur D4 est allumé ?

Même question pour l'indicateur DM1.

Q11) Sur le document réponse CR3, indiquer les diodes électroluminescentes qui doivent être allumées pour afficher le cercle du milieu (pour ceci il faut s'aider de l'implantation de la carte AFFICHAGE document annexe CAN 5/15).

On donne ci-dessous le schéma structurel de commande des diodes électroluminescentes DM1 à DM4 :



On demande :

Q12) de préciser le type de sortie de l'opérateur logique "7407". D'indiquer, en vous aidant de la documentation constructeur de ce circuit (CAN11/15), la valeur maximum de la tension en sortie du 7407 (V_{out4}), lorsque $V_{commande} = 0V$.

Q13) de montrer que, dans ce cas, $I_{led} = 0A$.

Q14) Quelle est la valeur de la tension V_{out4} lorsque $V_{commande} = +5V$?

Q15) Quelle est, dans ce cas, la valeur de l'intensité du courant I_{R20} ? En déduire la valeur I_{led} .

En vous référant au schéma structurel complet de la carte affichage page CAN2/15, on demande :

Q16) En supposant que l'éclairement des diodes électroluminescentes est directement proportionnel à la valeur de l'intensité du courant les traversant, de préciser pourquoi il est possible d'affirmer que les diodes DM4 et DI3 auront sensiblement le même éclairement.

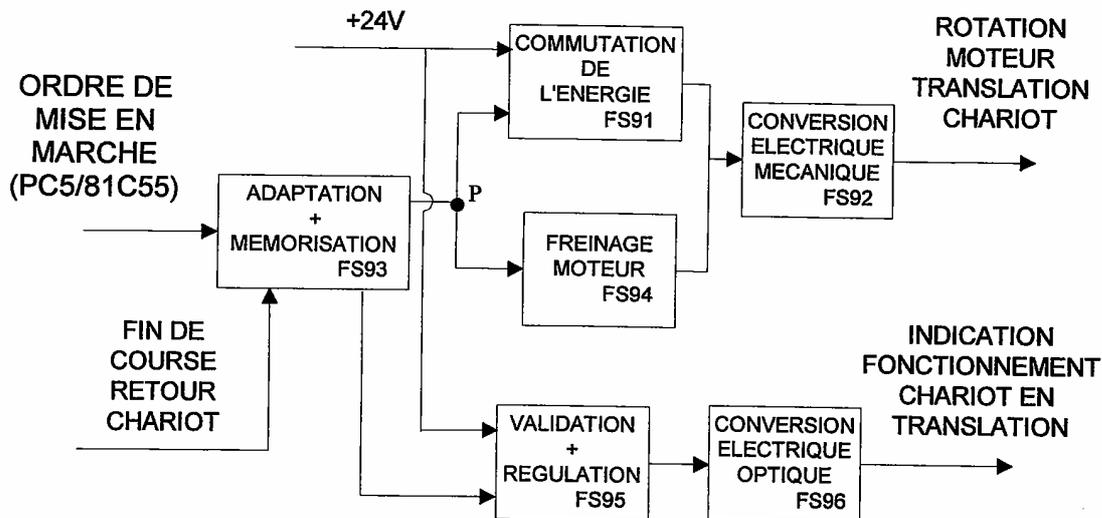
Q17) D'indiquer, sur le document réponse CR3, l'état logique (1 ou 0) des sorties des circuits U3 et U4 dans le cas d'un affichage du cercle du milieu.

Remarque : (U3_1 correspond à la broche 1 du circuit U3).

Q18) En vous aidant de la documentation constructeur du circuit 74HC164 (document annexe CAN 10/15), de tracer les chronogrammes de la feuille réponse CR4 et justifier que l'on affiche bien le cercle du milieu au bout du temps T_{aff} .

D) COMMANDE MOTEUR de translation chariot

Schéma fonctionnel de second degré de la fonction Commande moteur de translation chariot



Principe de fonctionnement (voir schéma structurel page CAN 3/15) :

L'utilisateur, par une pression sur un bouton poussoir, déclenche la mise en marche du système de translation du chariot. La fonction ELABORATION DES SIGNAUX DE COMMANDE MOTEUR FP5 reçoit cette information et place l'entrée de la fonction FS93 (par l'intermédiaire de PC5/81C55) au niveau logique bas.

Pour provoquer l'arrêt de la translation du chariot, l'utilisateur applique une nouvelle pression sur le bouton poussoir, l'entrée de la fonction FS93 passe au niveau haut ; le chariot viendra s'arrêter en butée de départ grâce au fin de course fixé sur le châssis du trancheur.

Le modèle équivalent, en sortie de la fonction FS93 "ADAPTATION et MEMORISATION" peut être assimilé à un interrupteur selon la table de fonctionnement ci-dessous :

Phases de fonctionnement	PC5/81C55	SCHEMA EQUIVALENT vu entre le point P et la masse
<i>Fonctionnement chariot</i>	Niveau Bas	 Interrupteur fermé
<i>Freinage ou chariot arrêté</i>	Niveau Haut	 Interrupteur ouvert

Pour des raisons de sécurité le freinage du moteur de translation chariot se fait par un court-circuit de celui-ci.

On se propose, au cours de cette partie, de justifier l'introduction d'un retard entre la coupure de l'alimentation du moteur (FS91) et le freinage du moteur (FS94).

06IEELMEJ

Pour toutes les questions de cette partie, on considèrera :

- que l'ensemble constitué des transistors T4 et T5 et de la résistance R14 est équivalent à un transistor PNP de puissance que l'on notera T5-4,
- que tous les transistors fonctionnent en commutation,
- que le seuil de conduction des diodes est égal à 0,6V.

Dans un premier temps on ne tiendra pas compte de la présence de C1.

Sachant que le transistor T6 doit avoir une tension VGS supérieure à 3V pour conduire, on demande :

Q19) De compléter, sur le document réponse CR5/6, le schéma structurel proposé (fonctions FS91, FS92 et FS94) en faisant apparaître le transistor T5-4 (en remplacement de T4, T5 et R14 du schéma initial) et en remplaçant la fonction FS93 par son modèle équivalent de sortie.
en phase de fonctionnement du chariot

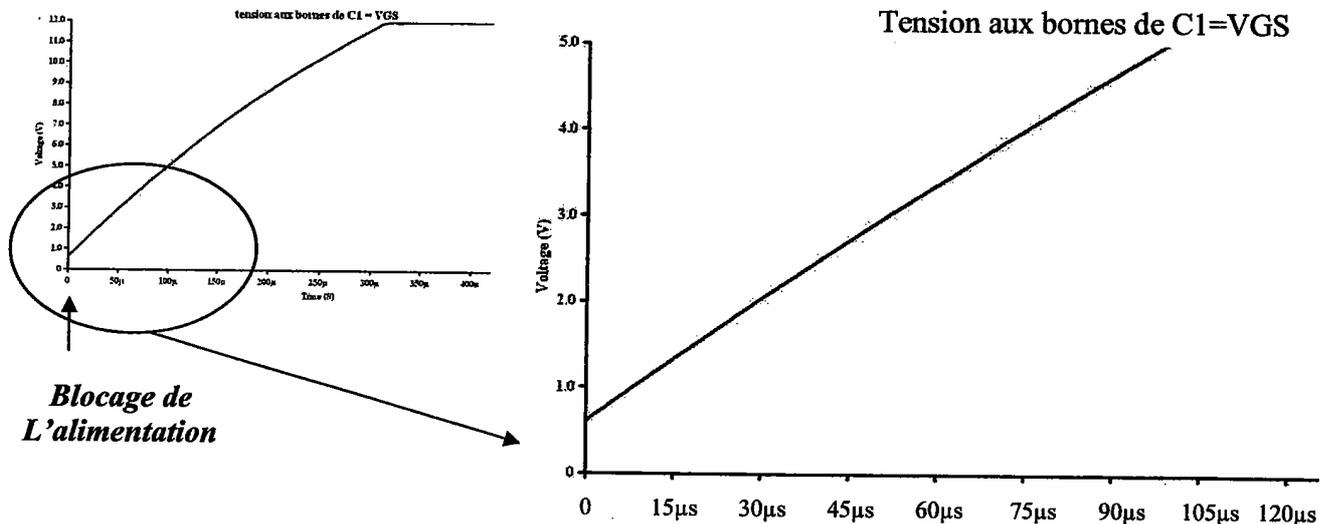
Q20) En phase de fonctionnement du chariot (PC5/81C55 au niveau bas), de donner, en vous aidant des documentations constructeurs (CAN6/15, CAN7/15), l'état (bloqué ou saturé) du transistor T5-4 et celui (bloqué ou conducteur) du transistor T6.

Q21) En phase de freinage ou d'arrêt, de donner les états des transistors T5-4 et T6.

Q22) Compte tenu de l'existence de temps de blocage et mise en conduction des transistors, justifier la nécessité de l'introduction d'un retard à la mise en conduction de T6.

On s'intéressera maintenant à l'influence de C1.

Les résultats de la simulation de la tension aux bornes de C1 lors du blocage de l'alimentation du moteur donnent la courbe suivante:



Q23) Déterminer graphiquement la valeur du retard entre le blocage de l'alimentation et le freinage.

Q24) En vous aidant de la documentation technique de l'IRF540 (CAN7/15), justifier la présence de DZ2.

06IEELMEJ

Le transistor T4 (Schéma initial ANNEXE CAN 3/15) est muni d'un dissipateur thermique. On se propose, au cours de cette partie, de valider le choix et la présence de ce dissipateur.

Q25) En vous aidant de la documentation technique du TIP120 (CAN6/15), déterminer la valeur de sa tension V_{CEsat} . Sachant que, en phase de fonctionnement, le moteur consomme 2A, en déduire la puissance dissipée par T4 (TIP120).

Q26) On rappelle que, avec J : jonction, A : air ambiant, B : boîtier, et D : dissipateur,

$$R_{thJA} = \frac{T_j - T_{amb}}{P_d} \quad \text{et} \quad R_{thJA} = R_{thJB} + R_{thBD} + R_{thDA}$$

Sachant que, dans son cahier des charges, le fabricant garantit le fonctionnement du trancheur jusqu'à une température ambiante maximum de 50°C, on demande de montrer que le dissipateur ML26 (CAN7/15), retenu par le constructeur, permet, dans cette condition, un fonctionnement correct du transistor TIP120 (CAN6/15).

On donne, dans notre cas, $R_{thBD} = 0,5^\circ\text{C/W}$ (montage avec graisse).

ELABORATION DES SIGNAUX DE COMMANDES MOTEURS

La carte ELABORATION DES SIGNAUX DE COMMANDES MOTEURS reçoit toutes les informations provenant des capteurs et génère les signaux nécessaires à la commande des différents organes mécaniques.

On se propose de vérifier que l'implantation mémoire des différents composants de cette carte est bien réalisée.

Schéma architectural de la carte :

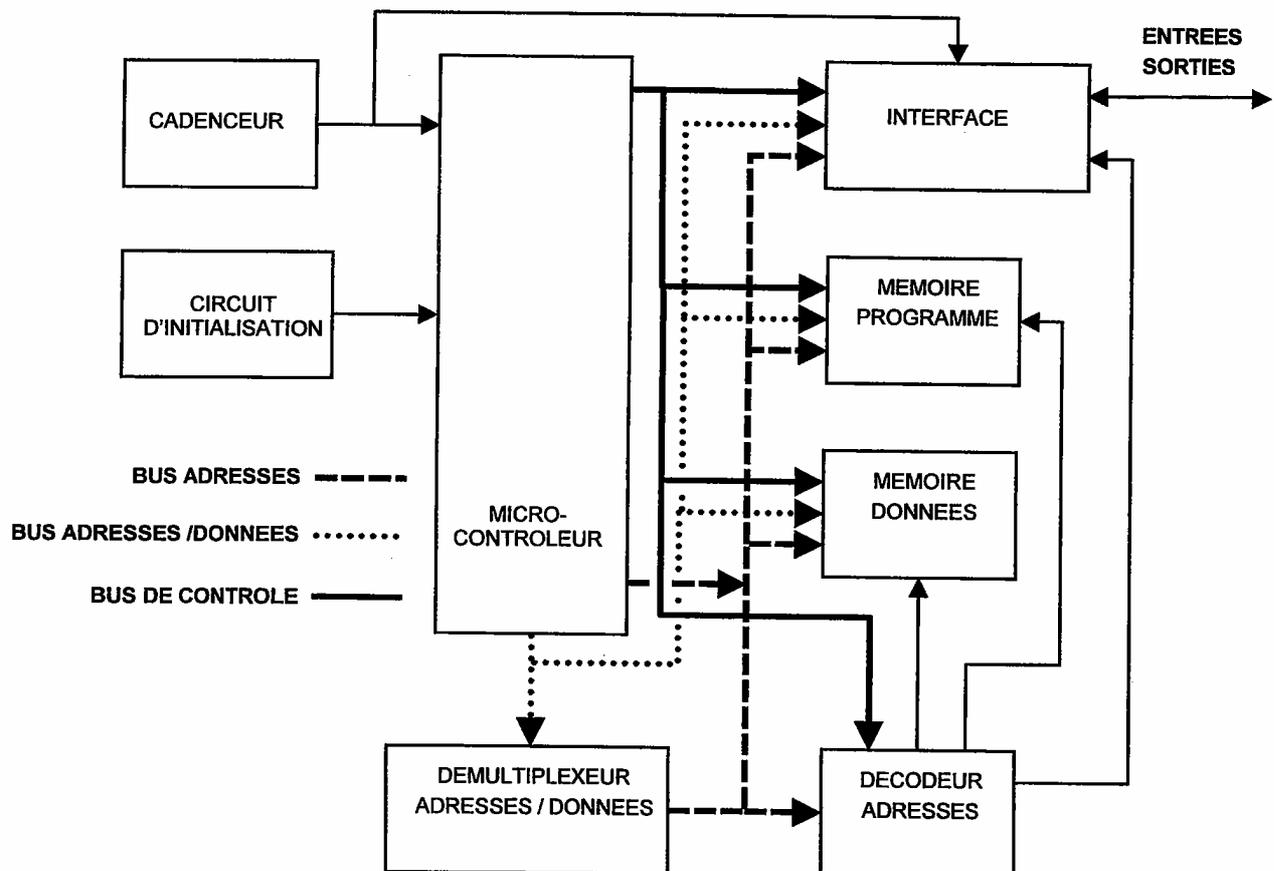


Schéma structurel : voir CAN 4/15

|06IEELMEJ

- Q27)** Quelle est la référence du composant assurant la mémorisation du programme de fonctionnement du trancheur ? En vous aidant de la documentation constructeur associée (CAN 13/15 ou CAN 14/15), donner, en octets et en Koctets, la capacité mémoire de ce composant ?
- Q28)** Sachant que le composant U3 (8155) n'est utilisé, dans cette application, que comme circuit d'interface entrées/sorties, quelle est la référence du composant assurant la mémorisation des données de fonctionnement du trancheur ? En vous aidant de la documentation constructeur associée (CAN 13/15 ou CAN 14/15) indiquer la particularité de ce composant. Cette particularité est-elle utilisée dans cette application ? Justifiez votre réponse.
- Q29)** Donner le rôle du signal ALE produit par le 80C31 (CAN15/15), ainsi que le rôle du 74HC373 (CAN 8/15).
- Q30)** Quel est le niveau à appliquer sur les broches de validation de boîtier des composants 27C64, 8155 (MSM81C55 sur CAN14/15) et X22C10 pour que ceux-ci soient sélectionnés.
- Q31)** On désire déterminer le plan mémoire de la carte ELABORATION DES SIGNAUX DE COMMANDES MOTEURS, sachant que le contenu partiel de U10 est donné dans le tableau suivant :

ADRESSES DE U10					DONNEES DE U10							
A4	A3	A2	A1	A0	O8	O7	O6	O5	O4	O3	O2	O1
0	X	X	X	X	1	1	1	1	1	1	1	1
1	0	1	X	X	1	1	1	0	1	1	1	1
1	1	0	X	X	1	1	0	1	1	1	1	1

X correspond à l'état 0 ou 1.

Remplir les tableaux sur le document réponse CR5 donnant le plan mémoire de la carte ELABORATION DES SIGNAUX DE COMMANDES MOTEURS.

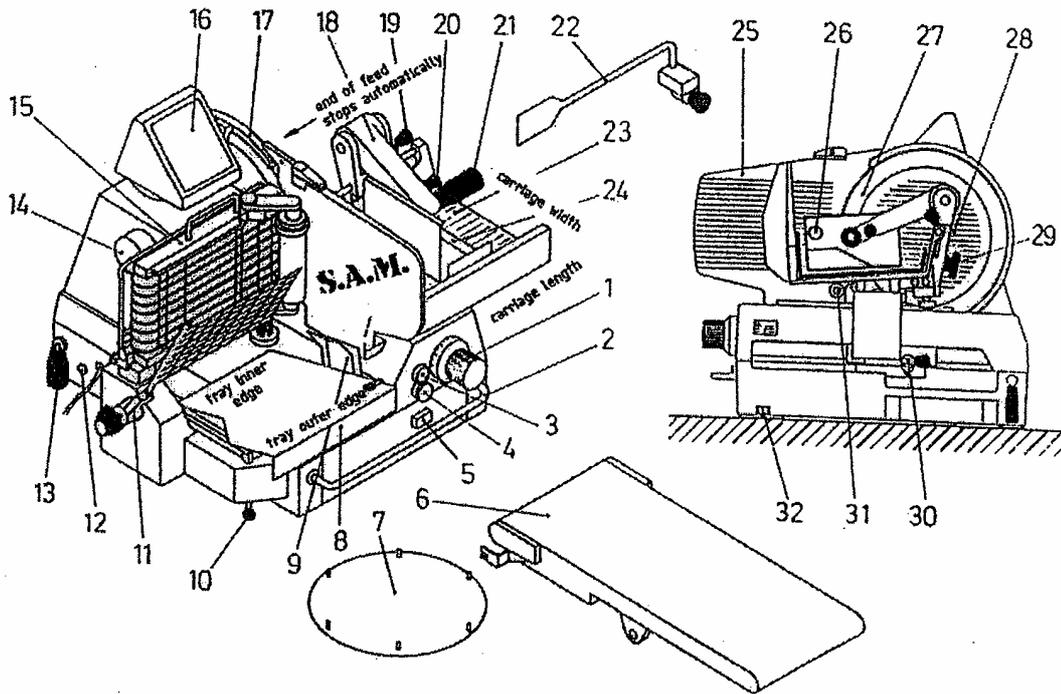
On se propose de justifier la présence des fonctions INITIALISATION et CADENCEMENT sachant que pour un bon fonctionnement le signal RST du circuit 80C31 doit être à l'état haut pendant un temps supérieur à 2ms à la mise sous tension et lors d'une chute de tension de l'alimentation.

Pour les questions suivantes nous utilisons les documents CAN 4/15 et CAN 12/15.

- Q32)** Déterminer le temps (t_R) pendant lequel le signal RESET en sortie du circuit du PCF1252-2 est au niveau bas (DOC PCF1252-2 sur CAN12/15).
- Q33)** Donner la valeur typique de la tension d'alimentation qui permet de faire changer l'état de la sortie POWF et indiquer cette tension sur le chronogramme de l'ALIMENTATION page CR6/6.
- Q34)** Tracer les signaux POWF et RESET sur le document réponse CR6/6.
- Q35)** Compléter, pour les différentes combinaisons des valeurs logiques des signaux RESET et POWF, le tableau du document réponse CR6.
En déduire la fonction logique réalisée par l'ensemble R17, D1, D2 et U6:C ?
- Q36)** Tracer le signal RST sur le document réponse CR6/6 et justifier le bon fonctionnement de la fonction INITIALISATION.

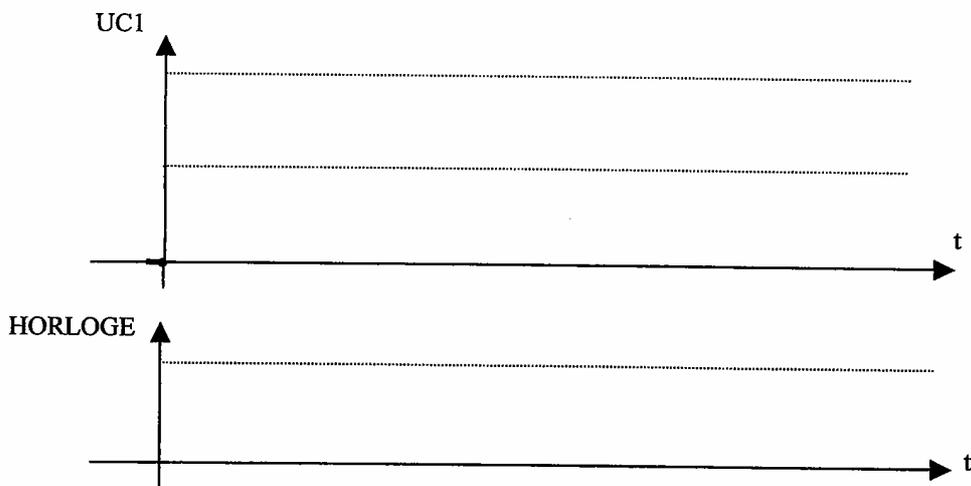
FEUILLE REPONSE CR1

QUESTION Q1



Repères	Désignations	Fonctions associées
1		
15		
16		
24		
27		

QUESTION Q2



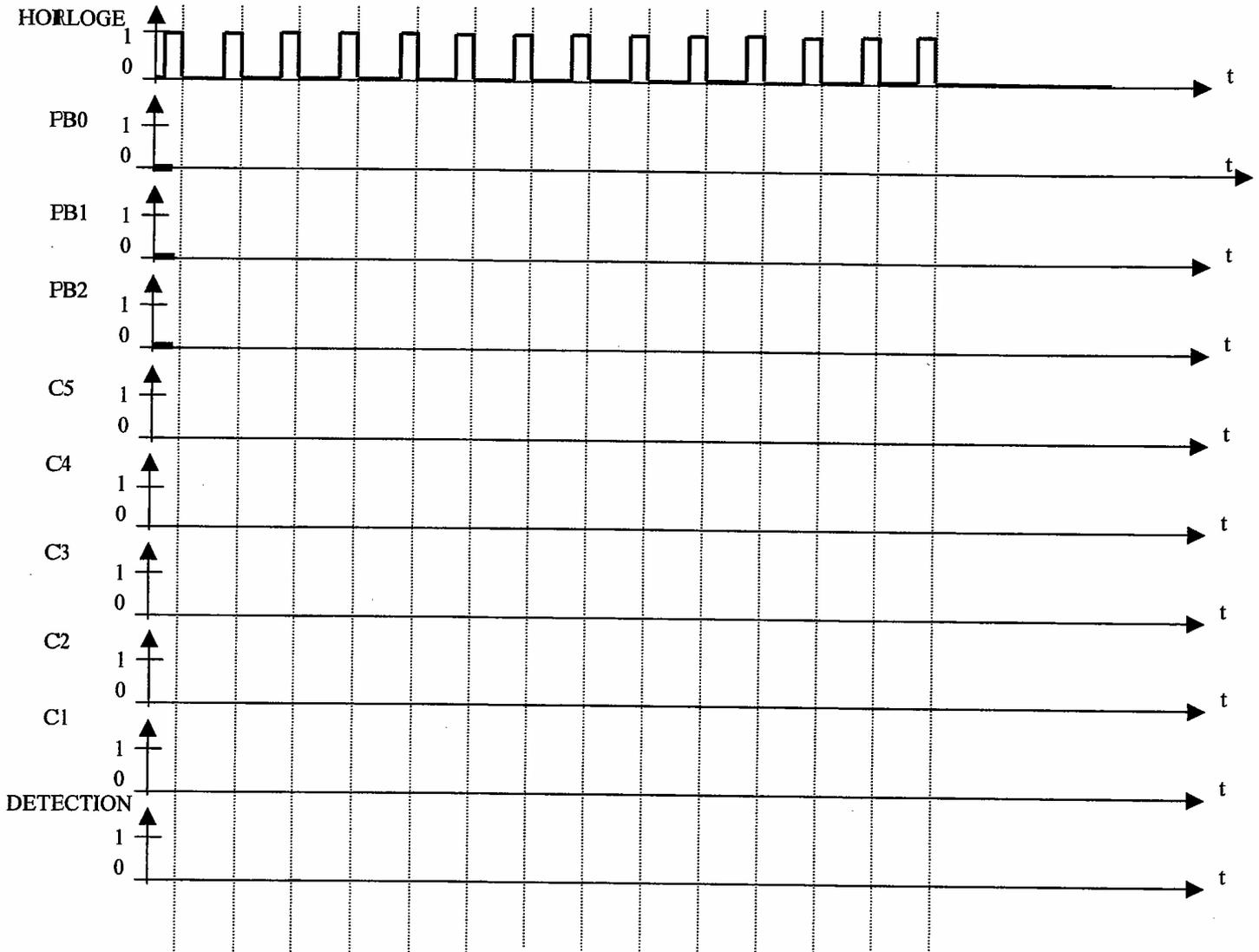
Indiquer les tensions remarquables en UC1 et HORLOGE

A $t=0$ C1 est initialement déchargé

06IEELMEJ

FEUILLE REPONSE CR2

QUESTIONS Q4 Q6 Q7



QUESTION Q8

	PB7	PB6	PB5	PB4	PB3	PB2	PB1	PB0	CODE EN HEXADECIMAL
Touche "1"	1	1	1	1	0	1	0	0	\$F4
Touche "2"	1	1	1	1	0	0	1	1	\$F3
Touche "7"	1	1	1	0	1	0	1	1	\$EB
Touche "PROG"									

06IEELMEJ

FEUILLE REPONSE CR3

QUESTION Q11

Pour l'état des leds mettre « A » pour Allumée et « E » pour Eteinte

LED	Etat des leds pour le cercle du MILIEU
DA1A	
DA1B	
DA1C	
DA1D	
DA2A	
DA2B	
DA2C	
DA2D	
DM1	
DM2	
DM3	
DM4	
DI1	
DI2	
DI3	
DI4	
DI5	
DI6	
D1	
D2	
D3	
D4	
D5	
D6	
D7	
D8	
D9	
D10	
D11	

QUESTION Q17

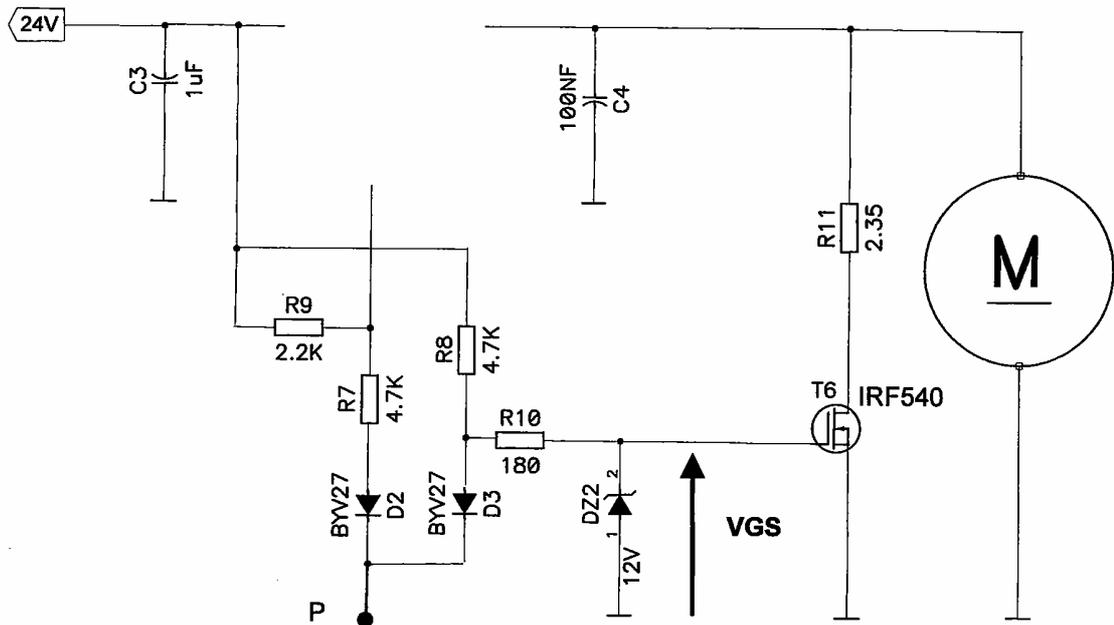
Pour les sorties des circuits 74HC164 mettre dans le tableau les états « 0 » ou « 1 »

Sorties des 74HC164	U3_3	U3_4	U3_5	U3_6	U3_10	U3_11	U3_12	U3_13	U4_3	U4_4	U4_5	U4_6	U4_10	U4_11	U4_12	U4_13
Cercle du MILIEU																

06IEELMEJ

FEUILLE REPONSE CR5

QUESTION 19



QUESTION 31

	PSEN	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	CS U3	CS U5
ADRESSE DE DEBUT	0	0	0	0															
ADRESSE DE FIN	0	0	0	0															
ADRESSE DE DEBUT	1																	1	0
ADRESSE DE FIN	1																	1	0
ADRESSE DE DEBUT	1																	0	1
ADRESSE DE FIN	1																	0	1

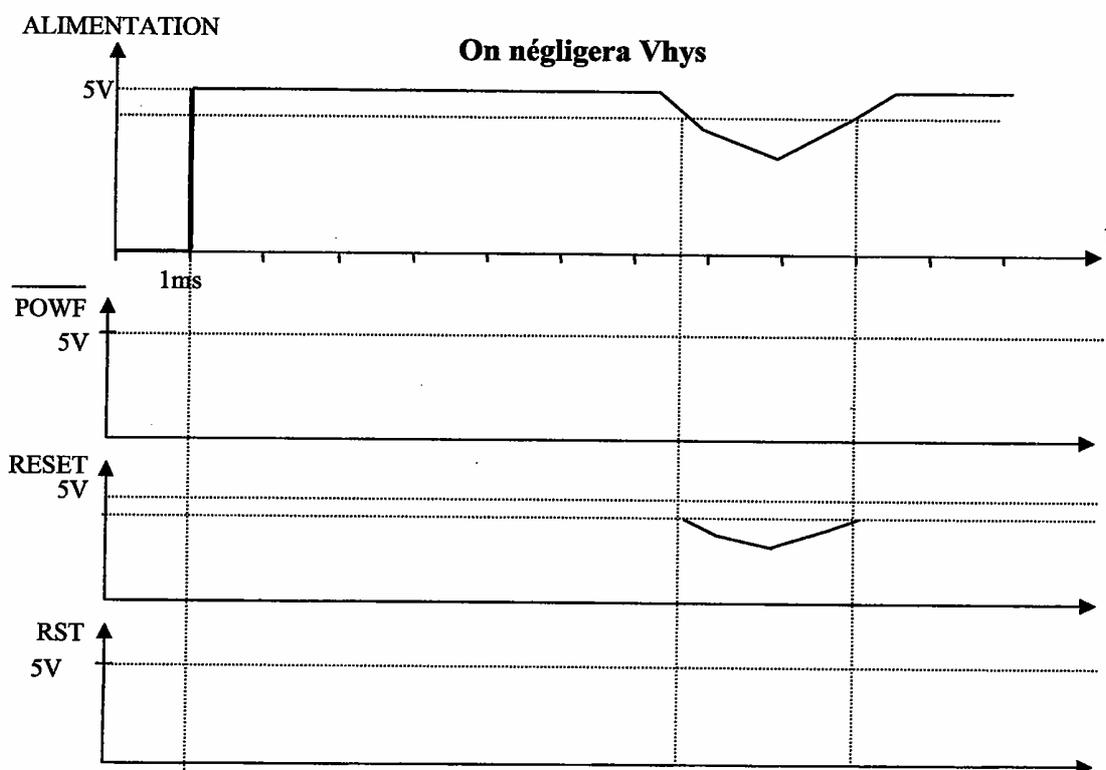
Circuit mémoire	Adresse de début en HEXA	Adresse de fin en HEXA
U2	\$0000	\$1FFF
U5		
U3		

06IEELMEJ

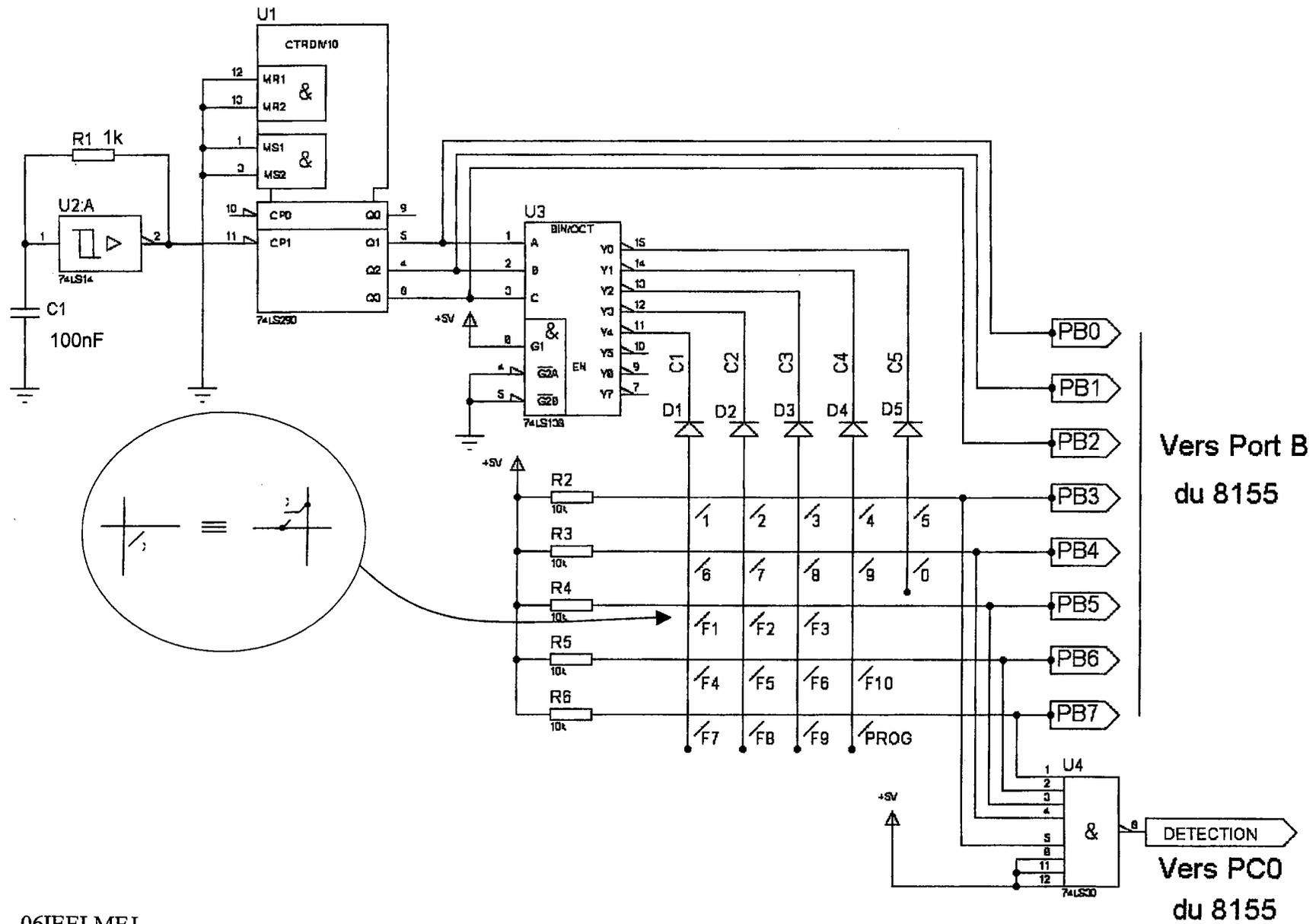
QUESTION 35

RESET	$\overline{\text{POWF}}$	RST

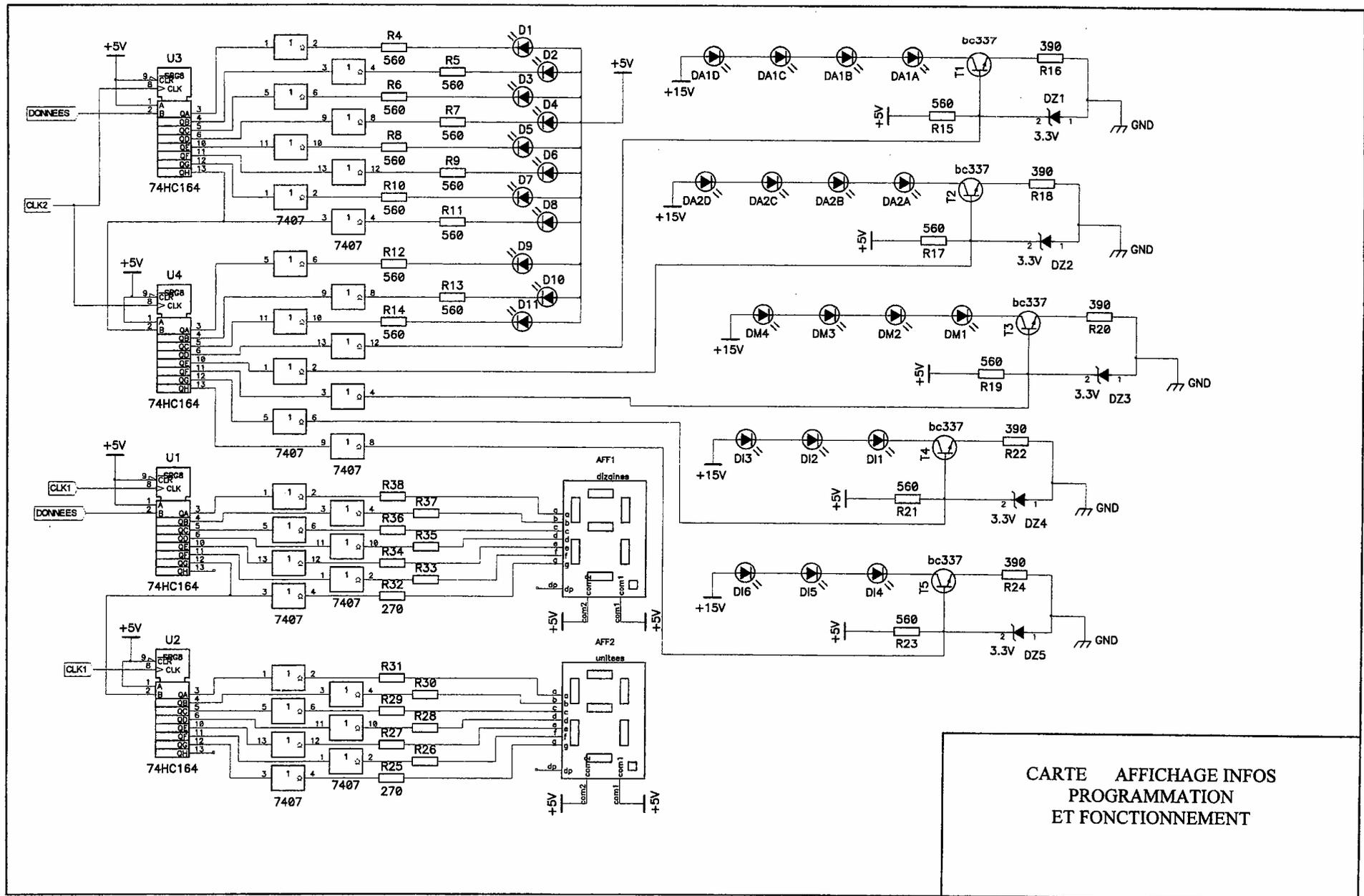
QUESTIONS 33, 34 et 36



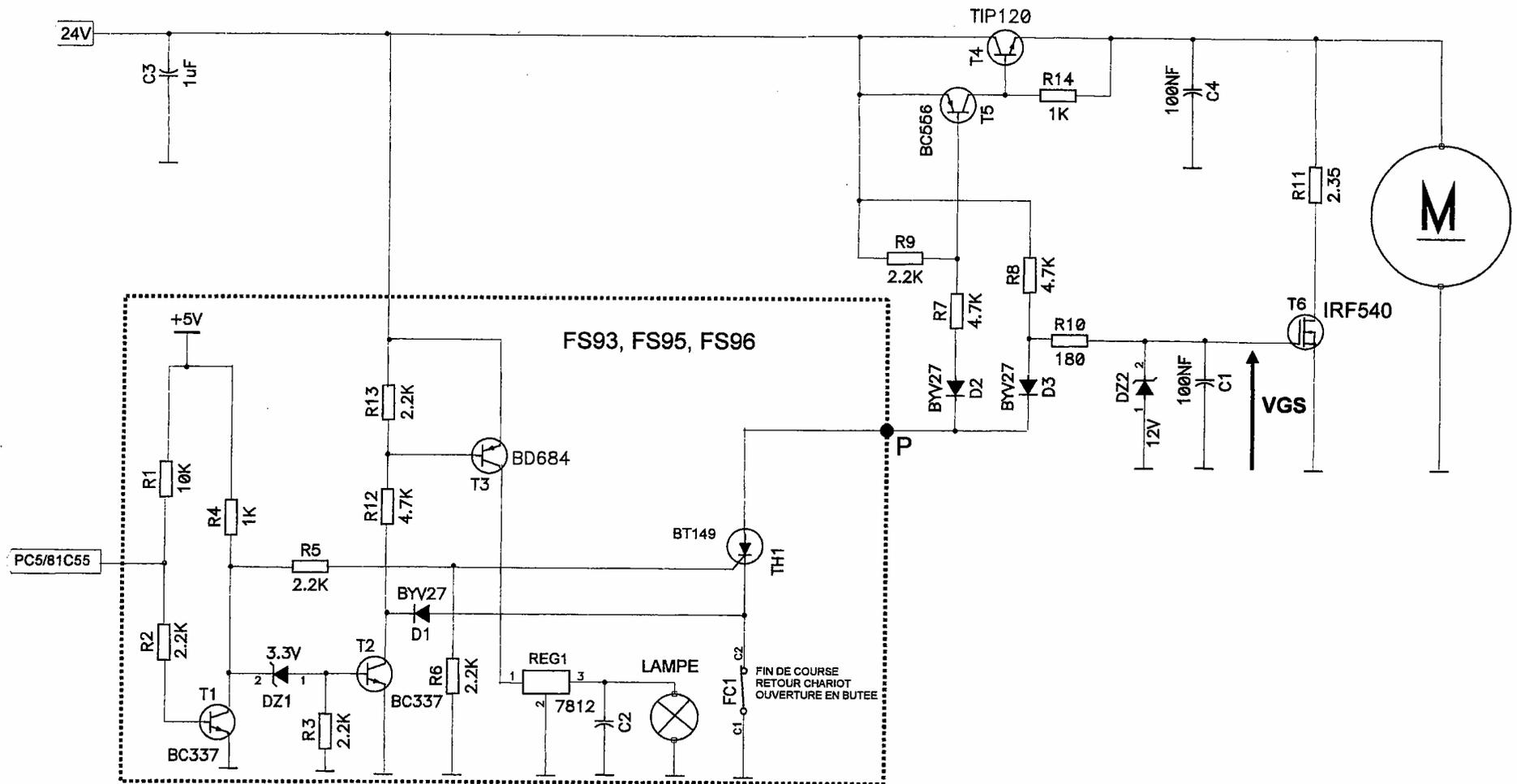
06IEELMEJ



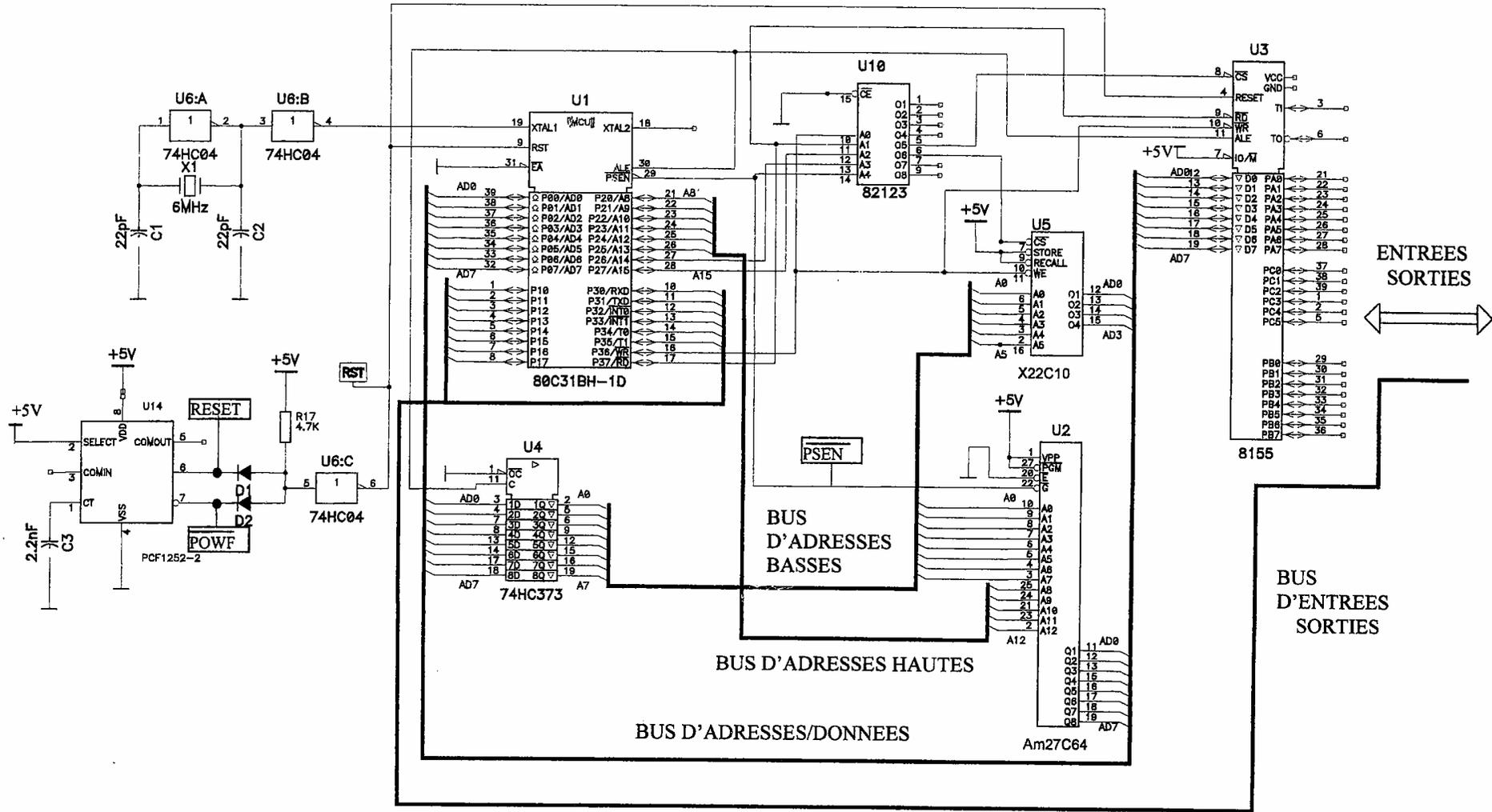
06IEELMEJ



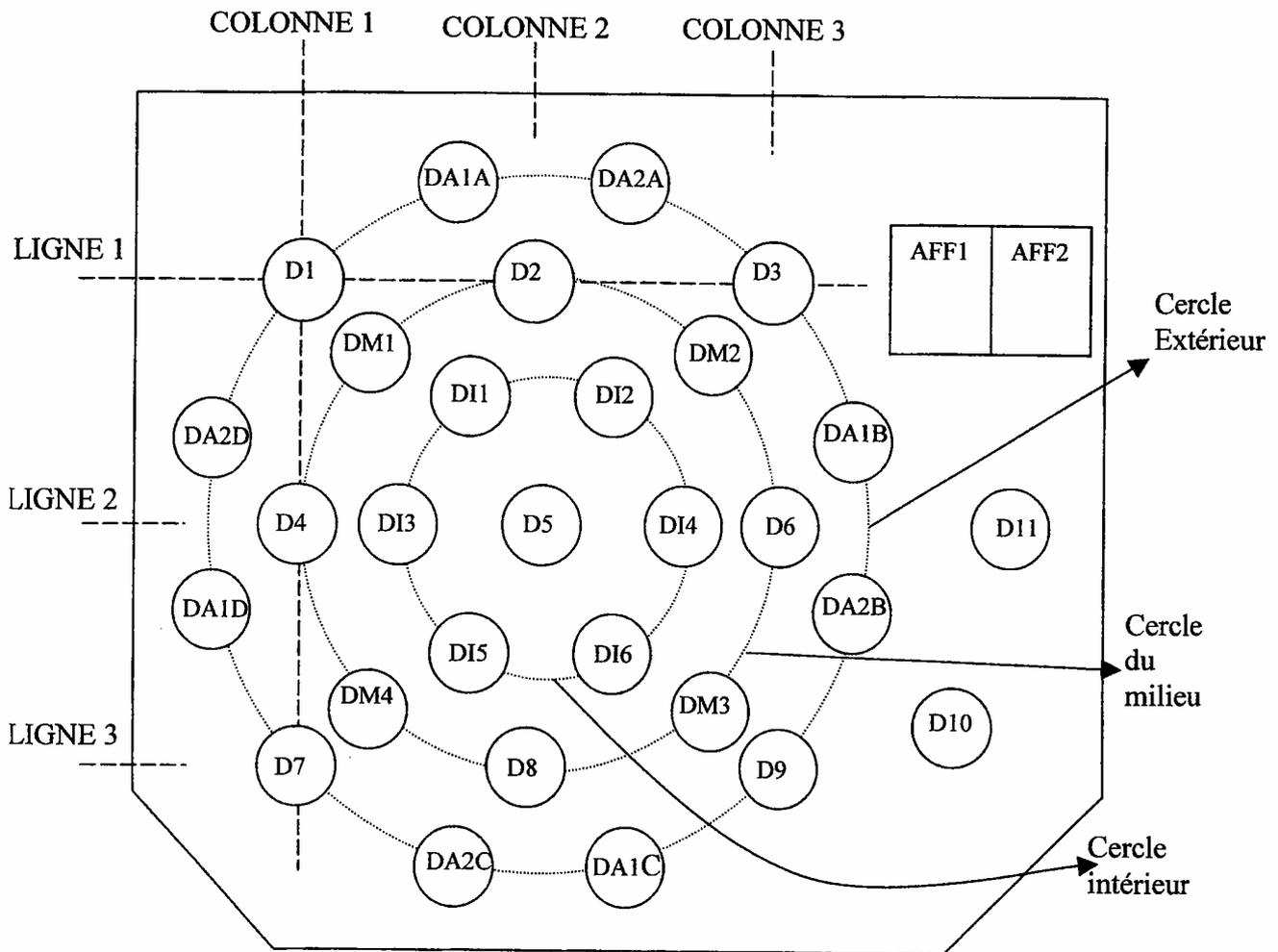
06IEELMEJ



06IEELMEJ

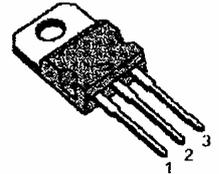


06IEELMEJ



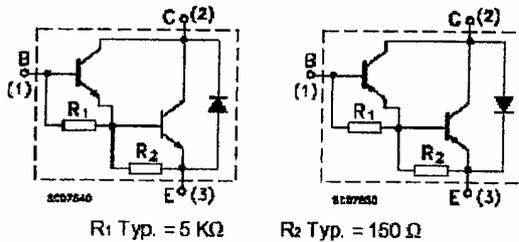
Remarques : Pour ne pas surcharger le dessin, seules les LIGNE 1 et COLONNE 1 ont été repérées.

La LIGNE 2 est uniquement composée de D4, D5, D6



TO-220

INTERNAL SCHEMATIC DIAGRAM



DESCRIPTION

Les TIP120, TIP121 et TIP122 sont des transistors de type NPN monolithiques, montés en Darlington, encapsulés dans un boîtier Jedec TO-220 plastique. Ils sont conçus pour des applications nécessitant une puissance moyenne (commutation, amplification). Les modèles TIP125, TIP126 et TIP127 sont respectivement leurs complémentaires en type PNP.

CARACTERISTIQUES THERMIQUES

- Température de jonction max. T_J = 150°C
- Résistances thermiques maximales :
 jonction-boîtier R_{TH} (JB) = 1,92 °C / W
 jonction-air ambiant R_{TH} (JA) = 62,5 °C / W

CARACTERISTIQUES MAXIMALES

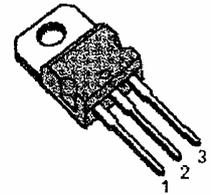
Symbol	Parameter	Value				Unit
		NPN	TIP120	TIP121	TIP122	
		PNP	TIP125	TIP126	TIP127	
V _{CB0}	Collector-Base Voltage (I _E = 0)		60	80	100	V
V _{CE0}	Collector-Emitter Voltage (I _B = 0)		60	80	100	V
V _{EB0}	Emitter-Base Voltage (I _C = 0)			5		V
I _C	Collector Current			5		A
I _{CM}	Collector Peak Current			8		A
I _B	Base Current			0,1		A
P _{tot}	Total Dissipation at T _{amb} ≤ 25 °C			2		W
T _{stg}	Storage Temperature			-65 to 150		°C
T _J	Max. Operating Junction Temperature			150		°C

* For PNP types voltage and current values are negative.

V_{CE SAT} = 2V maximum pour I_C > 1A.

06IEELMEJ

**N - CHANNEL ENHANCEMENT MODE
POWER MOS TRANSISTORS**



DESCRIPTION

Les modèles IRF540 et IRF540FI sont des transistors de puissance MOS canal N à enrichissement. Boîtier Jedec TO-220.

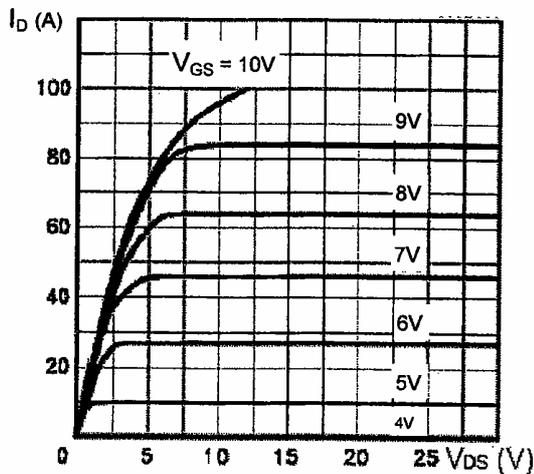
- Valeur courante $R_{DS(on)} = 0,045 \Omega$
- Technologie à avalanche abrupte
- Testé à 100% en avalanche
- Faible charge de grille
- Fort courant
- Température élevée d'utilisation (175°C)
- $V_{GS(max)} = 20V$

APPLICATIONS

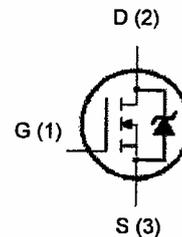
TO-220

- Commutation fort courant à grande vitesse
- Pilotage de relais et bobines
- Régulateurs
- Convertisseurs DC-DC & DC-AC
- Commande de moteurs, amplificateurs audio
- Véhicules à moteurs (injection, ABS, AIR-BAG, lampes, Etc.)

CARACTERISTIQUE DE SORTIE

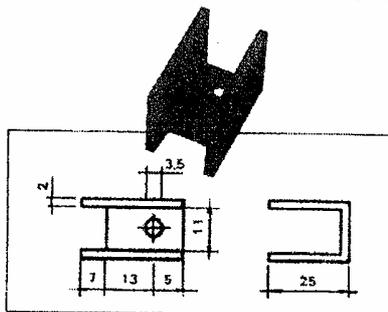


INTERNAL SCHEMATIC DIAGRAM



TYPE	V_{OSS}	$R_{DS(on)}$	I_D
IRF540	100 V	$< 0,077 \Omega$	30 A
IRF540FI	100 V	$< 0,077 \Omega$	16 A

DISSIPATEUR THERMIQUE ML26



ML26 pour boîtier TO-220
 $R_{TH} = 20^{\circ}C/W$

06IEELMEJ

SN74LS138 3-LINE TO 8-LINE DECODERS/DEMULTIPLEXERS

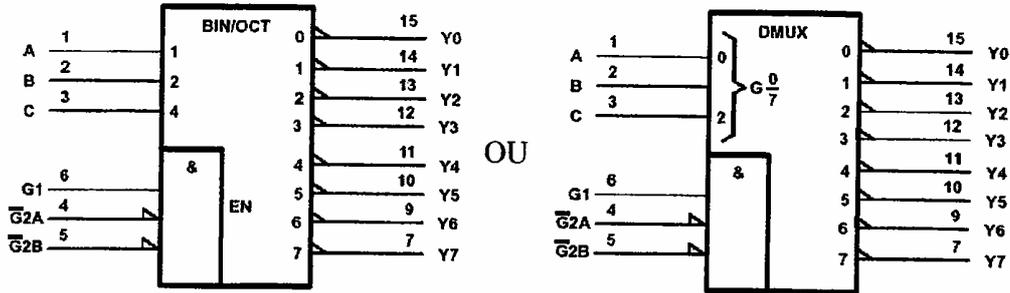


TABLE DE FONCTIONNEMENT

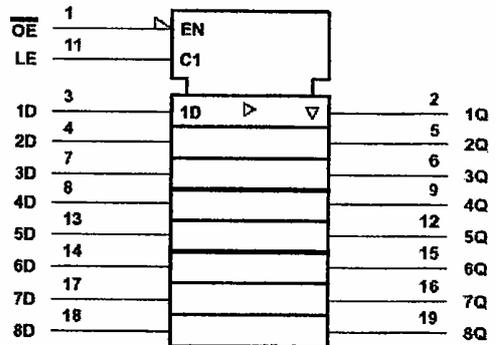
INPUTS						OUTPUTS							
ENABLE			SELECT										
G1	G2A	G2B	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
X	H	X	X	X	X	H	H	H	H	H	H	H	H
X	X	H	X	X	X	H	H	H	H	H	H	H	H
L	X	X	X	X	X	H	H	H	H	H	H	H	H
H	L	L	L	L	L	L	H	H	H	H	H	H	H
H	L	L	L	L	H	H	L	H	H	H	H	H	H
H	L	L	L	H	L	H	H	L	H	H	H	H	H
H	L	L	L	H	H	H	H	H	L	H	H	H	H
H	L	L	H	L	L	H	H	H	H	L	H	H	H
H	L	L	H	H	L	H	H	H	H	H	L	H	H
H	L	L	H	H	H	H	H	H	H	H	H	L	H
H	L	L	H	H	H	H	H	H	H	H	H	H	L

SN74HC373 OCTAL TRANSPARENT D-TYPE LATCHES WITH 3-STATE OUTPUTS

Octuple verrou dont le fonctionnement de chaque bascule D est régi d'après la table de fonctionnement ci-contre.

Q₀ : mémorisation état précédent
Z : état haute impédance

INPUTS			OUTPUT
OE	LE	D	Q
L	H	H	H
L	H	L	L
L	L	X	Q ₀
H	X	X	Z





MOTOROLA

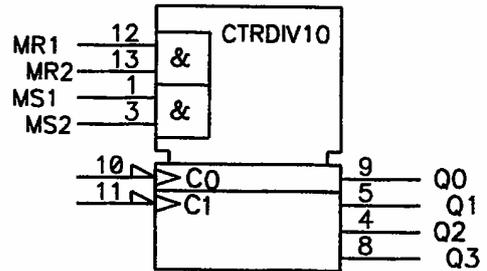
SN74LS290 DECADE COUNTER ; 4-BIT BINARY COUNTER

DESCRIPTION GENERALE

Le SN74LS290 est un compteur 4-bit décomposable en deux parties. Un compteur-diviseur par 2 et un compteur-diviseur par 5, déclenchés tous les deux par un front descendant appliqué sur leur entrée d'horloge respective. Deux entrées de remise à 0 et deux entrées de mise à 9 sont disponibles.

FONCTIONNEMENT

- C0 : entrée d'horloge compteur-diviseur par 2
- C1 : entrée d'horloge compteur-diviseur par 5
- MR1, MR2 : entrées Master Reset (remise à 0 de Q3 - Q0)
- MS1, MS2 : entrées Master Set (mise à 9 de Q3 - Q0)
- Q0 : sortie compteur-diviseur par 2
- Q1, Q2, Q3 : sorties compteur-diviseur par 5



Vcc : 14
 GND : 7
 NC : 2, 6

Mode de fonctionnement :

Entrées RESET / SET				Sorties			
MR1	MR2	MS1	MS2	Q3	Q2	Q1	Q0
1	1	0	X	0	0	0	0
1	1	X	0	0	0	0	0
X	X	1	1	1	0	0	1
0	X	0	X	Comptage			
X	0	X	0	Comptage			
0	X	X	0	Comptage			
X	0	0	X	Comptage			

X : état indifférent

Les deux compteurs peuvent être employés individuellement ou reliés ensemble :

Compteur BCD :

Sortie Q0 reliée à l'entrée d'horloge C1 et signal de comptage sur l'entrée C0.

Compteur Bi-quinaire :

Sortie Q3 reliée à l'entrée d'horloge C0 et signal de comptage sur l'entrée C1.

Séquence de comptage du compteur diviseur par 5 :

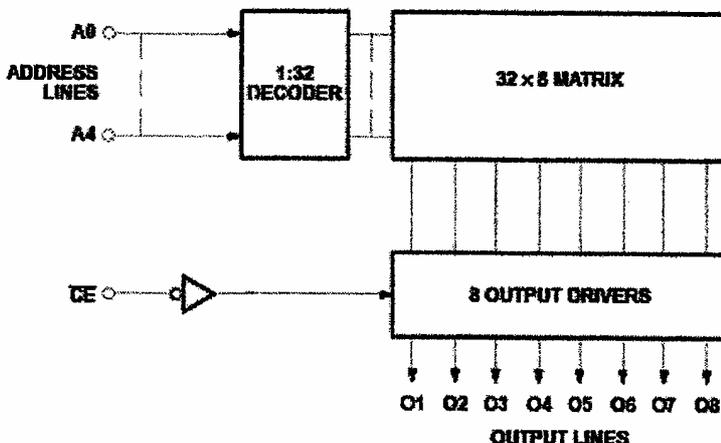
Comptage	Sorties		
	Q3	Q2	Q1
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0



PHILIPS 82S123

256-bit TTL bipolar PROM (32 x 8)

DESCRIPTION



Le circuit 82S123 est personnalisable par programmation suivant la procédure « Signetics Generic I fusing procedure ». Initialement, toutes les sorties sont au niveau logique 0.

Les sorties sont fixées au niveau logique 1 par destruction des fusibles de la matrice Ni-Cr aux adresses spécifiées dans la programmation.

La technologie 3 états des sorties permet l'interfaçage direct avec les systèmes à base de microcontrôleur / microprocesseur.

Le faible temps d'accès de 50ns permet un traitement très rapide des informations.

APPLICATIONS

- Transcodage
- séquençage
- décodage d'adresses
- programmation matérielle.



PHILIPS 74HC164

8-bit serial-in/parallel-out shift register

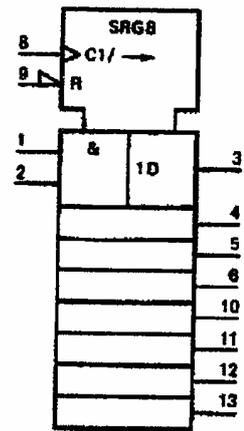
DESCRIPTION GENERALE

Le 74HC164 est un circuit de la famille CMOS rapide. C'est un registre à décalage 8 bits déclenché sur fronts d'horloge avec entrée des données en série. Les 8 sorties correspondent aux 8 étages composés de bascules D.

FONCTIONNEMENT

Les données sont entrées par la broche 1 (D_{sa}) ou la broche 2 (D_{sb}); Si une entrée est utilisée, l'autre sert de validation et doit être à l'état haut pour valider le fonctionnement. Il est également possible de relier les deux entrées ensemble.

Les données sont décalées d'un rang de la sortie Q₀ vers la sortie Q₇ à chaque front montant de l'horloge CP et la donnée présente en entrée (D_{sa} ou D_{sb}) se retrouve en sortie Q₀. Un état bas sur l'entrée Master Reset (\overline{MR}) force toutes les sorties à 0 de façon asynchrone, quelque soit l'état de l'entrée de donnée.



H : état haut ; L : état bas

X : état indifférent

h, l : état haut ou bas juste avant le front actif sur l'horloge CP

qi : sortie Qi juste avant le front actif sur l'horloge CP

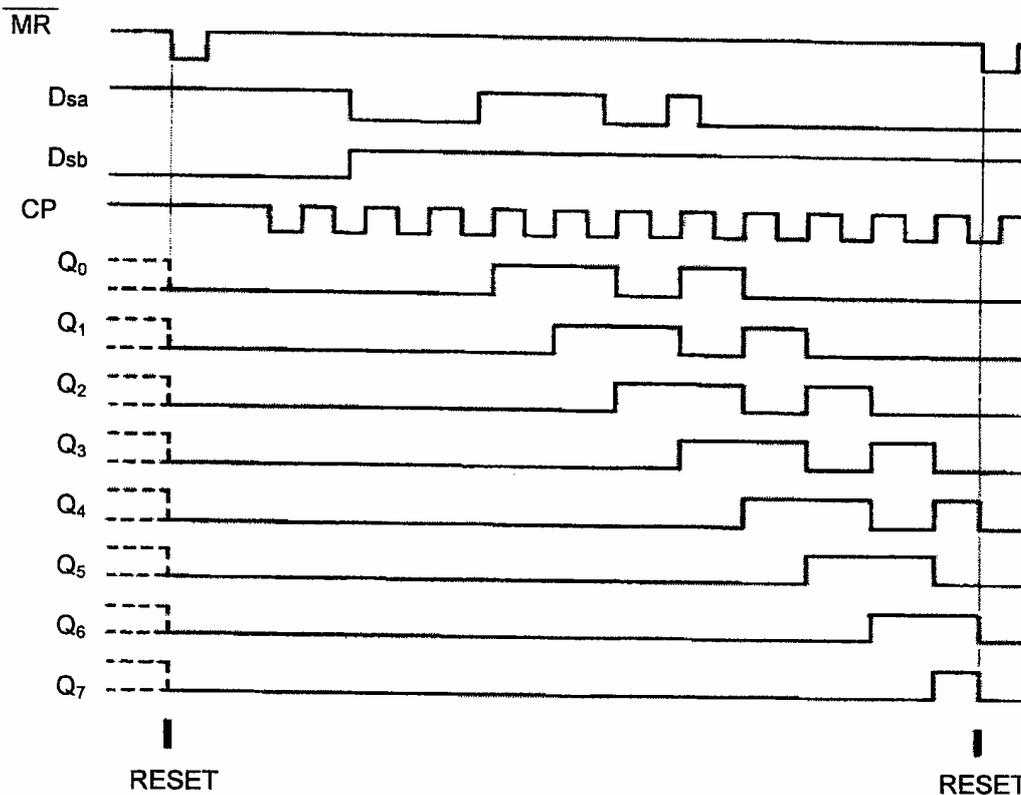
↑ : front actif d'horloge

shift : « décalage »

PIN NO.	SYMBOL	NAME AND FUNCTION
1, 2	D _{sa} , D _{sb}	data inputs
3, 4, 5, 6, 10, 11, 12, 13	Q ₀ to Q ₇	outputs
7	GND	ground (0 V)
8	CP	clock input (LOW-to-HIGH, edge-triggered)
9	\overline{MR}	master reset input (active LOW)
14	V _{cc}	positive supply voltage

OPERATING MODES	INPUTS				OUTPUTS	
	\overline{MR}	CP	D _{sa}	D _{sb}	Q ₀	Q ₁ - Q ₇
reset (clear)	L	X	X	X	L	L - L
shift	H	↑	l	l	L	q ₀ - q ₆
	H	↑	l	h	L	q ₀ - q ₆
	H	↑	h	l	L	q ₀ - q ₆
	H	↑	h	h	H	q ₀ - q ₆

Exemple de séquence de décalage :

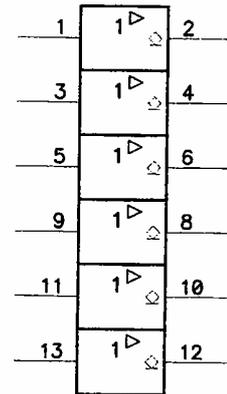


DM7407 Hex Buffers with High Voltage Open-Collector Outputs

$Y = A$

Input	Output
A	Y
L	L
H	H

H = High Logic Level
L = Low Logic Level



Vcc : 14
GND : 7

DESCRIPTION GENERALE

Le circuit contient 6 portes logiques avec sortie de type collecteur ouvert.

CARACTERISTIQUES

Symbol	Parameter	DM7407			Units
		Min	Nom	Max	
V _{CC}	Supply Voltage	4.75	5	5.25	V
V _{IH}	High Level Input Voltage	2			V
V _{IL}	Low Level Input Voltage			0.8	V
V _{OH}	High Level Output Voltage			30	V
I _{OL}	Low Level Output Current			40	mA
T _A	Free Air Operating Temperature	0		70	°C

Symbol	Parameter	Conditions	Min	Typ (Note 1)	Max	Units
V _I	Input Clamp Voltage	V _{CC} = Min, I _I = -12 mA			-1,5	V
I _{CEX}	High Level Output Current	V _{CC} = Min, V _O = 30V V _{IH} = Min			250	μA
V _{OL}	Low Level Output Voltage					V
		I _{OL} = 16 mA, V _{CC} = Min			0,4	
I _I	Input Current @ Max Input Voltage	V _{CC} = Max, V _I = 5.5V			1	mA
I _{IH}	High Level Input Current	V _{CC} = Max, V _I = 2.4V			40	μA
I _{IL}	Low Level Input Current	V _{CC} = Max, V _I = 0.4V			-1,6	mA

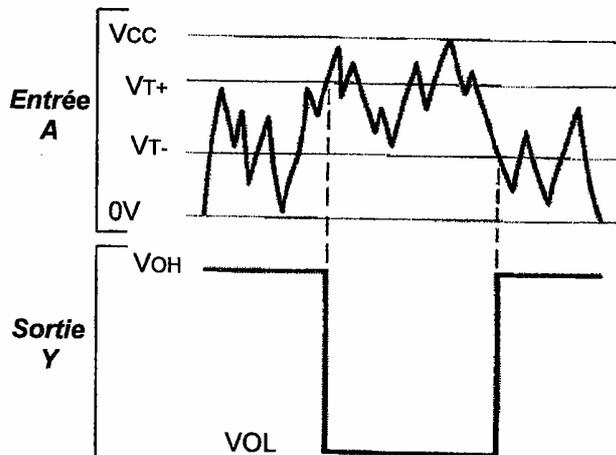
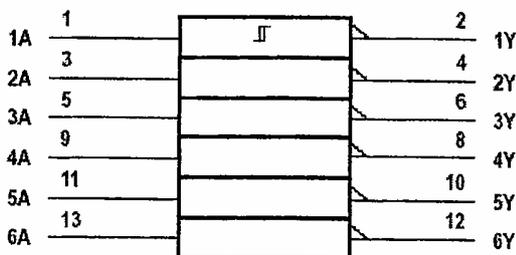
DM74LS14 Hex Inverters with Schmitt Trigger Inputs

DESCRIPTION GENERALE

Le circuit DM74LS14 est un sextuple inverseur logique à entrées de type Trigger de Schmitt basé sur la technologie TTL LS. Les niveaux de tension de déclenchement V_{T+} et V_{T-} permettent la mise en forme de signaux parasites ou variant lentement dans le temps.

RESUME DE CARACTERISTIQUES

- Tension d'alimentation : 5V ± 5%
- Hystérésis: 0,8V (typ.) ; 0,4V minimum garanti
- Seuils typ. (à 5V) : V_{T+} = 1,65V ; V_{T-} = 0,85V
- Tension max. de sortie à l'état bas : V_{OL} = 0,4V
- Tension min. de sortie à l'état haut : V_{OH} = 3,5V





PHILIPS PCF 1252-X Threshold detector and reset generator

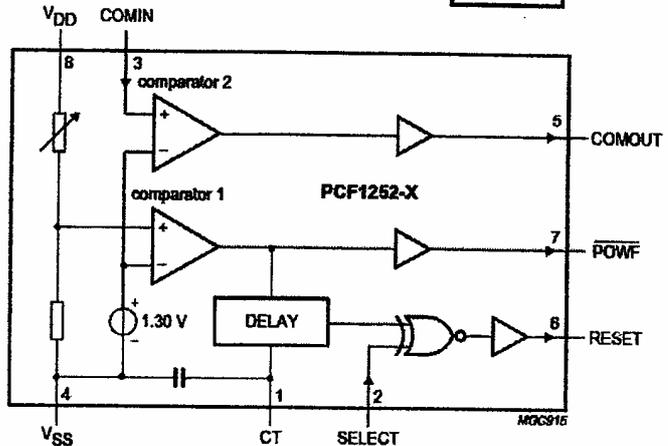
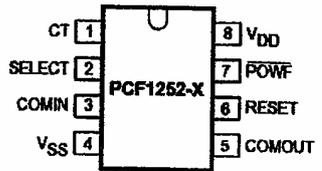
DESCRIPTION GENERALE

La famille PCF1252-X est constituée de détecteurs de baisse de tension dont l'application principale réside dans les superviseurs d'alimentation pour systèmes à microprocesseur/microcontrôleur pour générer un signal de réinitialisation lors des défaillances d'alimentation ou à l'initialisation.

Le PCF1252-X fournit un signal $\overline{\text{POWF}}$ (POWER Fail) activé lors d'une défaillance de l'alimentation VDD.

Un système de d'initialisation génère un signal RESET avec un retard dont la durée est déterminée par un condensateur externe C_{CT}).

Un deuxième dispositif intégré permet le contrôle d'alimentation d'un autre point du système (COMIN, COMOUT).



SYMBOL	PIN	DESCRIPTION
CT	1	connexion pour la capacité externe
SELECT	2	Polarité de la sortie RESET ou entrée de RAZ externe
COMIN	3	Entrée comparateur 2
V _{SS}	4	masse (0 V)
COMOUT	5	Sortie comparateur 2
RESET	6	Sortie initialisation
POWF	7	Sortie défaillance alimentation
V _{DD}	8	Tension d'alimentation / tension à superviser dans le système

FONCTIONNEMENT

Le PCF1252-X contient :

- Une référence de tension précise de 1,30 V
- Deux comparateurs
- Un circuit retard (DELAY).

La famille PCF1252-X comprend 10 versions avec, pour chacune, un seuil de tension VTRIP différent (voir tableau).

Alimentation

L'alimentation (V_{DD}) passe par un pont diviseur de tension avant d'être comparée à la tension de référence interne (voir structure interne).

Polarité du signal RESET

Le signal RESET est actif à l'état :

- haut si SELECT=0
- bas si SELECT=1

Reset à l'initialisation (avec SELECT =1)

Après la mise sous tension et tant que V_{DD} < V_{TRIP}, le signal RESET suit les variations de la tension V_{DD}.

Dès que V_{DD} > V_{TRIP}, le signal RESET passe à 0V pendant une durée (t_R) déterminée par la valeur donnée à C_{CT} (voir abaque).

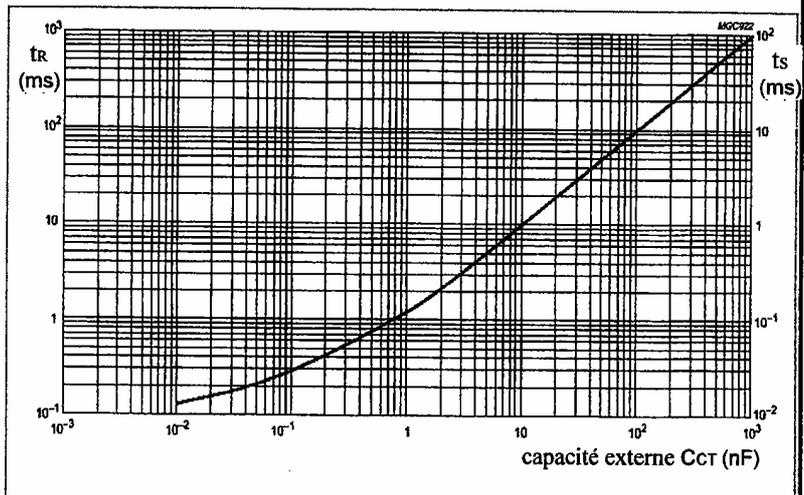
C_{CT} est au maximum égal à 1 μF et connecté à la broche 1 (CT).

Défaillance d'alimentation (avec SELECT =1)

La sortie $\overline{\text{POWF}}$ est à l'état :

- bas si V_{DD} est en dessous du seuil V_{TRIP}
- haut si V_{DD} est au-dessus du seuil V_{TRIP}

Pendant tout le temps où V_{DD} < V_{TRIP}, $\overline{\text{POWF}} = 0$.



CHARACTERISTIQUES ELECTRIQUES

V_{DD} = 2,4 to 6,0V ; V_{SS} = 0V ; Tamb = -40 to +85 °C

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
V _{DD}	supply voltage		2,4	-	6,0	V
V _{TRIP}	Voltage trip-point:	Tamb = 25 °C				
	PCF1252-0		4,70	4,75	4,80	V
	PCF1252-1		4,50	4,55	4,60	V
	PCF1252-2		4,20	4,25	4,30	V
	PCF1252-3		4,00	4,05	4,10	V
	PCF1252-4		3,70	3,75	3,80	V
	PCF1252-5		3,50	3,55	3,60	V
	PCF1252-6		3,20	3,25	3,30	V
	PCF1252-7		3,00	3,05	3,10	V
	PCF1252-8		2,70	2,75	2,80	V
	PCF1252-9		2,50	2,55	2,60	V
I _{DD}	supply current	Tamb = 25 °C; V _{DD} = V _{TRIP} +0,5V; COMIN=V _{DD} ;	-	10	15	μA
V _{hys}	voltage trip-point hysteresis		15	30	50	mV

CARACTERISTIQUES GENERALES

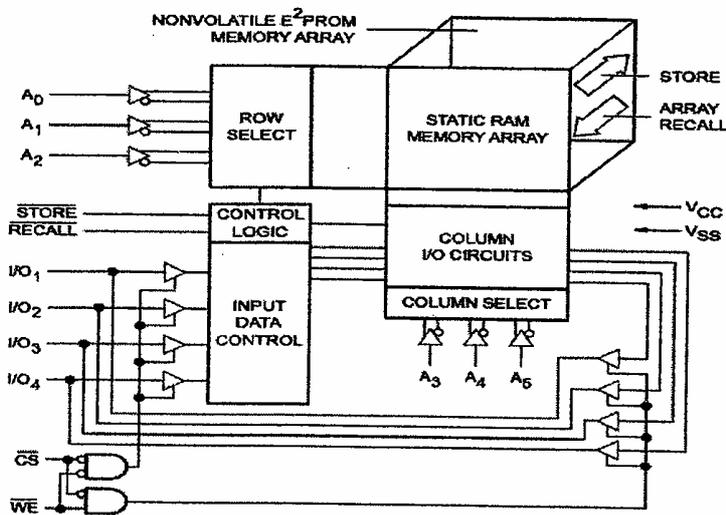
- CMOS haute performance — 120ns temps accès RAM
- Grande fiabilité : - 1 000 000 cycles de sauvegarde
- 100 années rétention de données
- Faible consommation : - Actif: 40mA Max.
- Standby: 100µA Max.
- Nombre infini de cycles de lecture/écriture en RAM
- Inhibition sauvegarde : $V_{CC} = 3,5V$ Typ.
- Compatible TTL et CMOS
- Standard JEDEC 18-Pin 300-mil DIP
- 100% Compatible avec X2210

DESCRIPTION

Le circuit X22C10 est une RAM non volatile (NOVRAM) CMOS de 64 x 4 bits. Elle se compose d'une RAM statique et d'une EEPROM. La conception de la NOVRAM permet aux données d'être facilement transférables de la RAM à l'EEPROM (STORE) et de l'EEPROM à la RAM (RECALL). L'opération de sauvegarde (STORE) est réalisée en 5ms au maximum et la récupération (RECALL) en 1µs. Les NOVRAM sont conçues pour un nombre infini d'opérations de lecture/écriture en RAM et de récupération en EEPROM (RECALL).

FONCTIONNEMENT

FUNCTIONAL DIAGRAM



Symbole	Description
A0-A5	entrées d'adresses
I/O1-I/O4	Entrées/sorties données
WE	validation écriture
CS	validation circuit (active à 0)
RECALL	récupération des données sauvegardées
STORE	sauvegarde des données dans l'EEPROM
VCC	+5V
VSS	Masse
NC	Non Connecté

SAUVEGARDE DES DONNEES (STORE CYCLE)

L'entrée \overline{STORE} , active à 0, initialise le transfert total du contenu de la RAM vers l'EEPROM.

Les entrées \overline{WE} et \overline{RECALL} sont inhibées pendant le cycle de sauvegarde.

Cette opération est réalisée en 5ms maximum et a priorité sur une opération de lecture/écriture en RAM.

Si \overline{STORE} intervient pendant une opération de lecture en RAM, la lecture sera interrompue.

Si \overline{STORE} intervient pendant une opération d'écriture en RAM, celle-ci se termine et la sauvegarde est effectuée.

RECUPERATION DES DONNEES (RECALL)

L'entrée \overline{RECALL} , active à 0, initialise le transfert total du contenu de l'EEPROM vers la RAM.

Le transfert s'effectue au plus en 1µs et est prioritaire. Une récupération est prioritaire sur une opération de lecture/écriture en RAM. Un cycle de lecture ou écriture sera interrompu lorsque $\overline{RECALL} = 0$.

$\overline{RECALL} = 0$ inhibe l'entrée \overline{STORE} .

Récupération automatique

A la mise sous tension, une récupération de donnée est automatiquement effectuée (de l'EEPROM vers la RAM).

AMD Am27C64 64 Kbits (8 K x 8-Bits) CMOS EPROM

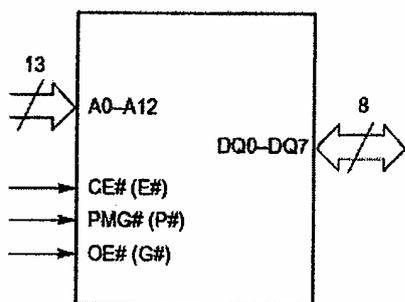
DESCRIPTION

Le circuit Am27C64 est une mémoire à lecture seule de 64-Kbits, effaçable par UV et reprogrammable. Son organisation est de 8 Kmots de 8 bits. Elle fonctionne avec une alimentation unique de +5 V, possède un mode veille (static standby mode), et possède un temps d'accès très rapide (au maximum 45ns). Le circuit possède deux entrées de contrôle distinctes OE# (Output Enable) et CE# (Chip Enable), évitant ainsi les conflits de bus dans les systèmes à bus multiples. La technologie CMOS employée fournit grande vitesse, faible consommation et une forte immunité au bruit : typiquement une consommation de seulement 80 mW en mode actif et 100 µW en veille.

Tous les signaux sont compatibles TTL, y compris les signaux de programmation.

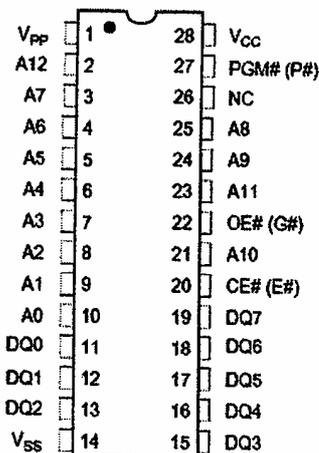
CARACTERISTIQUES GENERALES

LOGIC SYMBOL



Désignation des broches :

A0-A12 = entrées d'adresses
 CE# (\overline{E}) = validation du boîtier (actif à 0)
 DQ0-DQ7 = bus de données (3 états)
 OE# (\overline{G}) = validation des sorties (actif à 0)
 PMG# (\overline{P}) = mode programmation (actif à 0)
 VCC = alimentation Vcc
 VPP = tension de programmation
 VSS = masse
 NC = non connecté



OKI Semiconductor

MSM81C55 2048-Bits CMOS STATIC RAM WITH I/O PORTS AND TIMER

DESCRIPTION

Le circuit MSM81C55 est constitué d'une RAM statique de 2kbits (256 octets), de 3 ports parallèles d'entrées/sorties (PIO) et d'un temporisateur programmable (TIMER). De technologie CMOS, sa consommation atteint 100 µA maximum en veille (standby current). Le temps d'accès maximum est de 400 ns.

Les ports parallèles d'entrées/sorties consistent en deux ports de 8 bits et un de 6 bits.

Le compteur/temporisateur programmable sur 14 bits peut être utilisé pour la génération de signaux ou pour le comptage d'impulsions (entre autres).

CARACTERISTIQUES GENERALES

Désignation des broches :

AD0-AD7 = entrées/sorties 3 états : bus d'adresses multiplexé avec le bus de données

\overline{CE} (\overline{CS}) = validation du boîtier (active à 0)

ALE = entrée permettant le démultiplexage du bus d'adresse / bus de données en AD0-AD7.

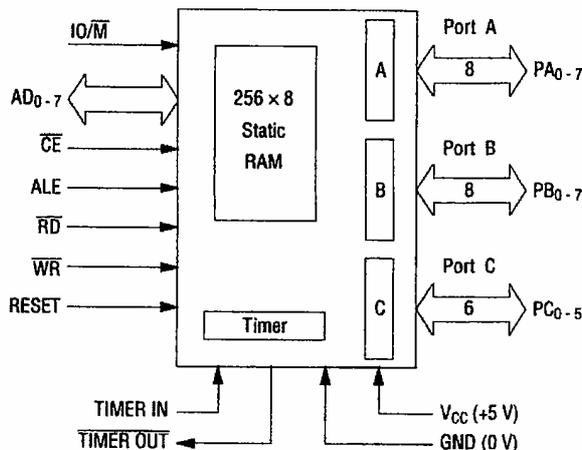
IO/ \overline{M} = entrée sélection entrées/sorties internes (IO/ \overline{M} = 1) ou mémoire (IO/ \overline{M} = 0)

\overline{RD} = commande de lecture des données (active à 0)

\overline{WR} = commande d'écriture des données (active à 0)

PA0-7, PB0-7, PC0-5 = ports parallèles d'entrées/sorties

FUNCTIONAL BLOCK DIAGRAM



intel® 80C31BH / 80C51BH

CHMOS SINGLE-CHIP 8-BIT MICROCONTROLLER

DESCRIPTION

Les microcontrôleurs 80C31BH/80C51BH sont des microcontrôleurs 8 bits, de technologie CHMOS, fonctionnellement compatibles avec les microcontrôleurs standards de la famille 80C31 / 80C51 HMOS.

- Température d'utilisation de - 40 à +125 °C
- Technologie CHMOS (CMOS haute performance)
- Contrôle de la consommation
- ROM interne : 4 Kbits pour le 80C51
0 pour le 80C31 (ROMLESS)
- RAM interne : 128 x 8 bits
- 32 lignes d'entrées/sorties programmables
- 2 compteurs/temporisateur 16-Bits
- 5 sources d'interruption
- Processeur logique Booleen
- Port série programmable
- Logique compatible TTL et CMOS
- 64Ko d'espace mémoire programme adressable
- 64K d'espace mémoire données externe adressable
- Disponible en version 12 MHz et 16 MHz
- Disponible en boîtiers PLCC et DIP

CARACTERISTIQUES GENERALES

V_{ss} 0 volt

V_{cc} +5 volts ±10%

PORT 0: Le port 0 est un port 8 bits bidirectionnel. Il est multiplexé avec les poids faibles d'adresses (A0-A7) lors d'un accès à une mémoire externe.

PORT 1: Le port 1 est un port 8 bits bidirectionnel.

PORT 2: Le port 2 est un port 8 bits bidirectionnel. Il envoie les poids forts d'adresse (A8-A15) lors d'un accès à une mémoire externe.

PORT 3: Le port 3 est un port 8 bits bidirectionnel. Il peut être utilisé à d'autres fonctions :

P3.0 RXD (Entrée série)

P3.1 TXD (Sortie série)

P3.2 $\overline{\text{INT0}}$ (Entrée interruption externe)

P3.3 $\overline{\text{INT1}}$ (Entrée interruption externe)

P3.4 T0 (Entrée du compteur/temporisateur 0)

P3.5 T1 (Entrée du compteur/temporisateur 1)

P3.6 $\overline{\text{WR}}$ (Sortie signal d'écriture dans la mémoire données externe)

P3.7 $\overline{\text{RD}}$ (Sortie signal de lecture dans la mémoire données externe)

RESET : Entrée signal de remise à zéro du microcontrôleur. Active à l'état haut (durée min. 2mS).

ALE (Address Latch Enable): sortie signal pour mémoriser la partie basse du bus d'adresse lors d'un accès mémoire externe (démultiplexage du port 0). En temps normal, ALE est émis à une fréquence égale à 1/6 de celle de l'oscillateur. Il peut servir d'horloge pour des circuits périphériques si on n'utilise pas de mémoire de données (RAM) externe. Dans ce cas, ALE est actif deux fois par cycle machine.

PSEN (Program Store ENable): sortie active à 0 ; signal de lecture des instructions dans la mémoire programme externe.

EA (External Access enable): Pour le 80C51BH, l'entrée $\overline{\text{EA}}$ doit être reliée à V_{ss} pour avoir accès aux instructions stockées dans une mémoire programme externe. Reliée à V_{cc}, $\overline{\text{EA}}$ permet l'exécution d'un programme interne en ROM. Pour le 80C31BH, cette entrée est non utilisée et doit rester à V_{ss}.

XTAL1: entrée amplificateur de l'oscillateur et du circuit d'horloge interne.

XTAL2: sortie amplificateur de l'oscillateur

Caractéristiques de l'oscillateur :

XTAL1 et XTAL2 servent à créer l'oscillateur de référence du 80C31/80C51. La fréquence générée passe par le circuit d'horloge interne afin de générer l'horloge système ainsi que les différents signaux de synchronisation tel que ALE.

Cycle machine :

Un cycle machine est de durée égale à 12 périodes d'horloge oscillateur (soit 2 cycles du signal ALE).

